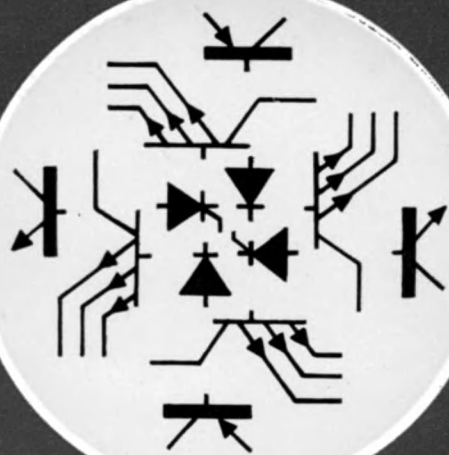


Halbleiter-Bauelemente Semiconductors

**1981**

Die vorliegende Übersicht enthält in gedrängter Form die wichtigsten Grenz- und Kenn-
daten der in der DDR gefertigten Halbleiterbauelemente.

Dem Anwender soll durch diese Übersicht die Auswahl der jeweils in Frage kommenden
Typen erleichtert werden. Bauelemente, die nur noch für Ersatzzwecke vorgesehen sind,
wurden in diese Übersicht nicht aufgenommen. Wir weisen darauf hin, daß wir uns
Änderungen, die durch den technischen Fortschritt bedingt sind, vorbehalten.

Spezielle Anfragen und Bestellungen sind an das jeweilige Herstellerwerk zu richten.

In a concise form the present survey gives the most important ratings and characteristics
of the semiconductor devices made in the GDR.

It purports to facilitate the selection of the specific types involved and does not extend
to components only meant for purposes of replacement.

We should like to point out that all the data mentioned are subject to alterations arising
from technological progress.

Special inquiries and orders kindly address to the manufacturer concerned.

Halbleiterbauelemente-Industrie der Deutschen Demokratischen Republik

Semiconductor component industry of the German Democratic Republic

Typenverzeichnis

Type list

Typ Her- Seite
 steller
 producer page

A 109 D	HFO	60	D 204 D	HFO	12	SAM 64	FWE	80	SS 106	HFO	74
A 110 D	HFO	60	D 210 D	HFO	12	SAM 65	FWE	80	SS 108	HFO	74
A 202 D	HFO	40	D 220 D	HFO	12	SAY 12	WF	78	SS 109	HFO	74
A 210 E	HFO	40	D 230 D	HFO	12	SAY 16	WF	78	SS 200	RWN	74
A 210 K	HFO	40	D 240 D	HFO	12	SAY 17	WF	78	SS 201	RWN	74
A 211 D	HFO	42	D 251 D	HFO	12	SAY 18	WF	78	SS 202	RWN	74
A 220 D	HFO	50	D 254 D	HFO	12	SAY 20	WF	78	SS 216	RWN	74
A 223 D	HFO	50	D 274 D	HFO	12	SAY 30	RWM	78	SS 218	RWN	74
A 225 D	HFO	46	○ D 394 D	HFO	15	SAY 32	RWM	78	SS 219	RWN	74
A 231 D	HFO	52	D 410 D	HFO	14	SAY 40	RWM	78	○ SSE 216	RWN	74
A 232 D	HFO	52	D 461 D	HFO	14	SAY 42	RWM	78	○ SSE 219	RWN	74
A 240 D	HFO	54	D 492 D	HFO	14	SAY 73	WF	78	SSY 20	HFO	74
○ A 241 D	HFO	54	E 100 D	HFO	8	SAZ 54	WF	78	ST 103	WF	87
A 244 D	HFO	44	E 103 D	HFO	8	SAZ 61	WF	78	SU 160	GWS	75
A 250 D	HFO	56	E 110 D	HFO	8	SAZ 71	WF	78	SU 161	GWS	75
○ A 255 D	HFO	56	E 120 D	HFO	8	SC 236	RWN	72	SU 165	GWS	75
A 270 D	HFO	58	E 126 D	HFO	8	SC 237	RWN	72	SY 170	RWN	84
A 273 D	HFO	42	E 130 D	HFO	8	SC 238	RWN	72	SY 171	RWN	84
A 274 D	HFO	44	E 140 D	HFO	8	SC 239	RWN	72	SY 180	GWS	84
○ A 277 D	HFO	64	E 146 C/D	HFO	10	SC 239s	RWN	72	SY 180/AGWS		86
A 281 D	HFO	48	E 147 C/D	HFO	10	SC 307	RWN	72	SY 185	GWS	86
○ A 283 D	HFO	46	E 150 D	HFO	8	SC 308	RWN	72	SY 320	GWS	84
A 290 D	HFO	48	E 153 D	HFO	8	SC 309	RWN	72	SY 330	GWS	86
A 295 D	HFO	58	E 160 D	HFO	8	○ SCE 237	RWN	72	SY 335	GWS	86
A 301 D	HFO	64	E 172 D	HFO	8	○ SCE 238	RWN	72	○ SY 360	GWS	85
A 302 D	RWN	67	E 174 D	HFO	8	○ SCE 239	RWN	72	SZ 600	GWS	83
B 109 D	HFO	60	E 191 D	HFO	10	SD 168	GWS	74	SZ 18	WF	82
B 110 D	HFO	60	E 192 C/D	HFO	10	SD 600	GWS	74	SZ 19	WF	82
B 222 D	HFO	62	E 193 D	HFO	10	SD 601	GWS	74	SZ 21	WF	82
○ B 260 D	HFO	62	E 195 D	HFO	10	SD 602	GWS	74	SZ 20	WF	84
○ B 308 D	HFO	64	E 204 D	HFO	12	SF 126	HFO	73	SZ 21	WF	84
○ B 318 D	HFO	64	X GD 160	RWN	77	SF 127	HFO	73	SZ 22	WF	84
B 340 D	HFO	66	X GD 170	RWN	77	SF 128	HFO	73	SZ 23	WF	84
B 341 D	HFO	66	X GD 175	RWN	77	SF 129	HFO	73	U 101 D	FWE	16
○ B 461 G	HFO	66	X GD 180	RWN	77	SF 136	HFO	73	U 102 D	FWE	16
○ B 462 G	HFO	66	X GD 240	RWN	77	SF 137	HFO	73	U 103 D	FWE	16
○ C 520 D	HFO	61	X GD 241	RWN	77	SF 225	RWN	73	U 104 D	FWE	16
D 100 D	HFO/RWN	8	X GD 242	RWN	77	SF 235	RWN	73			
D 103 D	HFO	8	X GD 243	RWN	77	SF 240	RWN	73			
D 110 D	HFO	8	X GD 244	RWN	77	SF 245	RWN	73			
D 120 D	HFO	8	X GF 145	RWN	76	SF 357	RWN	72			
D 122 D	HFO	10	GF 147	RWN	76	SF 358	RWN	72			
D 123 D	HFO	10	MB 101	WF	69	SF 359	RWN	72			
D 126 D	HFO	8	MB 104	WF	69	SF 369	RWN	72			
D 130 D	HFO	8	MB 110	WF	69	○ SFE 235	RWN	73			
D 140 D	HFO	8	MB 111	WF	69	○ SFE 245	RWN	73			
D 146 C/D	HFO	10	SA 403	FWE	78	SM 103	FWE	76			
D 147 C/D	HFO	10	SA 412	FWE	80	SM 104	FWE	76			
D 150 D	HFO	8	SA 418	FWE	78	SMY 50	FWE	76			
D 153 D	HFO	8	SAL 41	FWE	80	SMY 51	FWE	76			
D 160 D	HFO	8	SAL 43	FWE	80	SMY 52	FWE	76			
D 172 D	HFO	8	SAL 45	FWE	80	SMY 60	FWE	76			
D 174 D	HFO	8	SAM 42	FWE	80	SP 101	WF	68			
D 181 D	HFO	10	SAM 43	FWE	80	SP 102	WF	68			
D 191 D	HFO	10	SAM 44	FWE	80	SP 103	WF	68			
D 192 C/D	HFO	10	SAM 45	FWE	80	SP 201	WF	68			
D 193 D	HFO	10	SAM 62	FWE	80	SP 211	WF	68			
D 195 D	HFO	10	SAM 63	FWE	80						
D 200 D	HFO	12									
D 201 D	HFO	12									

Typenverzeichnis

Type list

Typ	Hersteller	Seite
	producer	page

U 105 D	FWE	16	U 311 D	FWE	16	○ U 856 D	FWE	30	X VQB 71	WF	71
U 106 D	FWE	16	U 352 D	FWE	16	○ U 857 D	FWE	32	X VQB 73	WF	71
U 107 D	FWE	16	U 401 D	FWE	22	○ U 880 D	FWE	20			
U 108 D	FWE	16	U 402 D	FWE	22						
U 109 D	FWE	16	U 501 D	FWE	24	VQ 110	WF	70	Silizium-	GWG	
U 111 D	FWE	18	U 505 D	FWE	25	VQ 120	WF	70	freiflächen-		
U 112 D	FWE	16	○ U 551 D	FWE	26	X VQA 12	WF	70	gleichrichter	88	
X U 113 F	FWE	38	○ U 555 C	ZFTM	26	VQA 13	WF	70	Selen-	GWG	
○ U 114 D	FWE	38	U 705 D	FWE	36	VQA 13-1	WF	70	gleich-		
○ U 118 F	FWE	38	○ U 706 D	FWE	36	VQA 15	WF	70	richter	88 ... 95	
U 121 D	FWE	18	U 710 D	FWE	35	VQA 23	WF	70			
U 122 D	FWE	18	U 711 D	FWE	35	VQA 23-1	WF	70	Silicon	GWG	
U 202 D	FWE/		○ U 805 D	FWE	37	VQA 25	WF	70	free-area		
	HFO	23	U 808 D	FWE	18	VQA 33	WF	70	retifiers	88	
U 253 D	FWE	24	U 821 D	FWE	34	VQA 35	WF	70	Selenium-	GWG	
○ U 256 C	ZFTM	24	○ U 855 D	FWE	28	VQB 37	WF	71	retifiers	88 ... 95	

Hersteller-Verzeichnis

Producer list

HFO VEB Halbleiterwerk Frankfurt (Oder)
Leitbetrieb im VEB Kombinat Mikroelektronik

GWG VEB Gleichrichterwerk Großräschchen
im VEB Kombinat Mikroelektronik

GWS VEB Gleichrichterwerk Stahnsdorf
im VEB Kombinat Mikroelektronik

RWN VEB Röhrenwerk „Anna Seghers“ Neuhaus
im VEB Kombinat Mikroelektronik

FWE VEB Funkwerk Erfurt
im VEB Kombinat Mikroelektronik

RWM VEB Röhrenwerk Mühlhausen
im VEB Kombinat Mikroelektronik

WF VEB Werk für Fernsehelektronik Berlin
im VEB Kombinat Mikroelektronik

ZFTM Zentrum für Forschung und Technologie
Mikroelektronik

X Nicht für Neuentwicklungen
O In Entwicklung

X Not for new developments
O Under development

Kurzzeichen

A	wirksame Flächen	ICC	Kollektorstrom	ma	nichtlineare Verzerrungen im Blaukanal
AuAV	Spannungsverstärkung des Aufnahmeverstärkers	ICES	Kollektor-Emitter-Reststrom	n	Plattenzahl
Auvv	Spannungsverstärkung des Vorverstärkers	ICEV	Kollektorreststrom bei in Sperrichtung vorgespannter Emitterdiode	nb	Bolzenzahl
aa, ae	Schaltpegel	ICH	High-Kollektorstrom	No	Ausgangslastfaktor
aAM	AM-Unterdrückung	ICL	Low-Kollektorstrom	NOH	High-Ausgangslastfaktor
an	Fremdspannungsabstand	ICH	Kollektorstromspitzenwert	NOL	Low-Ausgangslastfaktor
asm	Monobalance	Id	Drainstrom	P _{in}	HF-Eingangleistung
at	Trägerunterdrückung	Id	Blockierstrom	P _{RS}	Nichtperiodische Sperrverlustleistung
aü	Übertragsdämpfung	IDRM	Drainspitzenstrom	P _{tot}	Totale Verlustleistung
b	Breite	I _e	Strahlstärke	P _v	Eigenleistungsaufnahme
BT/TT	Bildträger/Tonträgerverhältnis	I _F	Flußstrom, Flußgleichstrom	P _o	Ausgangsleistung
B _{video}	Videobandbreite	I _{F(AV)}	Dauergrenzstrom	R	Rastermaß
C _c	Gehäusekapazität	I _{F(RMS)}	Effektiver Durchlaßstrom	R _{BE}	Basis-Emitter-Widerstand
C _{gss}	Eingangskapazität	I _{FM}	Scheiteldurchlaßstrom	R _{DS}	Drain-Source-Widerstand
C _i	Eingangskapazität	I _{FRM}	Periodischer Spitzendurchlaßstrom	R _g	Generatorwiderstand
C _{io}	Isolationskapazität	I _{FSM}	Nichtperiodischer Spitzenstrom	R _i	Eingangswiderstand
c _j	Sperrschichtkapazität	I _g	Durchlaßgleichstrom	R _{io}	Isolationswiderstand
C _L	Lastkapazität	IGN	Nengleichstrom	R _{ihf}	HF-Eingangswiderstand
C _{22e}	Ausgangskapazität	IGT	Zündstrom	R _{izf}	ZF-Eingangswiderstand
CMR	Gleichtaktunterdrückung	I _H	Haltestrom	R _L	Lastwiderstand
C _{tot}	Gesamtkapazität	I _i	Eingangsstrom	R _s	Serienwiderstand in der Versorgungsleitung
C _x	variable Kapazität	I _i	Eingangsbasisstrom	R _{thja}	Gesamtwärmewiderstand
d	Abstand, lichte Weite	I _{io}	Eingangsoffsetstrom	R _{thjc}	Innerer Wärmewiderstand
db	Bolzendurchmesser	I _L	Laststrom	R _o	Ausgangswiderstand
E	Beleuchtungsstärke	I _L	Lichtstärke	r _F	Durchlaßwiderstand
F	Rauschfaktor	I _R	Sperrstrom	r _R	Sperrwiderstand
f	Frequenz, max. Taktfrequenz	i _R	Sperrstrom (Momentanwert)	rz	Z-Widerstand
Δf	Frequenzabweichung, Modulationshub	I _s	Betriebsstrom	S	Empfindlichkeit
f ₁	Quarzfrequenz	I _{so}	Stromaufnahme des unbelasteten Schaltkreises	S _{PH}	Empfindlichkeit (Photostrom)
f _i	Eingangsfrequenz	I _T	Durchlaßstrom	S/N	Signal-Rauschverhältnis
f _m	Modulationsfrequenz	I _{T(AV)}	Dauergrenzstrom	SVR	Betriebsspannungsunterdrückung
f _{max}	Maximale Einsatzfrequenz	I _{T(RMS)}	Effektiver Durchlaßstrom	ta	Zugriffszeit
f _{osz}	freilaufende Oszillatorfrequenz	I _{TRM}	Periodischer Spitzenstrom	t _{acc}	Zugriffszeit der Eingänge
f _o	obere Grenzfrequenz	I _v	Lichtstärke	t _{CP}	Periodendauer
f _a	Gütegrenzfrequenz	I _z	Z-Strom	t _{co}	Zugriffszeit (Zuschaltung der Ausgänge)
f _T	Transitfrequenz	ΔI _z	Stabilität des Z-Stromes	t _{DH}	Datenhaltezeit
f _z	Zwischenfrequenz	I _o	Ausgangsstrom	t _{DHL}	Einschaltverzögerungszeit
G _p	Leistungsverstärkung	I _o	Richtstrom	t _{DHL}	Ausschaltverzögerungszeit
G _{pb}	HF-Leistungsverstärkung in Basisschaltung	I _{OH}	High-Ausgangsstrom	t _{DW}	Datenbereitstellzeit
g	maximale Anhebung	I _{OL}	Low-Ausgangsstrom	t _{DWR}	Schreiberholzeit
-g	maximale Absenkung	I _{OM}	Scheitelwert des Ausgangsstromes	t _f	Abfallzeit
h	Höhe	I _{RRM}	periodischer Spitzensperrstrom	t _{gt}	Zündzeit
h _{21E}	Gleichstromverstärkung	i. V.	innere Verbindung	t _{hold}	Haltezeit
h _{21e}	Kurzschlußstromverstärkung in Emitterschaltung	K	Kühlfläche	t _{ihl}	Anstiegszeit des Fernsteuerimpulses
I _b	Basisstrom	k	Klirrfaktor	t _k	Dauer des Ausgangskurzschlußstromes
I _b , I _{BB}	Stromaufnahme	k _{AV}	Klirrfaktor Aufnahmeverstärker	t _{off}	Ausschaltzeit
I _{BM}	Basisstromspitzenwert	k _{VV}	Klirrfaktor Vorverstärker	t _{on}	Einschaltzeit
I _c	Kollektorstrom	l	Länge	t _{osz}	Anschwingzeit
I _{CAV}	Kollektorstrommittelwert	L	Leuchtdichte	t _p	Taktimpulsbreite
I _{CBO}	Kollektorstrom bei offenem Emitter	L _s	Serieninduktivität	t _q	Freiwerdezeit
		m	Modulationsindex		

t_r	Anstiegszeit	U_{CE0}	Kollektor-Emitter-Sperrspannung bei offener Basis	$U_{R_{ZF}}$	ZF-Regeleinsatzspannung
t_{RC}	Zyklusdauer Lesen	U_{CEr}	Kollektor-Emitter-Sperrspannung bei endlichem Basis-Emitter-Widerstand	U_{IT}	Eingangsspannung für Begrenzungseinsatz
t_{REF}	Auffrischperiode	U_{CEsat}	Kollektor-Emitter-Sättigungsspannung	U_{IU}	untere Schwellspannung
t_{rr}	Sperrerrholungszeit	U_{CEV}	Kollektor-Emitter-Sperrspannung bei in Sperrichtung vorgespannter Emitterdiode	U_{NF}	NF-Ausgangsspannung
t_{RWC}	Zyklusdauer Lesen/Schreiben	U_{C10}	Kollektor-Substrat-Sperrspannung	ΔU_{NF}	NF-Abregelung
t_s	Speicherzeit	U_{Cp}	Taktspannung	U_p	Pilotspannung
t_{setup}	Voreinstellzeit	U_{DB}	Drain-Bulk-Spannung	U_R	Sperrspannung, Sperrgleichspannung
t_{WC}	Schreibzyklus	U_{DD}	Drainspannung	U_{RM}	Scheitelsperrspannung
t_{zu}	Zugriffszeit	U_{DF}	Ton-ZF-Ausgangsspannung	U_{Rp}	Impulssperrspannung
t_{zuhe}	Zugriffszeit des chip-enable-Eingangs	U_{DG}	Drain-Gate-Spannung	U_{RRM}	Periodische Spitzensperrspannung
t_{zue}	Zeichengriffszeit	U_{DRM}	Periodische Spitzenblockierspannung	U_{RSM}	Nichtperiodische Spitzensperrspannung
t_{zur}	Reihenzugriffszeit	U_{DS}	Drain-Source-Spannung	U_{RWM}	Scheitelsperrspannung
t_{OD}	Zugriffszeit (Abschaltung der Ausgänge)	U_{DSM}	Nichtperiodische Spitzensperrspannung	U_s	Betriebssperrspannung
TK	Temperaturkoeffizient	U_{DWM}	Scheitelblockierspannung	U_{SB}	Source-Bulk-Spannung
TK_{If}	Temperaturkoeffizient des Durchlaßstromes	U_E	Emitterspannung	U_{SS}	Sourcespannung
TK_{IL}	Temperaturkoeffizient der Lichtstärke	U_{EBO}	Emitter-Basis-Sperrspannung	U_T	Schwellspannung
TK_{UZ}	Temperaturkoeffizient der Z-Spannung	U_F	Durchlaßgleichspannung	U_Z	Z-Spannung
TK_{UOH}	Temperaturkoeffizient der H-Ausgangsspannung	U_{FSW}	Schwarzwertpegel	ΔU_Z	Stabilität der Z-Spannung
$\frac{U_{01}}{U_{02}}$	Gleichlaufabweichung	ΔU_{FSW}	relative Schwarzwertpegelabweichung	U_o	Ausgangsspannung
U_{09}	Ausgangsspannung des Aufnahmeverstärkers	U_{GB}	Gate-Bulk-Spannung	U_{OH}	High-Ausgangsspannung
U_1, U_2	Betriebsspannungen	U_{GG}	Gatespannung	U_{OL}	Low-Ausgangsspannung
U_{AN}	Nennanschlußspannung	U_{GS}	Gate-Source-Spannung	$\ddot{u}$	Übersteuerung
μ_{BAS}	BAS-Eingangsspannung	U_{GT}	Zündspannung	V_M	Mischverstärkung
U_{BB}	Subtratspannung	U_{HF}	HF-Spannung	V_u	Spannungsverstärkung
U_{BE}	Basis-Emitter-Spannung	U_i	Eingangsspannung, Gleich-takteingangsspannung	V_{ug}	geschlossene Spannungsverstärkung
U_{BEsat}	Basis-Emitter-Sättigungsspannung	U_i	Eingangsspannung	ΔV_u	Verstärkungsregelbereich
$U_{(BR)}$	Durchbruchspannung	U_{ID}	Differenzeingangsspannung	ΔV_{ZF}	Regelumfang der ZF-Verstärkung
U_{CB}	Kollektor-Basis-Spannung	$U_{i,eff}$	Eingangsspannung (Effektivwert)	W_p	Impulsenergie
U_{CBO}	Kollektorsperrspannung bei offenem Emitter	$U_{i,HF}$	HF-Eingangsspannung	Y_{21}	Steilheit
U_{CC}	Kollektorspannung	U_{imax}	Maximale Eingangsspannung	Z_{OHF}	HF-Ausgangs impedanz
U_{CCS}	Schlafspannung	U_{imin}	Minimale Eingangsspannung	Z_{OZF}	ZF-Ausgangs impedanz
U_{CE}	Kollektor-Emitter-Spannung	U_{i0}	obere Schwellspannung	ϑ_a	Umgebungstemperatur
U_{CERM}	Kollektor-Emitter-Spitzensperrspannung bei endlichem Basis-Emitter-Widerstand	U_{io}	Eingangsoffsetspannung	ϑ_c	Gehäusetemperatur
U_{CESM}	Kollektor-Emitter-Sperrspannung bei Kurzschluß zwischen Basis und Emitter	U_{ip}	Pilotsignal-Eingangs-Spannung	ϑ_j	Sperrschichttemperatur
		$U_{R_{reg}}$	Regeleinsatzspannung	ϑ_{stg}	Lagerungstemperatur
		$U_{R_{HF}}$	HF-Regeleinsatzspannung	$\Delta \vartheta$	Temperaturdifferenz
				λ	Emissionswellenlänge
				λ_p	Wellenlänge maximaler Emission
				$\Delta \lambda$	Spektrale Halbwertsbreite

Hinweis:
Seiten 6 + 7 sind fremdsprachig

TTL-Schaltkreise (Normalreihe)

TTL circuits (standard series)

Grenzdaten max. ratings		Betriebsbedingungen operating conditions	Informationsdaten electrical characteristics		
U _s	= 0 ... +7 V	U _s	= 4,75 ... 5,25 V	U _{OL}	< 0,4 V
U _I	= -0,8 ... +5,5 V	θ _a	= 0 ... +70 °C (Reihe D 10) (D 10 series)	U _{OH}	> 2,4 V
N _{OL}	= 10 ³)			t _{DHL}	= 10 ns bei U _s = 5 V
N _{OH}	= 10 ³) (D 100 ... D 174)	θ _a	= -25 ... +85 °C (Reihe E 10) (E 10 series)	t _{DLH}	= 15 ns at θ _a = 25 °C
N _{OH}	= 20 ³) (E 100 ... E 174)				

Typ	Art	description	logische Funktion logical function
D 100 D E 100 D	4 NAND-Gatter mit je 2 Eingängen	quadruple 2-input positive NAND gates	Y = $\overline{AB}$
D 103 D E 103 D	4 NAND-Gatter mit je 2 Eingängen Kollektor offen	quadruple 2-input positive NAND gates with open collector output	Y = $\overline{AB}$
D 110 D E 110 D	3 NAND-Gatter mit je 3 Eingängen	triple 3-input positive NAND gates	Y = $\overline{ABC}$
D 120 D E 120 D	2 NAND-Gatter mit je 4 Eingängen	dual 4-input positive NAND gates	Y = $\overline{ABCD}$
D 126 D E 126 D	4 NAND-Gatter mit je 2 Eingängen Kollektor offen ¹⁾	quadruple 2-input positive NAND gates with open collector output ¹⁾	Y = $\overline{AB}$
D 130 D E 130 D	1 NAND-Gatter mit 8 Eingängen	8-input positive NAND gates	Y = $\overline{ABCDEFGH}$
D 140 D E 140 D	2 NAND-Gatter mit je 4 Eingängen No = 30	dual 4-input positive NAND buffers No = 30	Y = $\overline{ABCD}$
D 150 D E 150 D	2 AND-NOR-Gatter mit je 2×2 Eingängen 1 Gatter erweiterbar	dual 2-wide 2-input AND/NOR gates 1 gate expandable	Y ₁ = $\overline{(AB)+(CD)+X}$ Y ₂ = $\overline{(AB)+(CD)}$
D 153 D E 153 D	1 AND/NOR-Gatter mit 4×2 Eingängen Gatter erweiterbar	expandable 4-wide 2-input AND/NOR gates	Y = $\overline{(AB)+(CD)+(EF)+(GH)+X}$
D 160 D E 160 D	2 Expander mit je 4 Eingängen ²⁾	dual 4-input expanders ²⁾	X = ABCD
D 172 D E 172 D	J-K-Master-Slave Flipflop mit je 3 J- und 3 K-Eingängen	J-K-master-slave flip-flop with 3-J-and 3-K-inputs	
D 174 D E 174 D	2 positiv flanken- getriggerte D-Flipflop	dual D-type positive edge-triggered flip-flops	Q (t _{n+1}) = D (t _n)

¹⁾ $U_{OH} \leq 15 \text{ V}$

²⁾ zur Erweiterung des D 150 bzw. D 153

³⁾ $N_o = 1$ entspricht $I_{OL} = 1,6 \text{ mA}$
bzw. $-I_{OH} = 40 \mu\text{A}$

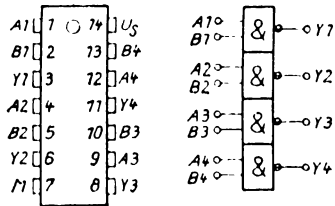
¹⁾ $U_{OH} \leq 15 \text{ V}$

²⁾ for expansion of D 150 or D 153

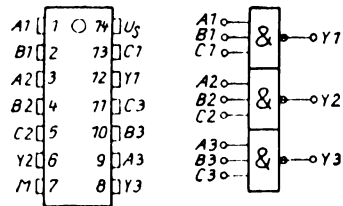
³⁾ $N_o = 1$ corresponds with $I_{OL} = 1,6 \text{ mA}$
and $-I_{OH} = 40 \mu\text{A}$

Integrierte Schaltkreise

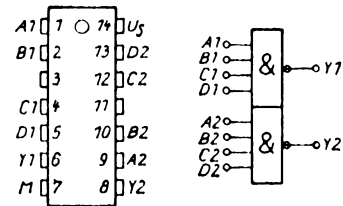
Integrated circuits



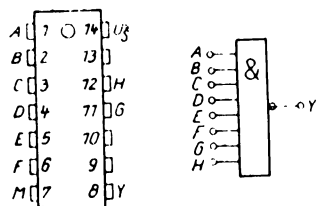
D 100 D, D 103 D, D 126 D
E 100 D, E 103 D, E 126 D



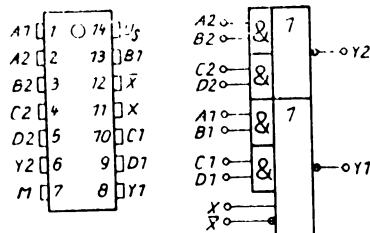
D 110 D
E 110 D



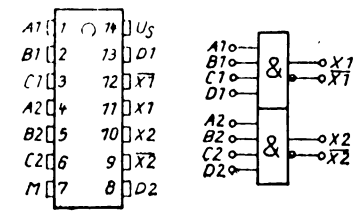
D 120 D, D 140 D
E 120 D, E 140 D



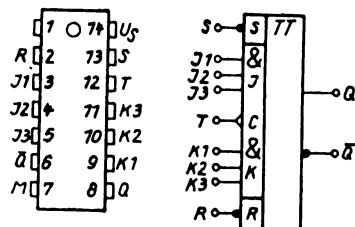
D 130 D
E 130 D



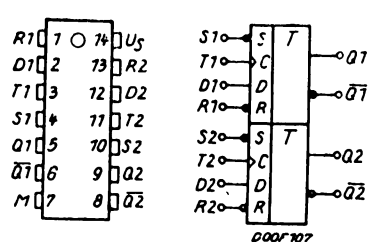
D 150 D, D 151 D
E 150 D, E 151 D



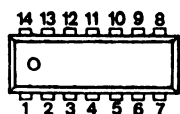
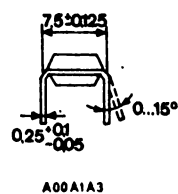
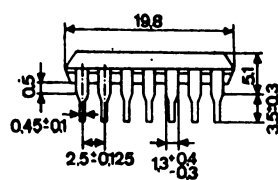
D 160 D
E 160 D



D 172 D
E 172 D



D 174 D
E 174 D



D 100 D ... D 174 D
E 100 D ... E 174 D

TTL-Schaltkreise (MSI-Typen)

TTL circuits (MSI types)

Grenzdaten max. ratings	Betriebsbedingungen operating conditions	Informationsdaten electrical characteristics
$U_s = 0 \dots +7 \text{ V}$ $U_i = -0,8 \dots +5,5 \text{ V}$ $N_o = 10^6$	$U_s = 4,75 \dots 5,25 \text{ V}$ $\vartheta_a = 0 \dots +70^\circ \text{C}$ (Reihe D 10) $\vartheta_a = -25 \dots +85^\circ \text{C}$ (Reihe E 10) (D 10 series) (E 10 series)	$U_{OL} < 0,4 \text{ V}$ $U_{OH} > 2,4 \text{ V}$

Typ	Art	description	f_{max} MHz	t_p ns	t_{DHL} ns	t_{DLH} ns
D 146 C/D E 146 C/D	BCD-zu 7-Segment- Dekoder/-Treiber ¹⁾⁵⁾	BCD-decade to 7-segment decoder/driver ¹⁾⁵⁾			< 100	< 100
D 147 C/D E 147 C/D	BCD-zu 7-Segment- Dekoder/-Treiber ¹⁾⁴⁾	BCD-decade to 7-segment decoder/driver ¹⁾⁴⁾			< 100	< 100
D 181 D	16-bit-Speicher (RAM) ³⁾	16-bit memory (RAM) ³⁾				
D 191 D E 191 D	8-bit-Schieberegister ²⁾	8-bit shift register ²⁾	> 10	> 25		
D 192 C/D E 192 C/D	Synchroner 4-bit-BCD- Vor-/Rückwärts- Dezimalzähler	synchronous 4-bit BCD-decade up/down counter	> 25	> 20		
D 193 D E 193 D	Synchroner 4-bit- Vor-/Rückwärts- Binärzähler	synchronous 4-bit binary up/down counter	> 25	> 20		
D 195 D E 195 D	4-bit-rechts-links ²⁾ Schieberegister	4-bit right-shift left-shift ²⁾ register	> 20	> 15		

¹⁾ $N_{OL} (a \dots g) = 12$, $N_{OH} (BI, RBO) = 5$

²⁾ $N_{OL} = 10$, $N_{OH} = 20$

³⁾ $U_{OH} > 5,5 \text{ V}$, $t_{DWR} < 60 \text{ ns}$

⁴⁾ $U_{OH} = 15 \text{ V}$

⁵⁾ $U_{OH} = 30 \text{ V}$

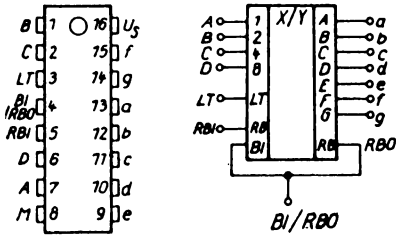
⁶⁾ $N_o = 1$ entspricht $I_{OL} = 1,6 \text{ mA}$ bzw. $-I_{OH} = 40 \mu\text{A}$
 $N_o = 1$ corresponds with $I_{OL} = 1,6 \text{ mA}$ and $-I_{OH} = 40 \mu\text{A}$

Leseverstärker

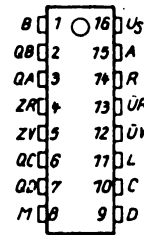
Read-out amplifier

Grenzdaten max. ratings	Betriebsbedingungen operating conditions	Informationsdaten electrical characteristics
$U_{s+} = -U_{s-} = 0 \dots +7 \text{ V}$ $U_{ID}, U_{ref} = -5 \dots +5 \text{ V}$ $U_i = -0,8 \dots +5,5 \text{ V}$	$U_{s+} = -U_{s-} = 4,75 \dots 5,25 \text{ V}$ $U_{ref} = 15 \dots 40 \text{ mV}$ $\vartheta_a = 0 \dots +70^\circ \text{C}$	$U_{OH} > 2,4 \text{ V}$ $U_{OL} < 0,4 \text{ V}$ $U_T = U_{ref} \pm 4 \text{ mV}$ D 122 D: $U_T = U_{ref} \pm 4 \text{ mV}$ D 123 D: $U_T = U_{ref} \pm 7 \text{ mV}$

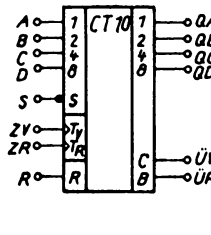
Typ	Art	description	logische Funktion logical function
D 122 D D 123 D	2-Kanal-Leseverstärker	2-channel read-out amplifier	$Y = G (\overline{A} + \overline{S_A}) (\overline{B} + \overline{S_B})$



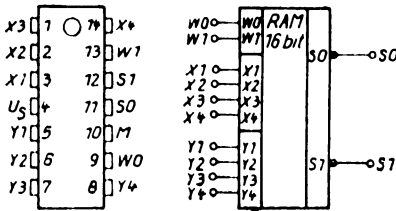
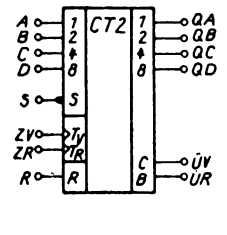
D 146 C/D, D 147 C/D
E 146 C/D, E 147 C/D



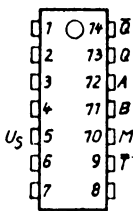
D 192 C/D
E 192 C/D



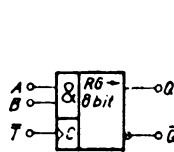
D 193 D
E 193 D



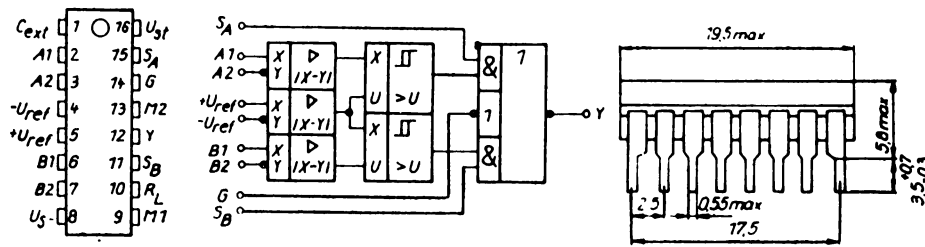
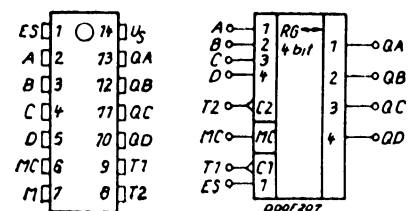
D 181 D



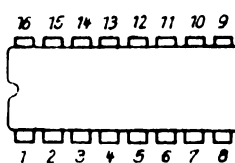
D 191 D
E 191 D



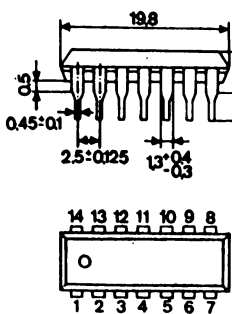
D 195 D
E 195 D



D 122 D, D 123 D



D 146 C, D 147 C, D 192 C
E 146 C, E 147 C, E 192 C



D 181 D, D 191 D, D 195 D
E 191 D, E 195 D

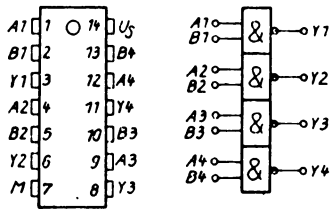


D 122 D, D 123 D, D 146 D, D 147 D, D 192 D, D 193 D
E 146 D, E 147 D, E 192 D, E 193 D

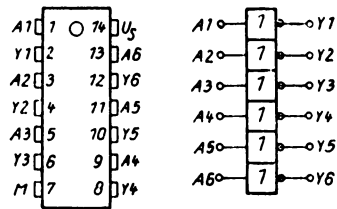
TTL-Schaltkreise (schnelle Reihe)

TTL circuits (high speed series)

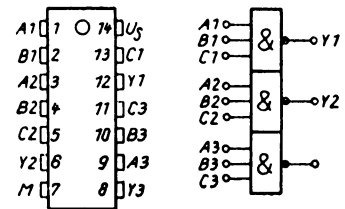
Grenzdaten max. ratings		Betriebsbedingungen operating conditions	Informationsdaten electrical characteristics
$U_s = 0 \dots +7 \text{ V}$ $U_i = -0,8 \dots +5,5 \text{ V}$ $N_o = 10^1)$		$U_s = 4,75 \dots 5,25 \text{ V}$ $\vartheta_a = 0 \dots +70^\circ\text{C}$ (Reihe D 20) $\vartheta_a = -25 \dots +85^\circ\text{C}$ (Reihe E 20) (D 20 series) (E 20 series)	$U_{OL} < 0,4 \text{ V}$ $U_{OH} > 2,4 \text{ V}$ $t_{DHL} = 7 \text{ ns}$ bei $U_s = 5 \text{ V}$ $t_{DLH} = 7 \text{ ns}$ at $\vartheta_a = 25^\circ\text{C}$
Typ	Art	description	logische Funktion logical function
D 200 D	4 NAND-Gatter mit je 2 Eingängen	quadruple 2-input positive NAND gates	$Y = \overline{AB}$
D 201 D	4 NAND-Gatter mit je 2 Eingängen Kollektor offen	quadruple 2-input positive NAND gates with open collector output	$Y = \overline{AB}$
D 204 D E 204 D	6 Inverter	six inverters	$Y = \overline{A}$
D 210 D	3 NAND-Gatter mit je 3 Eingängen	triple 3-input positive NAND gates	$Y = \overline{ABC}$
D 220 D	2 NAND-Gatter mit je 4 Eingängen	dual 4-input positive NAND gates	$Y = \overline{ABCD}$
D 230 D	1 NAND-Gatter mit 8 Eingängen	8-input positive NAND gates	$Y = \overline{ABCDEFGH}$
D 240 D	2 NAND-Gatter mit je 4 Eingängen $N_o = 30$	dual 4-input positive NAND buffers $N_o = 30$	$Y = \overline{ABCD}$
D 251 D	2 AND/NOR-Gatter mit je 2×2 Eingängen	dual 2-wide 2-input positive AND/NOR gates	$Y = \overline{(AB) + (CD)}$
D 254 D	1 AND/NOR-Gatter mit 3×2 und 1×3 Eingängen	3-wide 2-input and 1-wide 3-input positive AND/NOR gates	$Y = \overline{(AB) + (CD) + (EFG) + (HJ)}$
D 274 D	2 positiv flankengetriggerte D-Flipflop	dual D-type positive edge-triggered flip-flops	$Q(t_{n+1}) = D(t_n)$
1) $N_o = 1$ entspricht $I_{OL} = 2 \text{ mA}$ bzw. $-I_{OH} = 50 \mu\text{A}$		1) $N_o = 1$ corresponds with $I_{OL} = 2 \text{ mA}$ and $-I_{OH} = 50 \mu\text{A}$	



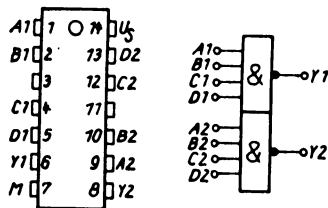
D 200 D, D 201 D



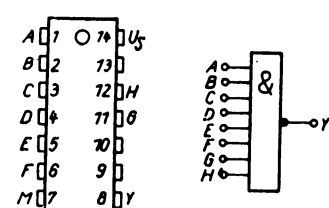
D 204 D,
E 204 D



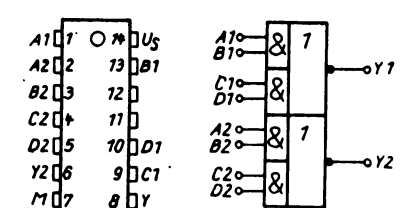
D 210 D



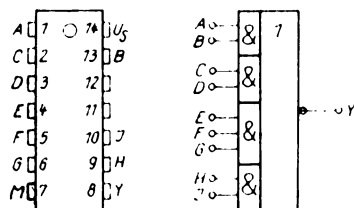
D 220 D, D 240 D



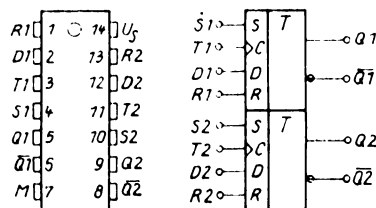
D 230 D



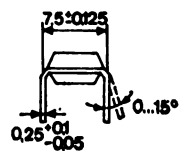
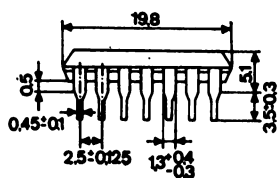
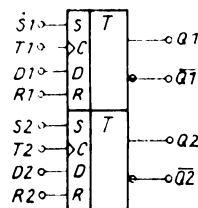
D 251 D



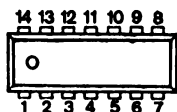
D 254 D



D 274 D



A00A1A3



D 200 D ... D 274 D

Treiberschaltkreise

Driver circuits

Grenzdaten max. ratings	Betriebsbedingungen operating conditions	Informationsdaten electrical characteristics
D 394 D		
$+U_s = 4,75 \dots 5,25 \text{ V}$ $-U_s = -5,25 \dots -4,75 \text{ V}$ $I_{OL} < 50 \text{ mA}$ $I_{OH} < -50 \text{ mA}$ $U_{OL} < 0,4 \text{ V}$ $U_{OH} > 2,4 \text{ V}$		
D 410 D		
$U_s < 35 \text{ V}$ $U_i = -5 \dots 44 \text{ V}$ dauernd, continuously $U_o = -300 \dots +300 \text{ V}$	$U_s = 14 \dots 32 \text{ V}$ $N_o \leq 10$ $\theta_a = -25 \dots +85^\circ \text{C}$	$U_{OH} > 12 \text{ V}$ $U_{OL} < 1,4 \text{ V}$ $I_z < -2 \text{ mA}$ $t_{DLH} < 12 \text{ ms}$ $t_{DHL} < 4 \text{ ms}$ bei $I_{OH} = -3 \text{ mA}$ at $U_{IL} = 5 \text{ V}$ $I_{OL} = 1,6 \text{ mA}$ $U_{IH} = 7,5 \text{ V}$ $U_{IH} = 7,5 \text{ V}$ $U_{IL} = U_z = 5 \text{ V}$ $U_s = 24 \text{ V}$ $C_7 = 33 \text{ nF}$ $U_{IH} = 7,5 \text{ V}$
D 461 D		
$U_{s1} = -0,5 \dots 7 \text{ V}$ $U_{s2} = -0,5 \dots 25 \text{ V}$ $U_i < 5,5 \text{ V}$ $P_{V70} < 800 \text{ mW}$	$U_{s1} = 4,75 \dots 5,25 \text{ V}$ $U_{s2} = 4,75 \dots 24 \text{ V}$ $\theta_a = 0 \dots +70^\circ \text{C}$	$U_{OH}^{(3)} > U_{s2} - 2,3 \text{ V}$ $U_{OL}^{(3)} < 0,3 \text{ V}$ $U_{OL}^{(3)} < 0,5 \text{ V}$ $t_{DHL} < 18 \text{ ns}$ $t_{DLH} < 20 \text{ ns}$ bei $I_{OH} = -10 \text{ mA}$ at $U_{IL} = 0,8 \text{ V}$ $I_{OL} = 10 \text{ mA}$ $U_{s2} = 15 \dots 24 \text{ V}$ $I_{OL} = 40 \text{ mA}$ $U_{IH} = 2 \text{ V}$ $U_{s1} = 5 \text{ V}$ $U_{s2} = 20 \text{ V}$ $\theta_a = 25^\circ \text{C}$
D 492 D²⁾		
$U_s = 0 \dots 10 \text{ V}$ $U_i = -5 \text{ V} \dots U_s$ $I_{CL} \leq 250 \text{ mA}$ $P_{tot} \leq 400 \text{ mW}$	$U_s = 4,5 \dots 10 \text{ V}$ $\theta_a = 0 \dots +70^\circ \text{C}$	$U_{CEL} < 1,2 \text{ V}^{1)}$ $I_{CH} < 200 \mu\text{A}$ $I_s < 1 \text{ mA}$ $I_i < 3,3 \text{ mA}$ bei $U_s = 10 \text{ V}$ at $\theta_a = 25^\circ \text{C}$ $U_E = 5 \text{ V}$ $I_{CL} = 20 \text{ mA}$

Typ	Art	description	logische Funktion logical function
D 394 D	Ansteuerschaltkreis für gehoppelte Schrittmotoren und Magnete	Driver circuit for chopped stepping motors and magnets	$A1 = \overline{K2} \cdot Sy1$ mit $K2 = \overline{K1}$ $A2 = Sp \cdot E1$ $A3 = Sp \cdot \overline{E1}$ $A4 = \overline{K4} \cdot Sy2$ mit $K4 = \overline{K3}$ $A5 = Sp \cdot E2$ $A6 = Sp \cdot \overline{E2}$
D 410 D	3 AND-Gatter mit 2,3 und 4 Eingängen, wobei je einer invertierend wirkt	Triple AND-gates with 2, 3 and 4 inputs, one inverting input	$Y1 = A1 B1 C1 \overline{D1}$ $Y2 = A2 B2 \overline{D2}$ $Y3 = A3 D3$
D 461 D	2 NAND-Gatter je Gatter 1 separater Ein-/Ausgang; 1 gemeinsamer Eingang	2 NAND-gates 1 separate input and output per gate; 1 common input	$Y1 = \overline{A1 \cdot E}$
D 492 D	6 Digittreiber	six digit drivers	$Y = A$

¹⁾ bei $I_{CL} = I_{CLmax}$

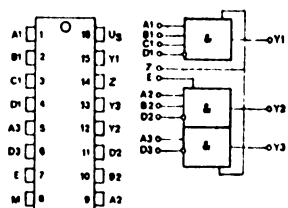
²⁾ Emitter mit Masse verbunden

³⁾ Spannung bezogen auf Masse

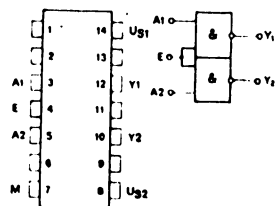
¹⁾ at $I_{CL} = I_{CLmax}$

²⁾ emitter connected to 0 V

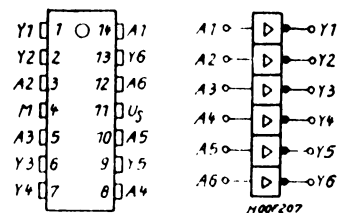
³⁾ voltage referred to earth



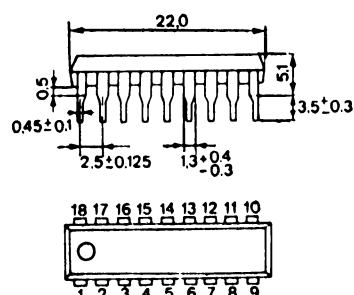
D 410 D



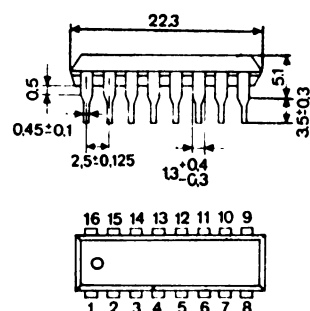
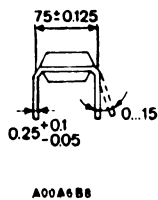
D 461 D



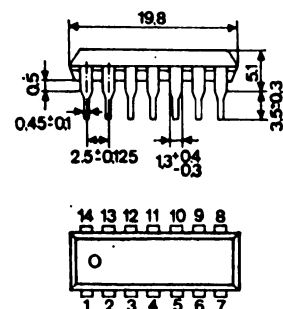
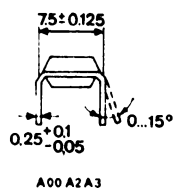
D 492 D



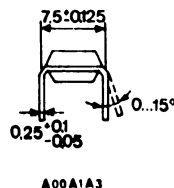
D 394 D



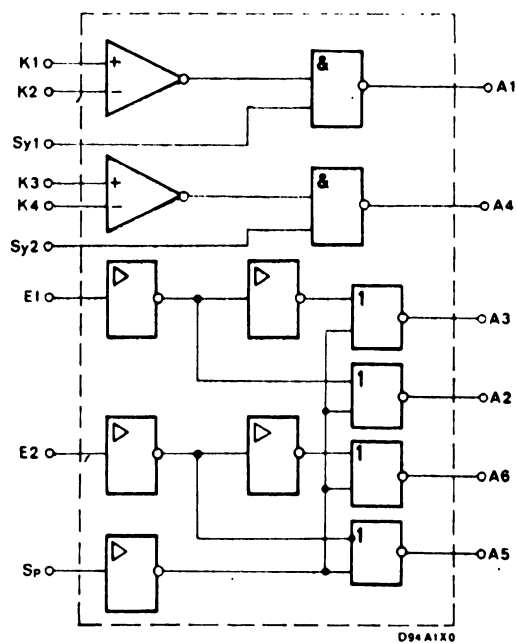
D 410 D



D 461 D



D 492 D



D 394 D Blockschaltung
block diagram

MOS-Schaltkreise

MOS circuits

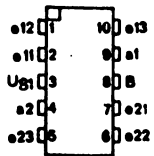
Grenzdaten max. ratings		bei at $\vartheta_a = 0 \dots 70^\circ\text{C}$	Betriebsbedingungen operating conditions		Informationsdaten electrical characteristics
U_1	=	$-31 \dots +0,3\text{ V}$	$-U_1$	=	$25 \dots 28\text{ V}$
U_2	=	$-31 \dots +0,3\text{ V}$	$-U_2$	=	$11,5 \dots 13,5\text{ V}$
U_i	=	$-25 \dots +0,3\text{ V}$	ϑ_a	=	$0 \dots +70^\circ\text{C}$
					$-U_{OL} \geq 10\text{ V}$
					$-U_{OH} \leq 1\text{ V}$
					$-U_{IL} \geq 9\text{ V}$
					$-U_{IH} \leq 2\text{ V}$
Typ	Art	description		logische Funktion logical function	
U 101 D	2 Volladdierer mit je 3 Eingängen	dual 3-input single-bit negative full adders		$s = e_1(\bar{e}_2\bar{e}_3 + e_2e_3) + \bar{e}_1(\bar{e}_2e_3 + e_2\bar{e}_3)$ $\bar{u} = e_1e_2 + e_2e_3 + e_3e_1$	
U 102 D	2 NOR-Gatter mit je 3 Eingängen	dual 3-input negative NOR gates		$a = \overline{e_1 + e_2 + e_3}$	
U 103 D	$\bar{R}\bar{S}$ -Flipflop	$\bar{R}\bar{S}$ -T-flip-flop			
U 104 D	2 Äquivalenz- Antivalenzgatter	dual equivalent-anti-valent gates		$a = e_1e_2 + \overline{e_1e_2}$	
U 105 D	6 MOS-Feldeffekttransistoren mit gemeinsamen Source- und Bulk-Anschlüssen ¹⁾	six common-source common-bulk field-effect transistors ¹⁾			
U 106 D	4 NOR-Gatter mit je 2 Eingängen	quadruple 2-input negative NOR gates		$a = \overline{e_1 + e_2}$	
U 107 D	3 AND-Gatter und 1 AND/NAND-Gatter mit je 2 Eingängen	triple 2-input negative AND and single 2-input negative AND/NAND gates		$a = e_1e_2; \bar{a}_4 = \overline{e_{41} \cdot e_{42}}$	
U 108 D	2 J-K-Master-Slave- Flipflop mit je 2 J- und 2 K-Eingängen	dual 2-J-input 2-K-input J-K master-slave flip-flop			
U 109 D	9-bit-Paritätsdetektor	9-bit even/odd parity detector			
U 112 D	Siebenstufiger binärer Frequenzteiler	seven-stage binary frequency divider			
U 311 D	5-bit-Schieberegister mit direkter Parallelein- und -ausgabe	5-bit parallel-input parallel-output shift register			
U 352 D	Dynamischer 64-bit- Serienpeicher	64-bit serial dynamic memory			

¹⁾ siehe auch MOS-Feldeffekttransistoren

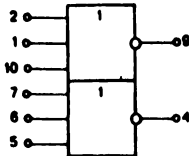
¹⁾ see MOS field-effect transistors again

Integrierte Schaltkreise

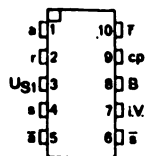
Integrated circuits



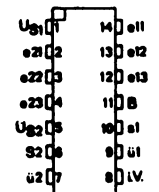
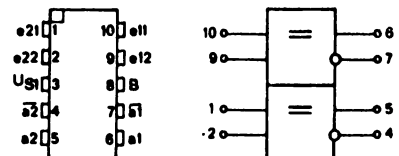
U 102 D



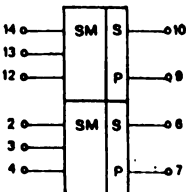
U 103 D



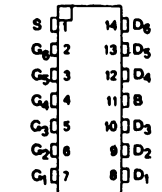
U 104 D



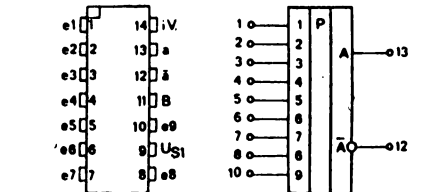
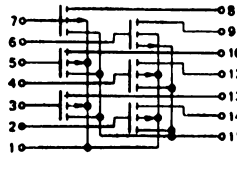
U 101 D



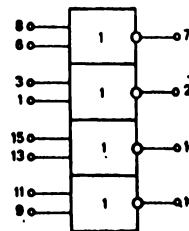
U 105 D



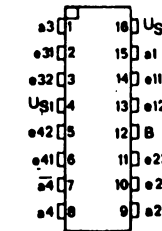
U 109 D



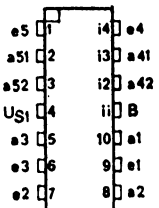
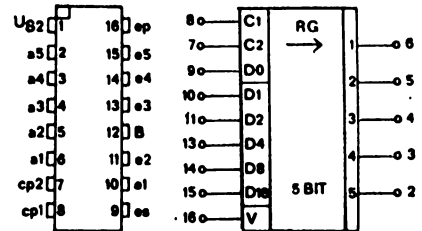
U 106 D



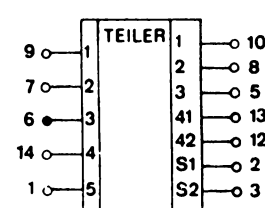
U 107 D



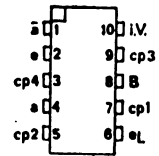
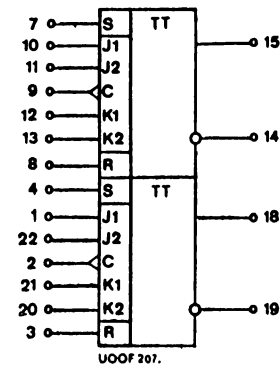
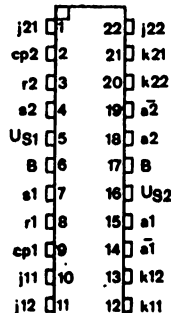
U 311 D



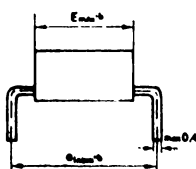
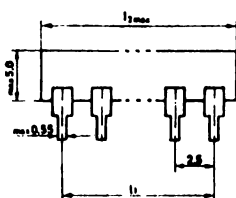
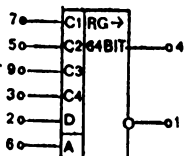
U 112 D



U 108 D



U 352 D



Pin-Anzahl
number
of pins

n	l_1	l_{2max}	b	Typ
10	10	14,5	7,5	U 102 D, U 103 D, U 104 D, U 352 D
14	15,0	19,5	7,5	U 101 D, U 105 D, U 109 D, U 112 D
16	17,5	19,5	7,5	U 106 D, U 107 D, U 311 D
22	25,0	29,5	12,5	U 108 D

MOS-Schaltkreise

MOS circuits

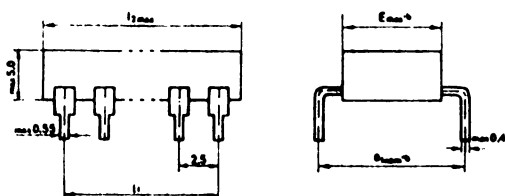
Grenzdaten max. ratings		bei at	$\vartheta_a = 0 \dots 70\text{ }^{\circ}\text{C}$	Betriebsbedingungen operating conditions	Informationsdaten electrical characteristics				
U_1	$\approx$	$-31 \dots +0,3\text{ V}$		$-U_1$	$\approx$	$25 \dots 28\text{ V}$	$-U_{OL}$	$\geq$	10 V
U_2	$\approx$	$-31 \dots +0,3\text{ V}$		$-U_2$	$\approx$	$11,5 \dots 13,5\text{ V}$	$-U_{OH}$	$\leq$	1 V
U_i	$\approx$	$-25 \dots +0,3\text{ V}$		ϑ_a	$\approx$	$0 \dots +70\text{ }^{\circ}\text{C}$	$-U_{IL}$	$\geq$	9 V
							$-U_{IH}$	$\leq$	2 V

Typ	Art	description
U 111 D	Siebenstufiger maskenprogrammierter Frequenzteiler. Teilverhältnis jeder Teilerstufe nach Kundenangaben von 2...16 programmiert	seven-stage mask-programmed frequency divider. The division ratio of every divider stage will be programmed from 2 to 16 by user specifications
U 121 D	Synchroner 4-bit-BCD-Vor-/Rückwärtszähler mit Zwischenspeicher und 7-Segment-Decoder	synchronous 4-bit BCD-decade up/down counter with buffer store and 7-segment decoder
U 122 D	Synchroner 4-bit-Vor-/Rückwärts-Binä rzähler mit Zwischenspeicher und binärer sowie negierter binärer Ausgabe	synchronous 4-bit-binary up/down counter with buffer store and binary and invert-binary output

Mikroprozessor

Microprocessor

U 808 D	Vollständige Verarbeitungseinheit (ZVE) in p-Kanal-MOS-SG-Technologie für den Einsatz in Mikrorechnern.	Complete central processor unit (CPU) fabricated in p-channel-MOS-silicon-gate-technology for application in microcomputers.
	8 bit-Parallel-ZVE auf einem Chip 48 Basisbefehle - maximale Taktfrequenz 500 kHz - Befehlsausführungszeit typ 20 μs - Eingänge und Takt TTL-kompatibel - Ausgänge low-power-TTL-kompatibel - direkt adressierbare Speicherkapazität von 16 K Worten - beliebige Erweiterung der Speicherkapazität durch programmunterstützten Speicher-Bank-Betrieb 8-stufiger 14 bit Adressen-Stapel-Speicher mit 7 nutzbaren Speicherebenen 7 frei verfügbare Datenregister - Interrupt — Möglichkeit	8-bit-parallel-CPU on a single chip 48 basic instructions - maximum clock frequency 500 kHz - typical instructions cycle time 20 μs - inputs and-clocks TTL-compatible - outputs low-power TTL-compatible - direct adressable memory of 16 K words - indefinite expansion of memory capacity through program supported memory-bank-operating 8 grading 14-bit address stack with seven memory levels 7 free available data registers - interrupt capability



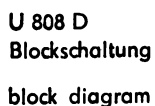
Pin-Anzahl number of pins	I_1	I_{2max}	b	Typ
n				
18	20	24,5	7,5	U 808 D
24	27,5	32,0	15,0	U 111 D
28	32,5	37,0	15,0	U 121 D, U 122 D



U 121 D

U 122 D

U 808 D



Zentrale Verarbeitungseinheit—CPU

Central processing unit—CPU

U 880 D Gate Technologie für den Einsatz innerhalb des Systems der II. Leistungsklasse mit folgenden Eigenschaften:

- Der Befehlssatz enthält 158 Befehle mit 16-, 8-, 4- und Einzel-Bit-Instruktionen sowie zusätzliche Adressierweisen (indizierte, relative und Bit-Adressierung)
- Die minimale Befehlsausführzeit beträgt 1,6 μ s bei einer maximalen Taktfrequenz von 2,5 MHz
- Die CPU enthält 21 interne Register und Befehlszähler
- Es existieren: 3 schnelle Interrupt Behandlungsarten und außerdem ein zusätzlicher, nicht maskierbarer Interrupt
- 5 V-Einphasentakt und eine Standard 5 V-Gleichspannungsversorgung
- Der Anschluß von dynamischen oder statischen Standardspeicherchips ist möglich
- Integrierte dynamische Refresh-Hardware
- Die Eingänge sind voll TTL-kompatibel, die Ausgänge können eine Standard TTL-Last treiben

Befehlsgruppen

- 8-Bit Ladebefehle
- Registertausch
- 8-Bit arithmetische und logische Befehle
- Rotations- und Schiebe-Befehle
- Ein- und Ausgabebefehle
- Rückkehrbefehle
- 16-Bit arithmetische Befehle
- 16-Bit Ladebefehle
- Blocktransport- und Suchbefehle
- Steuerbefehle
- Bitoperationen
- Rufbefehle
- Sprungbefehle

Gate technology for use within the system of the II. generation, the properties of which are summarized below:

- command set contains 158 commands with 16-, 8-, 4- and single-bit instructions as well as additional addressing modes (subscripted, relative and bit-addressing)
- the minimum instructions cycle time is 1.6 μ sec with a maximum clock frequency of 2.5 MHz
- the CPU comprises 21 internal registers and 1 command counter
- there exist: 3 fast interrupt cases and moreover 1 additional no-mask-programmable interrupt
- 5 V one-phase clock and a standard 5 V d.c. voltage supply
- connection of dynamic or static standard memory chips possible
- integrated dynamic refresh-hardware
- the inputs are fully TTL-compatible, the outputs can drive a TTL-load

Command Groups

- 8-bit load commands
- register changing
- 8-bit arithmetic and logic commands
- rotation and shift commands
- input and output commands
- return commands
- 16-bit arithmetic commands
- 16-bit load commands
- block transport and search commands
- control commands
- bit operations
- call commands
- jump commands

Grenzdaten max. ratings

U_{CC}	=	-0,5 ... 7 V
U_I	=	-0,5 ... 7 V
ϑ_a	=	0 ... 70 °C
ϑ_{stg}	=	-55 ... 125 °C
P_v	=	1,1 W

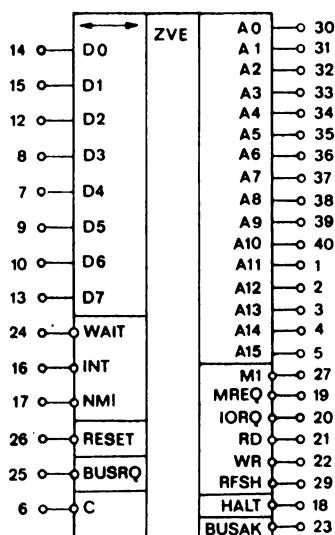
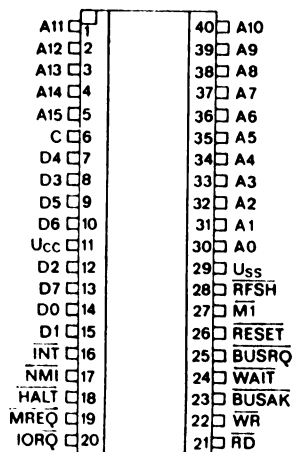
Informationsdaten characteristics

bei
at

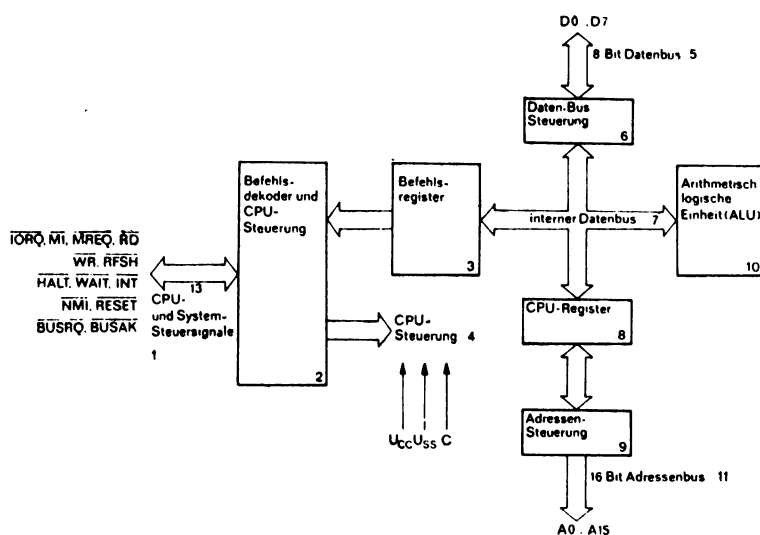
$\vartheta_a = 0 \dots 70 \text{ °C}, U_{CC} = 5 \text{ V}$

U_{CC}	=	4,75 ... 5,25 V
U_{IL}	=	-0,5 ... 0,8 V
U_{IH}	=	2,0 ... U_{CC} V
U_{ILC}	=	-0,5 ... 0,45 V
U_{IHC}	=	$U_{CC} - 0,2 \dots U_{CC}$ V
U_{OL}	=	0,4 V
U_{OH}	=	2,4 V
I_{CC}	=	200 mA
I_{LI}	=	10 μ A
t_c	=	400 ... ¹⁾
$t_{w(CH)}$	=	180 ... 2000
$t_{w(CL)}$	=	180 ... 2000
t_r, t_f	=	30

¹⁾ $t_c = t_{w(CH)} + t_{w(CL)} + t_r + t_f$

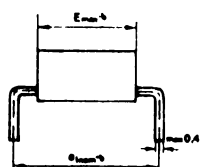
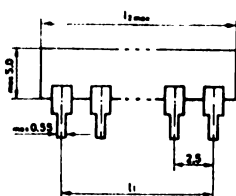


U 880 D



- 1 CPU- and system — control signals
- 2 command decoder and CPU-control
- 3 command register
- 4 CPU-control
- 5 8-bit-data-bus
- 6 data-bus control
- 7 internal data bus
- 8 CPU-register
- 9 address-control
- 10 arithmetically logic unit (ALU)
- 11 16-bit-address-bus

U 880 D Blockschaltung der CPU
block diagram CPU



Pin-Anzahl number of pins	l_1	$l_{2\max}$	b	Typ
40	47,5	52,0	15,0	U 880 D

Zeichengenerator 3200 bit

character generator 3200 bit

U 401 D Zeichengenerator mit einer Kapazität von 3200 bit (64 Zeichen zu 50 bit). Die Wortbreite beträgt 10 bit. Spaltenweise Ausgabe in einer 10×5 bit-Matrix. Das Bitmuster, die Belegung der chip-enable-Eingänge und Spaltenauswahleingänge werden nach Angabe der Anwender beim Hersteller programmiert. Der Schaltkreis ist TTL-kompatibel.

Character generator with a capacity of 3200 bit (64 character by 50 bit), 10 bit words- output of characters in a 10×5 bit matrix by coulms. The bit pattern and the availabilities of the chip-enable-inputs and of the column selection inputs are programmed by the producer on ahe basis of the datas of the user. The circuit is TTL-compatible.

Grenzdaten max. ratings

$U_1 = -20 \dots +0,3 \text{ V}$
 $U_2 = -15 \dots +0,3 \text{ V}$
 $U_1 = -20 \dots +0,3 \text{ V}$
 $I_L = 1,6 \text{ mA}$
 $\theta_a = 0 \dots 70^\circ \text{C}$

Betriebsbedingungen operating conditions

$U_1 = 11 \dots 13 \text{ V}$
 $U_2 = 0 \text{ V}$
 $U_3 = 4,75 \dots 5,25 \text{ V}$

Informationsdaten characteristics

$t_{zue} < 8 \mu\text{s}$
 $t_{zur} < 4 \mu\text{s}$
 $t_{zuche} < 3 \mu\text{s}$

Zeichengenerator 2560 bit

character generator 2560 bit

U 402 D Zeichengenerator mit einer Kapazität von 2560 bit (64 Zeichen zu 40 bit. Die Wortbreite beträgt 5 bit. Zeilenweise Ausgabe der Zeichen in einer 8×5 bit-Matrix.

Das Bitmuster und die Belegung des chip-enable-Einganges des Schaltkreises werden nach Angaben der Anwender beim Hersteller programmiert. Der Schaltkreis ist TTL-kompatibel.

Character generator with a capacity of 2560 bit (64 character by 40 bit), 5 bit words, output of characters in a 8×5 bit matrix by rows.

The bit pattern and the avaiabilities of the chip-enable-inputs are programmed by the producer on the basis of the datas of the user. The circuit are TTL-compatible.

Grenzdaten max. ratings

$U_1 = -20 \dots +0,3 \text{ V}$
 $U_2 = -15 \dots +0,3 \text{ V}$
 $U_1 = -20 \dots +0,3 \text{ V}$
 $\theta_a = 0 \dots +70^\circ \text{C}$

Betriebsbedingungen operating conditions

$-U_1 = 11 \dots 13 \text{ V}$
 $U_2 = 0 \text{ V}$
 $U_3 = 4,75 \dots 5,25 \text{ V}$

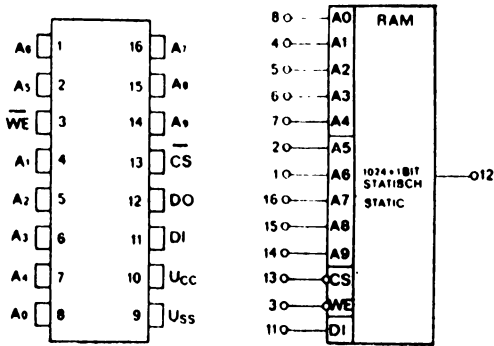
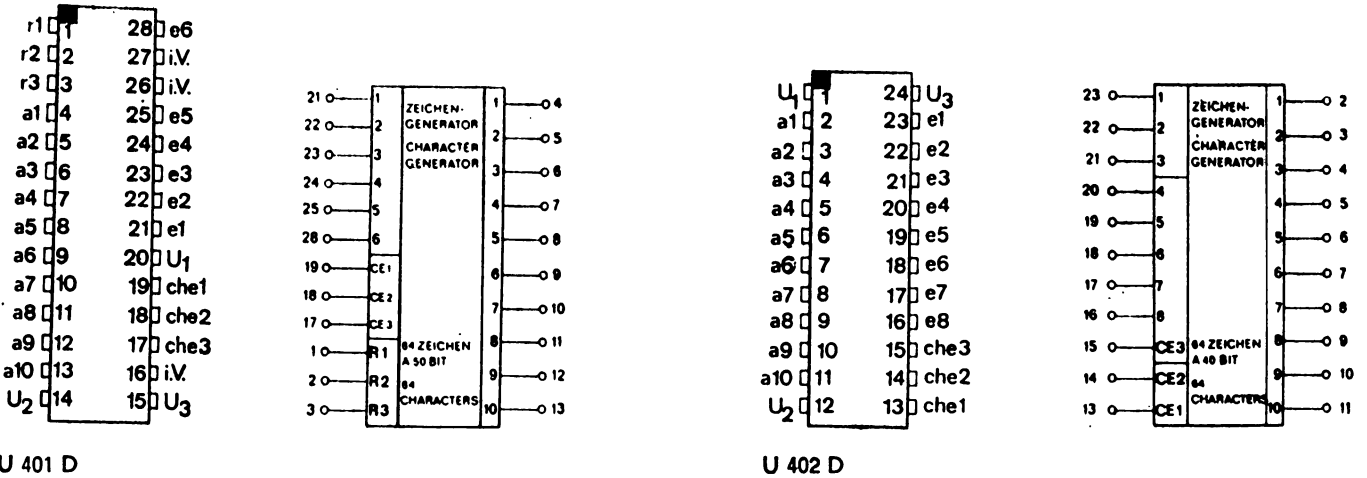
Informationsdaten characteristics

$t_{zuche} = 510 \text{ ns}$
 $t_{zv} = 580 \text{ ns}$

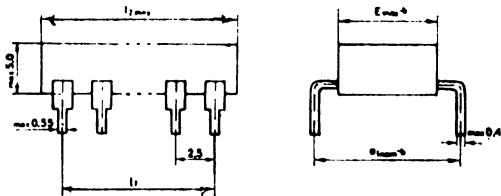
Statischer Schreib-Lese-Speicher
Static random access memory

U 202 D	Statischer 1- K Bit-Schreib-Lese-Speicher (RAM) in n-Kanal-Si-gate-Technologie	1-K bit (1024×1-bit) static random access memory in channel silicon-gate-technology
	– Speichermatrix mit 32 Zeilen und 32 Spalten	– memory matrix consisting of 32 rows and 32 columns
	– Adresseneingangsschaltung für 10 Adressen	– address input circuitry for 10 addresses
	– Spaltendecoder mit Ein- und Ausgabeschaltung	– column decoder with data input circuitry
	– Zeilendecoder	– row decoder
	– Ein- und Ausgabesteuerung (CS, WE)	– input and output control
	– Steuerung für Ruhezustand	– standby power mode

Grenzdaten (bezogen auf Uss) max. ratings (related to Uss)	Betriebsbedingungen operating conditions	Informationsdaten characteristics
Ucc = -0,5 ... +7 V θstg = -65 ... 125 °C	Ucc = 4,75 ... 5,25 V UIL = -0,5 ... +0,8 V UIH = 2 V ... Ucc θa = 0 ... +70 °C UOL < 0,4 V UOH > 2,4 V	tacc < 400 ns trc > 400 ns twc > 400 ns Uccs > 2 V Icc < 45 mA bei Ucc = 5,25 V Iccs < 30 mA at Ucc = 2 V



U 202 D



Pin-Anzahl number of pins	I ₁	I _{2max}	b	Typ
16	17,5	19,5	7,5	U 202 D
24	27,5	32,0	15,0	U 402 D
28	32,5	37,0	15,0	U 401 D

Dynamischer Schreib-Lese-Speicher

Dynamic random access memory

U 253 D	Dynamischer 1024 bit-Schreib-Lese-Speicher (RAM) in p-Kanal-Si-gate-Technologie. — Speichermatrix mit 32 Zeilen und 32 Spalten — Adressenregister und Inverter für 10 Adressen — Zeilendecoder mit Lese-/Schreib-Verstärkern — Spaltendecoder mit Ein- und Ausgabebereinheit — Refreshverstärker — Zyklussteuerung	Dynamic 1024-bit random access memory in p-channel-silicon gate-technology. — memory matrix with 32 rows and 32 columns — address register and inverter for 10 addresses — row decoder with read/write-amplifiers — column decoder with input-and output-unit — refresh amplifiers — cycle control
----------------	--	--

Grenzdaten (bezogen auf U_{BB}) max. ratings (relative to U_{BB})	Betriebsbedingungen operating conditions	Informationsdaten characteristics
$U_{DD} = -25 \dots +0,3 \text{ V}$ $U_{SS} = -25 \dots +0,3 \text{ V}$ $U_I = -25 \dots +0,3 \text{ V}$ $U_O = -25 \dots +0,3 \text{ V}$	$U_{SS} = 15,2 \dots 16,8 \text{ V}^1)$ $U_{BB} - U_{SS} = 3 \dots 4 \text{ V}^1)$ $\vartheta_a = 0 \dots 70^\circ \text{C}$	$t_{RWC} > 580 \text{ ns}$ $t_{RC} > 480 \text{ ns}$ $t_{REF} < 2 \text{ ms}$ $R_L = 0,1 \dots 1 \text{ k}\Omega$

¹⁾ bezogen auf $U_{DD} = 0 \text{ V}$

¹⁾ relative to $U_{DD} = 0 \text{ V}$

U 256 C	— Dynamischer Schreib-Lese-Speicher mit wahl-freiem Zugriff (RAM) in n-Kanal-SGT — Speicherkapazität 16 Kbit — Organisation 16 K×1 bit — 3 Betriebsspannungen	— Dynamic random access memory (RAM) in n-channel-SGT — store capacity 16 kbit — organization 16 k×1 bit — 3 operating voltages
----------------	--	--

Grenzdaten (bezogen auf U_{BB}) max. ratings (relative to U_{BB})	Informationsdaten (Spannungen bezogen auf $U_{SS} = 0 \text{ V}$) characteristics (voltage relative to $U_{SS} = 0 \text{ V}$)
$U_{DD} = -1 \dots +15 \text{ V}$ $U_{CC} = -1 \dots +^1) \text{ V}$ $U_{\text{restl. Anschl.}} = -0,5 \dots +20 \text{ V}$ $\vartheta_a = 0 \dots 70^\circ \text{C}$	$U_{BB} = -4,5 \dots -5,5 \text{ V}$ $U_{CC} = 4,5 \dots 5,5 \text{ V}$ $U_{DD} = 10,8 \dots 13,2 \text{ V}$ $U_{IH}^{2)} = 2,7 \dots 7,0 \text{ V}$ $U_{IH}^{3)} = 2,4 \dots 7,0 \text{ V}$ $U_{IL} = -1 \dots +0,8 \text{ V}$ $t_{RC} = \geq 375 \text{ ns}$ $t_{pc}^{4)} = \geq 225 \text{ ns}$ $t_{REF} = \leq 2 \text{ ms}$

¹⁾ wird noch festgelegt

¹⁾ will still be fixed

²⁾ $\overline{\text{RAS}}$, $\overline{\text{CAS}}$, $\overline{\text{WRITE}}$

²⁾ $\overline{\text{RAS}}$, $\overline{\text{CAS}}$, $\overline{\text{WRITE}}$

³⁾ alle übrigen Eingänge

³⁾ all the other inputs

⁴⁾ t_{pc} Page — Mode — Zykluszeit

⁴⁾ t_{pc} page-mode-cycle time

Festwertspeicher

Read only memory

U 501 D	Statischer Festwertspeicher (ROM) in MNOS-Technik mit einer Speicherkapazität von 2048 bit. Die Ausgabe erfolgt in 256 Worten zu je 8 bit. Die Betriebsspannung ist taktbar. Der Schaltkreis ist TTL-kompatibel. Das Bitmuster wird nach Angaben der Anwender beim Hersteller festgelegt.	Static read only memory in MNOS-technology with a memory capacity of 2048 bit. The output is 256 word by 8 bit. Operating voltage can be clocked. The circuit is TTL-compatible. Bit pattern is fixed by the producer on the basis of datas of the user.
----------------	---	--

Grenzdaten max. ratings	Betriebsbedingungen operating conditions	Informationsdaten characteristics
$U_1 = -20 \dots +0,3 \text{ V}^1)$ $U_2 = -20 \dots +0,3 \text{ V}^1)$ $U_I = -20 \dots +0,3 \text{ V}^1)$ $\vartheta_a = 0 \dots +70^\circ \text{C}$	$U_1 = -9,45 \dots -8,55 \text{ V}$ $U_2 = -9,45 \dots -8,55 \text{ V}$ $U_3 = 4,75 \dots 5,25 \text{ V}$ $\vartheta_a = 0 \dots +70^\circ \text{C}$	$t_{OD} \leq 300 \text{ ns}$ $t_{CO} \leq 500 \text{ ns}$ $t_{ACC} \leq 1 \mu\text{s}$

¹⁾ bezogen auf U_3

¹⁾ relative to U_3

Festwertspeicher

Read only memory

U 505 D Statischer maskenprogrammierbarer Festwertspeicher (ROM) in n-Kanal-Silicon-Gate-Technik mit einer Speicherkapazität von 8192 Bit. Zur Auswahl der Worte stehen 10 Eingänge zur Verfügung. Die Ausgabe erfolgt in 1024 Worten zu 8 Bit. Die Bestellung des Bitmusters erfolgt nach FS 457.08.

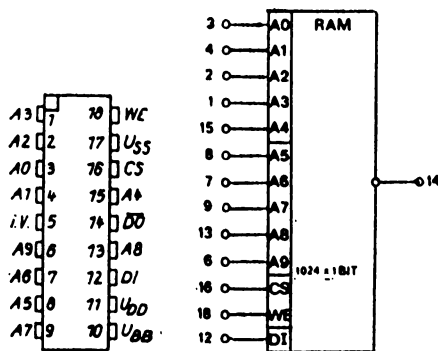
Static mask-programmable read-only memory in n-channel-silicon gate technology with a store capacity of 8192 bits. Output in 1024 words by 8 bits. Bit pattern is ordered according to FS 457.08.

Grenzdaten (bezogen auf U_{cc})
max. ratings (relative to U_{cc})

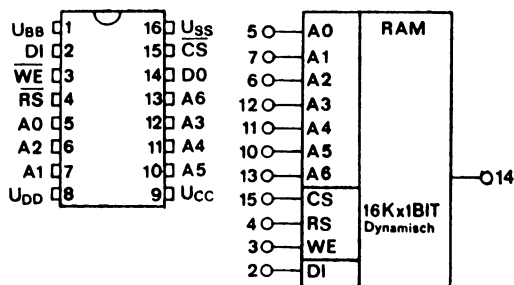
Informationsdaten
characteristics

$\theta_{stg} = -0,3 \dots 7 \text{ V}$
 $U_{cc} = -0,3 \dots 7 \text{ V}$
 $U_i = 0 \dots 70 \text{ °C}$
 $\theta_a = -55 \dots +125 \text{ °C}$

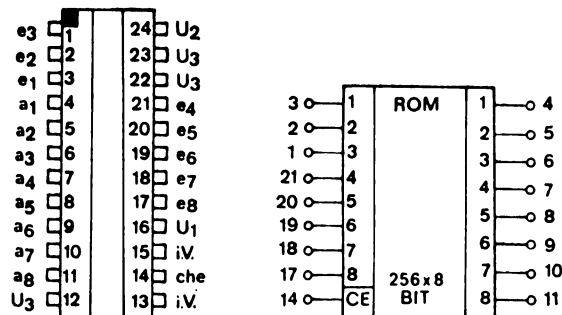
$U_{cc} = 4,75 \dots 5,25 \text{ V}$
 $I_i = 10 \mu\text{A}$
 $U_{OL} = 0,4 \text{ V}$
 $U_{OH} = 2,4 \text{ V}$
 $I_{cc} = 120 \text{ mA}$
 $C_i = 10 \text{ pF}$
 $C_o = 15 \text{ pF}$



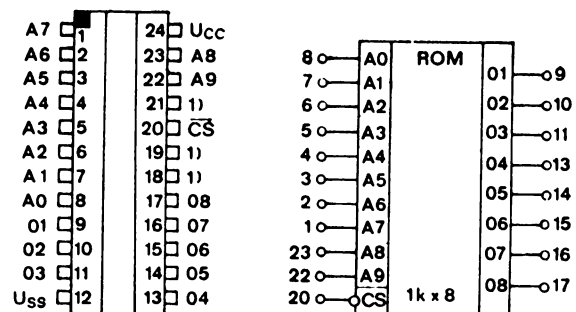
U 253 D



U 256 C



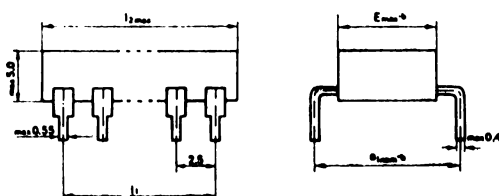
U 501 D



U 505 D

Die Anschlüsse können mit Potentialen $-5 \text{ V} \leq U \leq 12 \text{ V}$ belegt werden.

terminals for potentials of $-5 \text{ V} \leq U \leq 12 \text{ V}$



Pin-Anzahl
number
of pins

n	I_1	I_{2max}	b	Typ
16	17,5	19,5	7,5	U 256 C
18	20,0	24,5	7,5	U 253 D
24	27,5	32,0	15,0	U 501 D, U 505 D

Statischer Festwertspeicher

Static Read-only memory

U 551 D Statischer, elektrisch programmierbarer Festwertspeicher (PROM) in p-Kanal-SG-Technologie mit einer Speicherkapazität von 2048 bit.

- 8 Eingänge zur Auswahl der Worte
- Ausgabe in 256 Worten zu 8 bit
- Chip-enable-Eingang
- Zusammenschaltung der Dateneingänge der Schaltkreise kann beliebig unter Beachtung der angegebenen Verzögerungszeiten, Eingangsströme, wirkender Lastkapazitäten und Störkapazitäten erfolgen.
- Betriebsspannung U_{GG} zur Verringerung der Verlustleistung taktbar.

Static, electrically programmable read-only memory (PROM) in P-channel silicon gate technology with a storage capacity of 2048 bits.

- 8 inputs for selection of words
- output 256 words by 8 bits
- chip-enable-input

Interconnection of data inputs of the circuits may be arbitrarily accomplished, taking into account delay times, input currents, effective load capacitances and interfering capacitances stated.

- Operating voltage U_{GG} may be timed for reduction of power dissipation.

Grenzdaten (bezogen auf U_{CC})
max. ratings (related to U_{CC})

Informationsdaten
characteristics

$U_{GG} = -40 \text{ V} \dots U_{BB} + 0,3 \text{ V}^1)$
 $= -20 \text{ V} \dots 0,3 \text{ V}^2)$
 $U_I = U_{DD} = -48 \text{ V} \dots U_{BB} + 0,3 \text{ V}^1)$
 $= -20 \text{ V} \dots 0,3 \text{ V}^2)$
 $U_{BB} = 0 \dots 12 \text{ V}^1)$
 $\theta_a = 25^\circ\text{C} \pm 10\% ^1)$
 $= 0 \dots 70^\circ\text{C}^2)$
 $\theta_{stg} = -55 \dots +125^\circ\text{C}^2)$

$-U_{GG} = 35 \dots 40 \text{ V}^1)$
 $= 8,55 \dots 9,45 \text{ V}^2)$
 $-U_{DD} = 46 \dots 48 \text{ V}^1)$
 $= 8,55 \dots 9,45 \text{ V}^2)$
 $U_{CC} = 4,75 \dots 5,25 \text{ V}^2)$
 $U_{BB} = 10,8 \dots 13,2 \text{ V}^1)$
 $-U_{IH} = -0,3 \dots 2 \text{ V}^1)$
 $= U_{CC} - 2 \text{ V} \dots U_{CC} + 0,3 \text{ V}^2)$

$-U_{IL} = 40 \dots 48 \text{ V}^1)$
 $= U_{DD} \dots 0,65 \text{ V}^2)$
 $I_I = 3 \mu\text{A}^2)$
 $I_{BB} = 10 \dots 100 \text{ mA}^1)$
 $t_{ACC} = 1 \mu\text{s}$
 $t_{DW} > 25 \mu\text{s}$
 $t_{DH} > 10 \mu\text{s}$

¹⁾ im Programmierbetrieb

²⁾ im Lesebetrieb

¹⁾ in programming operation

²⁾ in reading operation

Festwertspeicher-Schaltkreis

Read-only memory –IC

U 555 C – elektrisch programmierbarer, UV-löschbarer Festwertspeicher (EPROM) in n-Kanal-SGT

- Speicherkapazität 8 Kbit
- Organisation 1 K×8 bit

– electrically programmable, UV-erasable read only memory (EPROM) in n-channel-SGT

- store capacity 8 K bit
- organization 1 K×8 bit

Grenzdaten (bezogen auf U_{BB})
max. ratings (relative to U_{BB})

Informationsdaten (Spannungen bezogen auf $U_{SS} = 0 \text{ V}$)
characteristics (voltage relative to $U_{SS} = 0 \text{ V}$)

$U_{DD} = -0,3 \dots 20 \text{ V}$
 $U_{CC} = -0,3 \dots 15 \text{ V}$
 $U_{SS} = -0,3 \dots 15 \text{ V}$
 $U_{PR} = -0,3 \dots 32 \text{ V}$
 $\theta_a = 0 \dots 70^\circ\text{C}$

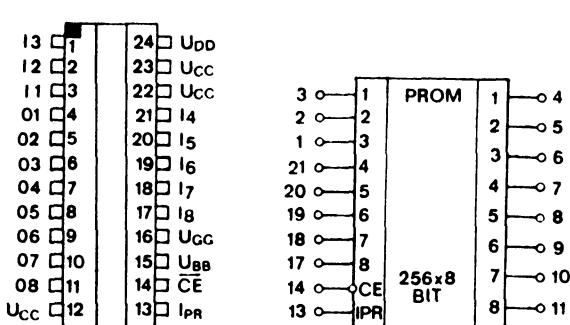
$U_{BB} = -4,75 \dots -5,25 \text{ V}$
 $U_{CC} = 4,75 \dots 5,25 \text{ V}$
 $U_{DD} = 11,4 \dots 12,6 \text{ V}$
 $U_{IH1}^1) = 3,0 \dots (U_{CC} + 0,5 \text{ V})$
 $U_{IH2}^2) = 11,4 \dots 12,6 \text{ V}$
 $U_{IL} = -0,3 \dots +0,8 \text{ V}$
 $t_{acc} \leq 450 \text{ ns}$
 $t_{co} \leq 120 \text{ ns}$
 $t_{od} \leq 120 \text{ ns}$

¹⁾ Chip-Select, Adressen, Daten

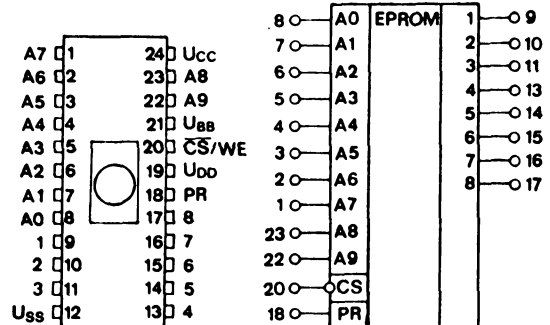
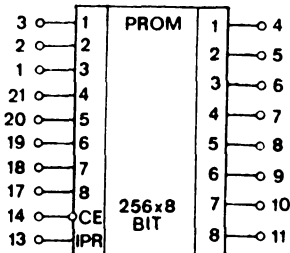
²⁾ $\overline{\text{CS}}/\text{WE}$ für Programmierung

¹⁾ Chip-Select, Addresses, Data

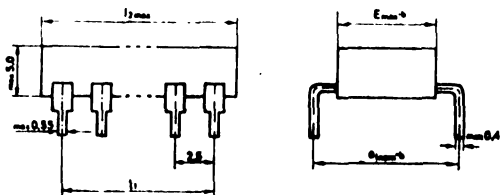
²⁾ $\overline{\text{CS}}/\text{WE}$ for Programming



U 551 D



U 555 C



Pin-Anzahl
number
of pins

n	l_1	l_2max	b	Typ
24	27,5	32,0	15,0	U 551 D, U 555 C

Schaltkreis für parallele Ein- und Ausgabe

Circuit for parallel input and output

- U 855 D** Programmierbarer Parallel-Ein/Ausgabeschaltkreis in n-Kanal-Silicon/Gate-Technologie für den Einsatz innerhalb des Systems der II. Leistungsklasse mit folgenden Eigenschaften:
- Interruptmöglichkeit im Quittungsbetrieb für schnelle Anforderungsbearbeitung
 - Folgende Betriebsarten sind möglich:
 - Byte-Ausgabe (Betriebsart 0)
 - Byte-Eingabe (Betriebsart 1)
 - Byte-Ein/Ausgabe (bidirektionaler Betrieb, nur für Port A möglich) (Betriebsart 2)
 - Bit-Ein/Ausgabe (Betriebsart 3)
 - Interruptbearbeitung kann den Bedingungen des peripheren Gerätes angepaßt programmiert werden
 - Ein- und Ausgänge sind TTL-kompatibel
 - Automatische Interrupt-Vektorerzeugung und Prioritätskodierung durch Kaskadierung der Bausteine
 - Ausgänge des Ports B sind für den direkten Anschluß von Darlington-Transistoren geeignet.

Programmable parallel input-output circuit in n-channel silicon gate technology for use within the system of the II. generation with the following properties:

- interrupt capability with "handshaking" for speed commands
- the following operating modes are possible:
 - byte-output (mode 0)
 - byte-input (mode 1)
 - byte-input/output (bidirectional operation, possible only for port A) (mode 2)
 - bit-input/output (mode 3)
- interrupt case can be programmed, adapted to the conditions of the peripheral unit
- inputs and outputs are TTL-compatible
- automatic interrupt vector generation and priority coding by cascading the modules
- the terminals of port B permit the direct connection of Darlington-transistors.

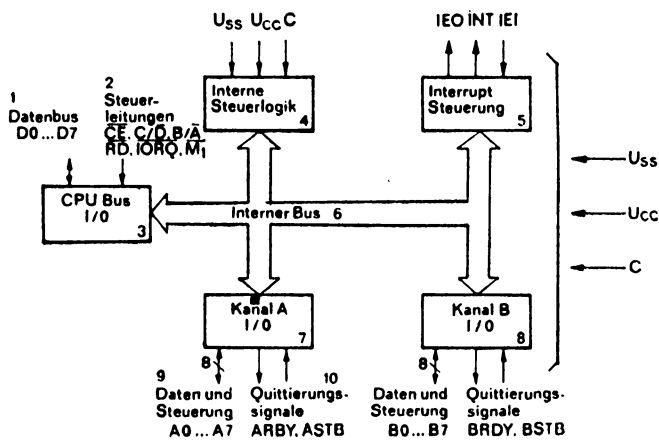
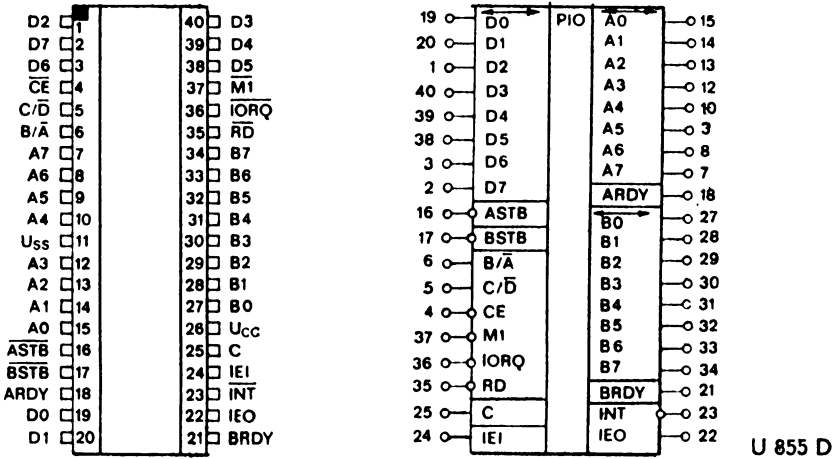
Grenzdaten max. ratings

U_{CC}	=	-0,5 ... 7 V
U_I	=	-0,5 ... 7 V
θ_a	=	0 ... 70 °C
θ_{stg}	=	-55 ... 125 °C
P_v	=	1,1 W

Informationsdaten characteristics

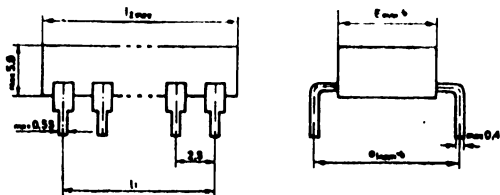
	bei at	$U_{CC} = 5 V, \theta_a = 0 \dots 70 ^\circ C$
U_{CC}	=	4,75 ... 5,25 V
U_{IL}	=	-0,5 ... 0,8 V
U_{IH}	=	2,0 ... U_{CC} V
U_{ILC}	=	-0,5 ... 0,45 V
U_{IHC}	=	$U_{CC} - 0,2 \dots U_{CC}$ V
U_{OL}	=	0,4 V
U_{OH}	=	2,4 V
I_{CC}	=	100 mA
I_{LI}	=	10 μA
t_c	=	400 ... ¹⁾ ns
$t_{w(CH)}$	=	180 ... 2000 ns
$t_{w(CL)}$	=	180 ... 200 ns
t_r, t_f	=	30 ns

¹⁾ $t_c = t_{w(CH)} + t_{w(CL)} + t_r + t_f$



- 1 data bus
- 2 control lines
- 3 CPU bus
- 4 internal control logic
- 5 interrupt control
- 6 internal bus
- 7/8 channel
- 9 data and control
- 10 handshaking signals

U 855 D
Blockschaltung
block diagram



Pin-Anzahl number of pins				
n	I_1	I_{2max}	b	Typ
40	47,5	52,0	15,0	U 855 D

Serieller Ein-Ausgabeschaltkreis

Serial input/output circuit

U 856 D Programmierbarer, zweikanaliger Serieller Ein-Ausgabeschaltkreis in n-Kanal-Silicon-Gate-Technologie für den Einsatz innerhalb des Systems der II. Leistungsklasse mit folgenden Eigenschaften:

- 4 unabhängige serielle Ports: zwei Sender-, sowie Empfängerports
- asynchrone oder synchrone Arbeitsweise
- asynchrone Daten mit 5, 6, 7 oder 8 Datenbits, 1, 1½ oder 2 Stoppbits und gerader, ungerader oder keiner Paritätserzeugung bzw. Paritätsprüfung
- Paritäts-, Überlauf- und Rahmenfehlererkennung
- Break-Erzeugung und Erkennung
- alle Eingänge und Ausgänge voll TTL-kompatibel
- Taktvarianten: x1, x16, x32, x64
- Datenübertragungsraten: 0 bis 550 k bit/s
- 4 Eingänge / 4 Ausgänge zur MODEM-Steuerung
- volle Fähigkeit zur Arbeit nach HDLC einschließlich Verarbeitung des I-Feld-Restes
- interne oder externe Zeichensynchronisation mit automatischer Einfügung von Synchronisationszeichen und Flags
- Betriebszustand „Adreßerkennung“ bei SDLC/ADLC
- Betriebszustand „Synchronisationsbyteunterdrückung“ bei mono- und bisynchroner Arbeitsweise
- Die hohen Übertragungsraten und die automatische CRC-Erzeugung gestatten die direkte Zusammenschaltung mit Floppy-Disk-Speichern doppelter Dichte, ohne daß direkter Speicherzugriff erforderlich ist
- empfangene Daten und Fehlerregister sind Vierfach, zu sendende Daten zweifach gepuffert
- Leistungsfähige Interruptstruktur durch wahlweise festen oder variablen Interruptvektor
- CRC –16 oder CRC –C CITT – (0 und –1) – Prüfpolynom
- gültige empfangene Daten vor Überschreiben geschützt
- 5 V Einphasentakt und eine einzige 5 V-Gleichspannungsversorgung
- Prioritätslogik durch Kaskadierung der Bausteine

Programmable 2-channel serial input/output circuit in n-channel silicon technology for use within the system of the II. generation, the properties of which are summarized below:

- 4 Independent serial ports: 2 transmitter as well as receiver ports;
- asynchronous or synchronous mode;
- asynchronous data with 5, 6, 7 or 8 data bits, 1, 1½ or 2 stop bits and even or odd or no parity generation and/or parity check
- parity, overflow and framing error detection
- break generation and -detection
- all the inputs and outputs fully TTL-compatible
- clock variants: x1, x16, x32, x64
- data transmission rates: 0 to 550 k bits/s
- 4 inputs / 4 outputs for MODEM-control
- full operation after HDLC, including the processing of the residual I-field
- internal or external sign sync with automatic insertion of sync signs and flags
- mode "address-field recognition"
- mode „sync byte suppression" with mono- and bisync operation
- the high transmission rates and automatic CRC-generation permit direct interconnection to floppy-disc-stores of double density without requiring direct access
- received data and error register are buffered fourfold, data to be transmitted twofold
- efficient interrupt structure by selective fixed or variable interrupt vector
- CRC –16 or CRC –C CITT – (0 and –1) –check polynomial
- valid received data protected from overrun
- 5 V one-phase clock and one single 5 V d.c. voltage supply
- priority logic by cascading the modules

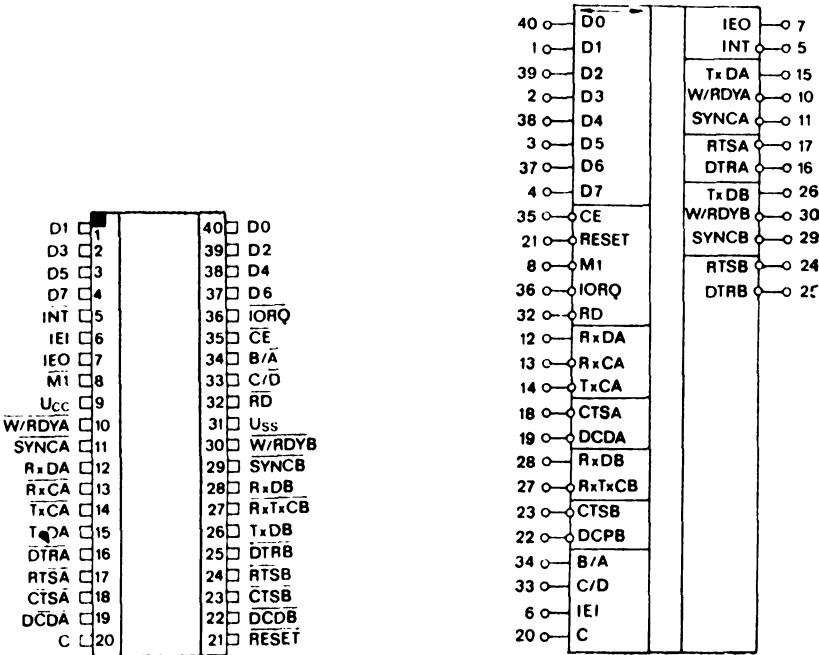
Grenzdaten max. ratings

$U_{CC} = -0,5 \dots 7 \text{ V}$
 $U_I = -0,5 \dots 7 \text{ V}$
 $\theta_a = 0 \dots 70^\circ \text{C}$
 $\theta_{stg} = -55 \dots 125^\circ \text{C}$
 $P_v = 1,1 \text{ W}$

Informationsdaten characteristics

$U_{CC} = 4,75 \dots 5,25 \text{ V}$
 $U_{IL} = -0,5 \dots 0,8 \text{ V}$
 $U_{IH} = -2,0 \dots U_{CC} \text{ V}$
 $U_{ILC} = -0,5 \dots 0,45 \text{ V}$
 $U_{IHC} = U_{CC} - 0,2 \dots U_{CC} \text{ V}$
 $U_{OL} = 0,4 \text{ V}$
 $U_{OH} = 2,4 \text{ V}$
 $I_{CC} = 140 \text{ mA}$
 $I_{LI} = 10 \mu\text{A}$
 $t_c = 400 \dots 1) \text{ ns}$
 $t_{w(CH)} = 180 \dots 2000 \text{ ns}$
 $t_{w(CL)} = 180 \dots 2000 \text{ ns}$
 $t_r, t_f = 30 \text{ ns}$

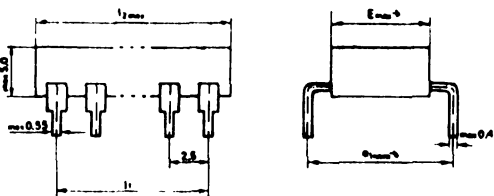
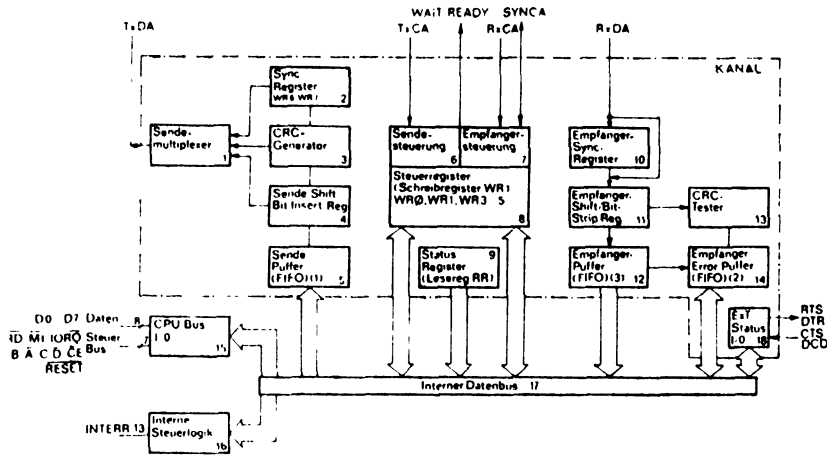
1) $t_c = t_{w(CH)} + t_{w(CL)} + t_r + t_f$



U 856 D

- 1 transmitting multiplexer
- 2 sync register
- 3 CRC-generator
- 4 transmitting-shift-bit-insert-register
- 5 transmitter-buffer
- 6 transmitter control
- 7 receiver control
- 8 control register (writing register WR)
- 9 status register (reading register RR)
- 10 receiver sync register
- 11 receiver-shift-bit-strip-register
- 12 receiver buffer
- 13 CRC tester
- 14 receiver error-buffer
- 15 CPU bus
- 16 internal control logic
- 17 internal data bus
- 18 external status

U 856 D Blockschaltung
 block diagram



Pin-Anzahl
number
of pins

n	l ₁	l _{2max}	b	Typ
40	47,5	52,0	15,0	U 856 D

Zähler-Zeitgeber-Baustein

counter timer module

- U 857 D** Programmierbarer Zähler-Zeitgeber-Baustein in n-Kanal-Silicon-Gate-Technologie für den Einsatz innerhalb des Systems der II. Leistungsklasse mit folgenden Eigenschaften:
- Alle Ein- und Ausgänge sind voll TTL-kompatibel
 - Es wird nur eine +5 V Versorgungsspannung benötigt
 - Es existieren 4 voneinander unabhängige, software-programmierbare 8-bit-Zähler, 16-bit-Zeitgeber Kanäle. Jeder dieser Kanäle kann wahlweise als Zähler oder Zeitgeber verwendet werden.
Es sind Vorteiler durch 16 oder 256 für jeden Zeitgeber-Kanal möglich.
 - Es können Interrupts bei Erreichen von programmäßig festgelegten Zähler- oder Zeitgeber-Werten programmiert werden.
 - Automatische Interrupt-Vektorbereitstellung und Prioritätskodierung ohne zusätzlichen Schaltungsaufwand durch Kaskadierung der Bausteine
 - Die Ausgänge (ZC/TO 1 ... TO 3) der drei herausgeführten Kanäle sind zum Anschluß von Darlington-Transistoren geeignet.
 - Die maximale Zählfrequenz bei der Betriebsart „Zähler“ ist $f_{c/2}$.

Programmable counter timer module in n-channel silicon gate technology for use within the system of the II. generation with the following properties:

- all the inputs and outputs are fully TTL-compatible
- merely a supply voltage of + 5 V is required
- there exist 4 mutually independent software-programmable 8-bit-counters, 16-bit-timer channels. Each of these channels can selectively be used as a counter or timer.
- when obtaining counter or timer values, fixed due to programme, interrupts may be programmed.
- automatic interrupt vector availability and priority coding without additional circuit complexity, by cascading the modules
- the terminals (ZC /TO 1 ... TO 3) of the three protruding channels enable Darlington-transistors to be connected.
- the maximum counting frequency with the operating mode "counter" is $f_{c/2}$.

Grenzdaten max. ratings

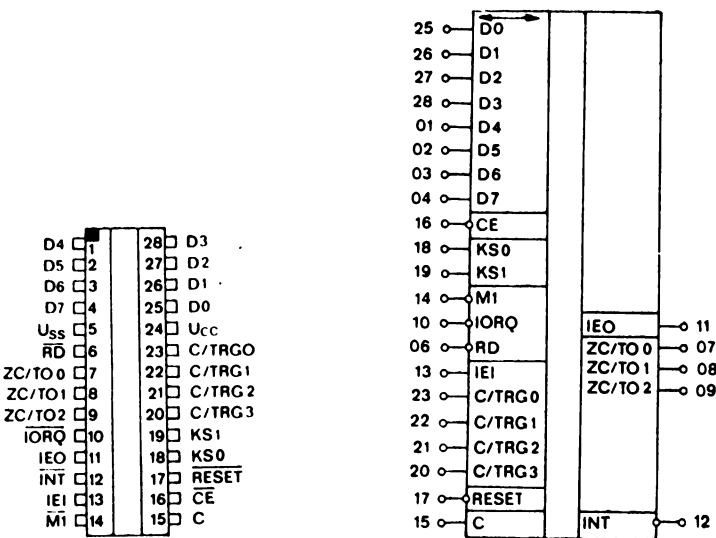
U_E	=	-0,5 ... 7 V
θ_a	=	0 ... 70 °C
θ_{stg}	=	-55 ... 125 °C
P_v	=	0,7 W

Informationsdaten characteristics

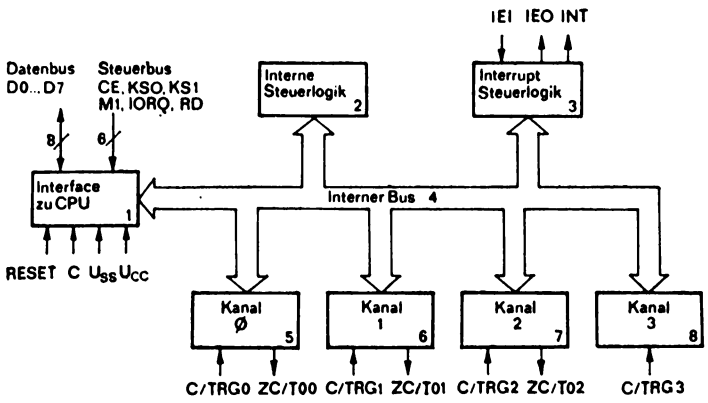
bei
at $\theta_a = 0 \dots 70 \text{ °C}$, $U_{CC} = 5 \text{ V}$

U_{CC}	=	4,75 ... 5,25 V
U_{IL}	=	-0,5 ... 0,8 V
U_{IH}	=	2 ... U_{CC} V
U_{ILC}	=	-0,5 ... 0,8 V
U_{IHC}	=	$U_{CC} - 0,2 \dots U_{CC}$ V
U_{OL}	=	0,4 V
U_{OH}	=	2,4 V
I_{CC}	=	100 mA
t_c	=	400 ... ¹⁾ ns
$t_{w(CH)}$	=	180 ... 2000 ns
$t_{w(CL)}$	=	180 ... 2000 ns
t_r , t_f	=	30 ns

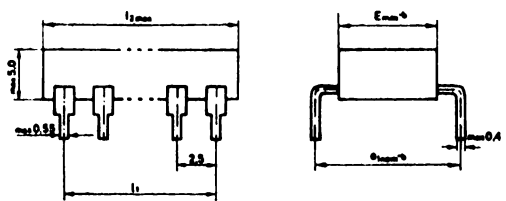
¹⁾ $t_c = t_{w(CH)} + t_{w(CL)} + t_r + t_f$



U 857 D



1 interface for CPU
2 internal control logic
3 interrupt control logic
4 internal bus
5, 6, 7, 8 channel
U 857 D Blockschaltung
 block diagram



Pin-Anzahl number of pins				
n	I ₁	I _{2max}	b	Typ
28	32,5	37,0	15,0	U 857 D

Rechnerschaltkreis
Calculator circuit

- U 821 D** Vier-Spezies-Rechnerschaltkreis für den Einsatz im Taschenrechner.
- 4 Rechenarten
(Addition, Subtraktion, Multiplikation, Division)
 - Konstanten- oder Kettenoperation
 - Gleitkomma oder Festkomma
 - achtstellige Ziffernanzeige
 - Dunkeltastung der nicht benutzten Anzeigeelemente
 - Anzeige von Negativergebnissen, Eingabe- und Ergebnisüberfüllung
 - Vorzeichenwechsel

- Four-rules circuit for use in pocket calculators.
- 4 operations (addition, subtraction, multiplication, division)
 - constant or chain operations
 - floating point or fixed point results
 - eight-digit display output
 - leading zero suppression
 - indication of negative sign, input and result overflow
 - sign changing

Grenzdaten bei $\theta_a = 0 \dots 70^\circ\text{C}$
max. ratings at

- $U_{DD} = -20 \dots +0,3\text{ V}$
- $U_{GG} = -20 \dots +0,3\text{ V}$
- $U_{IT} = -20 \dots +0,3\text{ V}$
- $U_{ID} = -20 \dots +0,3\text{ V}$
- $P_{tot} \leq 400\text{ mW}$
- $I_{ons} = 5\text{ mA}^1)$
- $I_{onD} = 1,4\text{ mA}$
- $\theta_a = 0 \dots 70^\circ\text{C}$

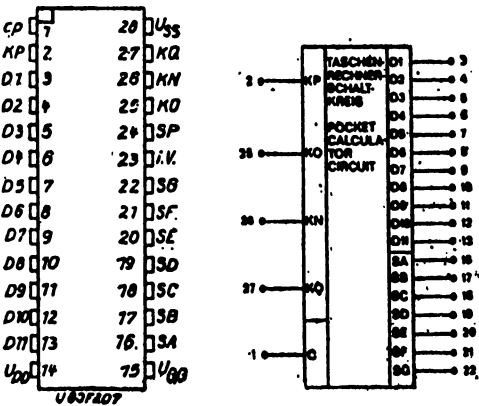
¹⁾ $I_{ons} \leq 7\text{ mA}$ bei/at $\theta_a \leq 45^\circ\text{C}$
²⁾ $U_{TL} \geq -8,1\text{ V}$

Betriebsbedingungen bei $\theta_a = 0 \dots +70^\circ\text{C}$
operating conditions at

- | | min | typ | max | |
|-----------|----------------|-------|--------------------|------------------|
| U_{DD} | | 0 | | V |
| U_{SS} | 6,6 | 7,2 | 8,1 | V |
| U_{GG} | 6,6 | 7,2 | 8,1 | V |
| U_{TH} | $(U_{SS} - 1)$ | ... | U_{SS} | V |
| U_{TL} | $(U_{GG} - 1)$ | ... | $(U_{GG} + 1)V^2)$ | |
| t_r | 3,7 | ... | 10 | μs |
| t_{min} | 4720 | t_r | | $\mu\text{s}^3)$ |

³⁾ Kontaktschließzeit für Dateneingabe
closed contact time for data input

Bezeichnung der Anschlüsse		labelling of connexions
Cp	– Takt	– clock
KN, KO, KP, KQ	– Eingabe	– data input, keyboard input
D 1 ... D 11	– Digitalausgänge zur Steuerung der Zahlenein- und -ausgabe	– digit terminals to scan the keyboard for input an the display for output
SA ... SG	– 7-Segment-Ausgänge (Zahlenausgabe)	– 7-segment outputs (data output)
SP	– Dezimalstellenkomma	– floating point
I. V.	– interne Verbindung	– internal connexion
U_{DD}	– Drainspeisespannung	– Drain supply voltage
U_{GG}	– Gatespeisespannung	– Gate supply voltage
U_{SS}	– Sourcespeisespannung	– Source supply voltage



U 821 D

Programmwahlschaltkreise
Programme switching circuits

U 710 D 8-Kanal-Programmwahlschaltkreis zur vollelektronischen Programmumschaltung durch Berührungstasten in Rundfunk- und Fernsehempfängern. Das Ausgangssignal ist binär codiert. Zwei Schaltkreise U 710 D können zu einer 16stelligen Einheit zusammengeschaltet werden. Bei Fernbedienung wird der interne Ringzähler mit jedem Fernsteuerimpuls um eine Programmstelle weitergeschaltet. Die Abstimmungsspannung wird vom Schaltkreis U 711 D geschaltet.

Eight-channel programme selection circuit for full-electronic programme changeover by touch plates in radio- and television receivers.
The output signal is binary coded.
Two switching circuits U 710 D can be interconnected to form a 16-position unit. For remote control, the internal ring counter is switched further by one programme position with every remote control pulse.
The tunig voltage is switched by the circuit U 711 D.

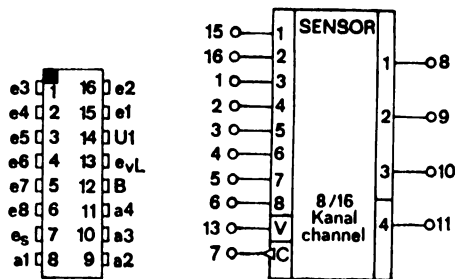
Grenzdaten max. ratings	Informationsdaten characteristics	bei at	$-U_1 = 25 \dots 28 \text{ V}, \theta_a = 25^\circ \text{C}$
$U_1 = -31 \dots +0,3 \text{ V}$	$-U_{IH} \leq 2 \text{ V}$	$-U_{OH} \geq 3 \text{ V}$	bei $-I_o = 1 \text{ mA}$
$U_i = -25 \dots +0,3 \text{ V}$	$-U_{IL} \geq 9 \text{ V}$	$-U_{OL} \leq 9 \text{ V}$	at $-I_o = 1 \text{ mA}$
$\theta_a = 0 \dots +70^\circ \text{C}$	$t_{iHL} = 10 \mu\text{s}$		
$\theta_{reg} = -55 \dots +125^\circ \text{C}$	$t_p = 60 \dots 200 \mu\text{s}$		

U 711 D Binär-zu-1 aus 8-Dekoder zur Dekodierung der BCD-Kanalinformation des U 710 D. Mit den Eintransistorausgangsstufen kann die Abstimmungsspannung eines vollelektronischen Tuners geschaltet werden. Um 16-stellige Einheiten aufzubauen, müssen zwei U 711 D mit ihren Eingängen parallel geschaltet werden.

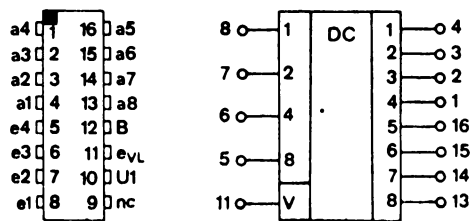
Binary 1-to-8 decoder for decoding the BCD channel information of the U 710 D. With the single-transistor output stages the tuning voltage of an all-electronic tuner can be connected. In order to establish 16-position units, two U 711 D's must be connected with their inputs in parallel.

Grenzdaten max. ratings	Informationsdaten characteristics	bei at	$-U_1 = 25 \dots 28 \text{ V}, \theta_a = 25^\circ \text{C}$
$U_1 = -31 \dots +0,3 \text{ V}$	$-U_{IH} \leq 2 \text{ V}$	$-U_{OH} \leq 1 \text{ V}$	bei $-I_L = 0,25 \text{ mA}$
$U_i = -25 \dots +0,3 \text{ V}$	$-U_{IL} \geq 9 \text{ V}$	$-U_{OL} \leq 2 \text{ V}$	at $-I_L = 1 \text{ mA}$
$I_o = -3 \text{ mA}$		$TK_{uOH} \leq 1 \text{ mV/K}^1)$	
$\theta_a = 0 \dots +70^\circ \text{C}$			

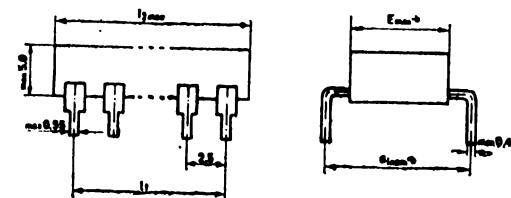
$$^1) TK_{uOH} = \frac{\Delta (U_i - U_{OH})}{\Delta \theta_a}$$



U 710 D



U 711 D



Pin-Anzahl number of pins	I_1	I_{2max}	b	Typ
16	17,5	19,5	7,5	U 710 D, U 711 D
28	32,5	37,0	15,0	U 821 D

Universeller Programmwahlschaltkreis

Universal programme switching circuit

U 705 D Universeller 4-Kanal-Berührungstastenschaltkreis für den Einsatz in der Meß-, Steuer- und Regelungstechnik sowie Elektroakustik zur Ablösung mechanischer Tastensätze.

Es sind bis zu 20 Schaltkreise miteinander verkettbar. Die Schaltkreiseingänge und -ausgänge sind TTL-kompatibel, die Eingänge prellfrei.

Abhängig und/oder unabhängige Betriebsarten sind möglich durch die entsprechende Beschaltung der Eingänge. Die integrierte Vorzugslagenschaltung sorgt für eine definierte Anfangslage der Ausgänge beim Einschalten der Betriebsspannung.

Universal 4-channel touch plate circuit for employment in process instrumentation and control engineering and electroacoustics for replacing mechanical pushbutton sets.

Up to 20 switching circuits can be interconnected. The inputs and outputs of the switching circuits are compatible with TTL; the inputs are bounce free.

Dependent and/or independent operating modes are possible by appropriately connecting the inputs. The integrated preference position circuit offers a defined initial position of the outputs when switching on the operating voltage.

Grenzdaten max. ratings	Betriebsbedingungen operating conditions	bei at	$\vartheta_a \leq 50^\circ\text{C}$
$U_1 = -20 \dots +0,3 \text{ V}^1)$	für MOS-Betrieb:		für TTL-Betrieb
$U_2 = -15 \dots +0,3 \text{ V}^1)$	MOS conditions		TTL conditions
$U_i = -20 \dots +0,3 \text{ V}$	$-U_1 = 17,60 \dots 18,25 \text{ V}$		$-U_1 = 11 \dots 13 \text{ V}$
$\vartheta_{stg} = -55 \dots +125^\circ\text{C}$	$-U_2 = 11,5 \dots 13,5 \text{ V}$		$U_2 = 0$
$\vartheta_a = 0 \dots +70^\circ\text{C}$	$U_3 = 0 \text{ V}$		$+U_3 = 4,75 \dots 5,25 \text{ V}$

¹⁾ bezogen auf U_3

¹⁾ relative to U_3

Thyristoransteuerschaltkreis

Thyristor selection circuit

U 706 D Thyristoransteuerschaltkreis in p-Kanal-MOS-Technologie. Die Eingänge sind mit integrierten Gate-schutzdioden versehen. Auf Grund seiner technologisch bedingten hohen Störfestigkeit ist der U 706 D als Ansteuerschaltkreis für netzgelöschte Stromrichter (Thyristoren, Triac's) in der Leistungselektronik geeignet. Auf Grund der im Schaltkreis enthaltenen Funktionseinheiten Synchronisationslogik, Phasenspannungsüberwachung, Kanalschaltung, Zuordnung, Zündpulsbildung, Impulsmischung, Impulssperre, Umsteuerung und Ausgangstreiber wird die Steuerung leistungselektronischer Schaltungen durch Phasenanschnitt, Pulsbetrieb, Schaltbetrieb oder Schwingungsblocksteuerung nach dem Nullspannungs- bzw. Nullstromverfahren ermöglicht.

Thyristor selection circuit fabricated with P-channel MOS technology. The inputs are provided with integrated gate-protective diodes. Because of its high insensitivity to disturbances, due to technology, the 706 D is suitable for use as selection circuit for mains turned-off rectifiers (thyristors, triacs) in power electronics.

Due to the functional units synchronization logic, phase-voltage monitoring, channel switching, allocation, firing-pulse generation, pulse mixing, pulse blocking, reversal and output driver, incorporated in the circuit, the control of power-electronic circuits by phase lag, pulse operation, switching operation or vibration-block control by zero-voltage and zero-current methods is made possible.

Grenzdaten max. ratings	bei at	$\vartheta_a = 0 \dots +70^\circ\text{C}$	Informationsdaten characteristics	bei at	$\vartheta_a = 25^\circ\text{C}$
$U_1 = -31 \dots 0,3 \text{ V}$			$-U_1 = 25 \dots 28 \text{ V}$		$-I_s = 6 \dots 15 \text{ mA}$
$U_i = 25 \dots 0,3 \text{ V}$			$-U_{IH} = 0 \dots 2 \text{ V}$		$-U_{IL} = 9 \text{ V}$
$\vartheta_a = 0 \dots 70^\circ\text{C}$			$-U_{OH} = 0,5 \text{ V}$		$-U_{OL} = 12 \text{ V}$
$\vartheta_{stg} = -55 \dots 125^\circ\text{C}$			$R_L = 100 \text{ k}\Omega$		$I_{OL} = 1 \mu\text{A}$

Antriebssteuerschaltkreis

Drive control circuit

U 805 D Antriebssteuerschaltkreis in p-Kanal-MNOS-Technologie.

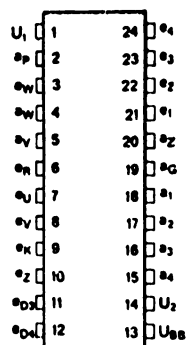
Der U 805 D beinhaltet eine digital wirkende logische Schaltung, die hauptsächlich aus einem Befehlsteil und einem Meldeteil besteht. Er ist speziell für verdrahtungsprogrammierte Steuerungen von Einrichtungs- und Zweirichtungsantrieben vorgesehen und ersetzt gegenüber bisherigen Steuerungen diskrete elektronische Bauelemente wie Relais, Transistoren, Freilaufdioden und Kondensatoren.

Drive control circuit fabricated with P-channel MNOS technology. The U 805 D type incorporates a digitally acting logical circuit, primarily consisting of an instruction part and a signalizing part.

Especially designed for wiring-programmed controls of one-and two-directional drives. Compared with conventional controls the U 805 D replaces discrete electronic devices, such as relays, transistors, free-running diodes and capacitors.

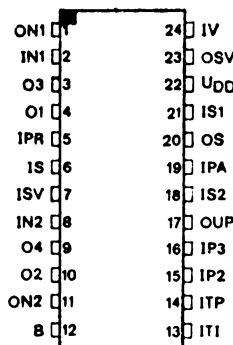
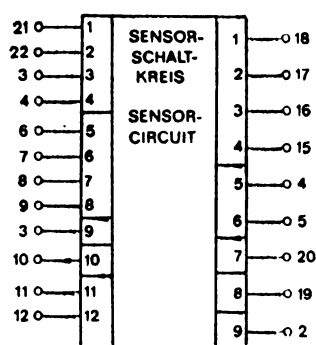
Grenzdaten
max. ratings

Informationsdaten characteristics

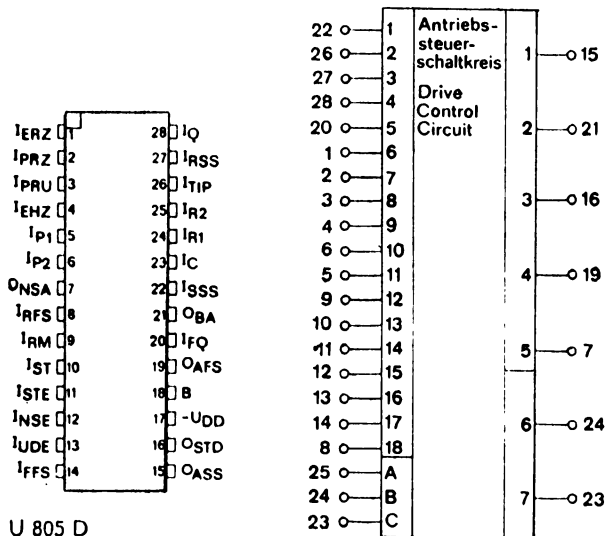
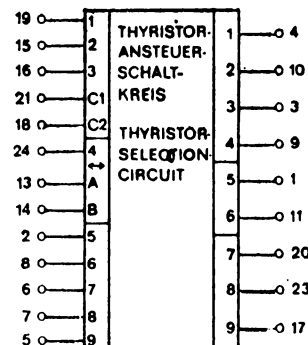
$$U_s = U_i = U_{oL} = -20 \dots +0,3 \text{ V}$$
$$T_a = 0 \dots 70^\circ\text{C}$$
$$T_{\text{stg}} = -55 \dots 125^\circ\text{C}$$
$$-I_s \leq 20 \text{ mA}$$
$$-I_{IL} \leq 50 \mu A$$
$$-U_{OH} \leq 2,0 \text{ V}$$
$$-I_{OL} \leq 10 \mu A$$
 $f_c \leq 20 \text{ kHz}$
$$-U_{IH} = -2,5 \text{ V}, -U_{IL} = 10 \dots 17,25$$
$$-U_s = 15 - 1,7 \text{ V}$$
 $+2,25 \text{ V}$
$$U_s = U_{smax}$$
$$U_1 = U_{Smax}$$
$$-I_o = 2 \text{ mA}$$
$$U_0 = U_{Smax}$$


U 7053 Y 7

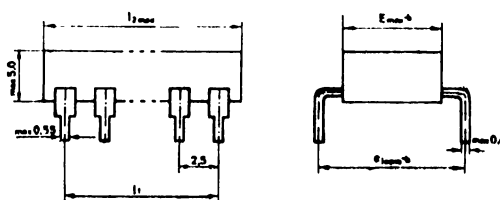
U 705 D



U 706 D



U 805 D



Pin-Anzahl
number
of pins

n	l_1	l_{2max}	b	Typ
24	27,5	32,0	15,0	U 705 D, U 706 D
28	32,5	37,0	15,0	U 805 D

Uhrenschaltkreise

Watch circuits

U 113 F	16stufiger Teilerschaltkreis für den Einsatz in Quarzuhren mit analoger Anzeige für eine Quarzfrequenz von 32,768 kHz in CMOS-Technologie. An zwei Ausgängen werden jeweils 0,5 Hz Impulse entgegengesetzter Polarität, die gegeneinander um 1 Sekunde verschoben sind, für die Ansteuerung eines Schrittmotors abgegeben. Ein dritter Ausgang stellt eine Impulsfolge mit einer Frequenz von 4096 Hz zur Erzeugung eines Signaltones bereit.	16-stage-divider-circuit for use in crystal-controlled watches with analogue indication. The crystal frequency is 32,768 kHz. The IC uses the CMOS-technology. Pulses of 0,5 Hz each, with opposite polarity, shifted by 1 s to one another, are provided on two outputs for driving a step motor. A third output provides a pulse sequence with a frequency of 4096 Hz for generation of a signal tone.
----------------	--	---

Grenzdaten max. ratings	Informationsdaten characteristics	bei at	$\vartheta_a = 25^\circ\text{C}$, $f_1 = 32,768\text{ kHz}$
$U_{DD} = -0,2 \dots +3,0\text{ V}$	$U_{DD} = 1,35 \dots 1,65\text{ V}$		
$U_I = U_S + 0,2\text{ V}$	$I_{DD} = 3 \dots 6\text{ }\mu\text{A}$		$R_{L1} = R_{L2} = \infty$
$\vartheta_a = 0 \dots 70^\circ\text{C}$			$C_x = 10\text{ pF}$, $U_{DD} = 1,58\text{ V}$
$\vartheta_{stg} = -55 \dots +125^\circ\text{C}$	$t_{osz} \leq 10\text{ s}$		

U 114 D	4 MHz — Uhrenschaltkreis. Der Schaltkreis U 114 wird in batteriebetriebenen Wohnraumuhren und Weckern eingesetzt. Die Frequenz des erforderlichen Quarzes beträgt 4.194.304 Hz. An den Ausgängen A 1 und A 2 stehen gegenphasig 0,5-Hz-Impulse zur Ansteuerung eines Motors zur Verfügung. Der Schaltkreis U 114 D verfügt über eine Wecklogik.	4-MHz — circuit for clocks. The IC U 114 is an special circuit for battery-operated clocks and alarm-clocks. The used crystal frequency is 4.194.304 Hz. At the outputs A1 and A2 are anti-phase pulses (pulse frequency 0,5 Hz) for driving a motor. The U 114 has a built-in wake-logic.
----------------	--	---

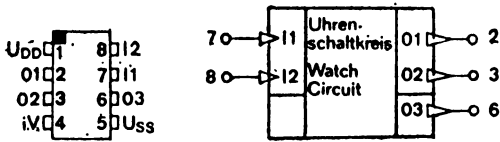
Grenzdaten max. ratings	Betriebsbedingungen operating conditions	Informationsdaten characteristics	bei at	$U_{DD} = 1,5\text{ V}$, $\vartheta_a = 25^\circ\text{C}$
$U_{DD} = -0,3 \dots +2,5\text{ V}$	$U_{DD} = 1,2 \dots 1,7\text{ V}$	Leerlaufstrom $I_{DD} \leq 50\text{ }\mu\text{A}$		
$U_I = -0,3 \dots U_{DD}^1)$	$\vartheta_a = -10 \dots +70^\circ\text{C}$	no - load - current		
$\vartheta_a = -10 \dots +70^\circ\text{C}$	$R_{L1} = 200\text{ }\Omega$ (Motor)	Weckerausgangsstrom $I_w \geq 250\text{ }\mu\text{A}$		
$\vartheta_{stg} = -55 \dots +125^\circ\text{C}$	(motor)	output current of the alarm-clock		

U 118 F	16-stufiger-Teilerschaltkreis für den Einsatz in Quarzarmbanduhren mit analoger Anzeige für eine Quarzfrequenz von 32,768 kHz in CMOS-Technologie. Durch einen Reseteingang ist ein definiertes Stellen der Uhr möglich. An den beiden Ausgängen werden 0,5 Hz-Impulse, jeweils um 1 s gegeneinander verschoben, abgegeben. Die Impulse sind 7,8 ms lang und steuern einen Schrittmotor mit einem Lastwiderstand von 1 kΩ. Ein dritter Ausgang stellt eine Impulsfolge mit einer Frequenz von 4096 Hz zur Erzeugung eines Signaltones bereit.	16-stage divider-circuit for use in crystal-controlled watches with analogue indication. The crystal-frequency is 32,768 kHz. The IC uses the CMOS-technology. A reset- input is for a defined set of the watch. At the outputs are 0,5 Hz-pulses with an adjustment of 1 s. The pulse — width ist 7,8 ms. The pulses are controlling a step motor with a load resistance of 1 kΩ. At a third output are impulses with a frequency of 4096 Hz for generation of a signal tone.
----------------	--	---

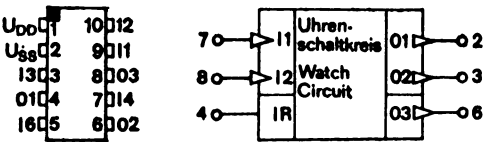
Grenzdaten max. ratings	Informationsdaten characteristics	bei at	$\vartheta_a = 25^\circ\text{C}$, $f_1 = 32,768\text{ kHz}$
$U_{DD} = -0,2 \dots 2\text{ V}$	$U_{DD} = 1,35 \dots 1,65\text{ V}$		
$U_I = U_{DD} + 0,2\text{ V}$	$I_{DD} \leq 1,5\text{ }\mu\text{A}$		$R_{L1} = R_{L2} = \infty$
$\vartheta_a = 0 \dots 70^\circ\text{C}$			$C_x = 10\text{ pF}$, $U_{DD} = 1,55\text{ V}$
$\vartheta_{stg} = -55 \dots 125^\circ\text{C}$	$t_{osz} \leq 5\text{ s}$		

¹⁾ bezogen auf U_{SS} (Masse)

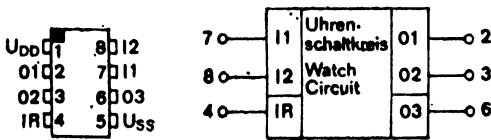
¹⁾ relative to U_{SS} (earth)



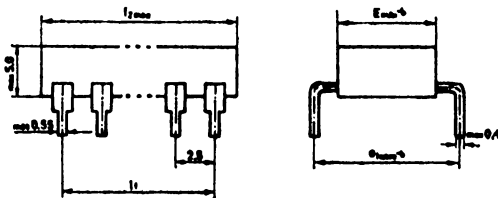
U 113 F



U 114 D



U 118 F



Pin-Anzahl
number
of pins

n	I_1	I_{2max}	b	Typ
8	3,0	4,5	4,7	U 113 F, U 118 F
10	10,0	14,5	7,5	U 114 D

Aufnahme-Wiedergabeverstärker

Recording-replay amplifier

A 202 D Aufnahme-Wiedergabeverstärker für Tonband- und Kassettengeräte		Recording-replay amplifier for tape and cassette recorders	
Grenzdaten max. ratings	Informationsdaten characteristics	bei at $U_s = 9\text{ V}$; $\vartheta_a = 25\text{ }^\circ\text{C}$	
$U_s = 5 \dots 12\text{ V}$ $\vartheta_a = -25 \dots 70\text{ }^\circ\text{C}$ $\vartheta_a = -25 \dots 100\text{ }^\circ\text{C}$ bei $U_s = 9\text{ V}$	$I_{S16} < 8\text{ mA}$ $I_{S15} < 16\text{ mA}$ $A_{uvv} > 63\text{ dB}$ $A_{uav} > 66\text{ dB}$ $k_{vv} < 1,2\text{ }\%$ $k_{av} < 1,2\text{ }\%$ $U_{O9} = 800 \dots 1600\text{ mV}$ $\frac{U_{O9}(1\text{ V})}{U_{O9}(0,1\text{ V})} < 3\text{ dB}$	bei $U_{I1} = 0$ at $U_{I8} = 0$ $f = 1000\text{ Hz}$, $U_{I1} = 0,5\text{ V}$ $f = 1000\text{ Hz}$ $U_{I1} = 1,25\text{ V}$ $f = 1000\text{ Hz}$ $U_{I8} = 100\text{ mV}$ $f = 1000\text{ Hz}$ $U_{I8} = 1\text{ V}$ $f = 1000\text{ Hz}$ $U_{I8} = 1\text{ V}$ bzw. 100 mV $f = 1000\text{ Hz}$	

6 W-NF-Verstärker

6-W-a. f. amplifier

A 210 E ¹⁾ 6 W-NF-Verstärker für Rundfunk-, Fernseh- und A 210 K ¹⁾ Phonogeräte mit Schutzschaltung gegen thermische Überlastung		6 W-a. f. amplifier for radio, television and phono sets with thermal overload protection circuit	
Grenzdaten max. ratings	Informationsdaten characteristics	bei at $\vartheta_a = 25\text{ }^\circ\text{C}$, $U_s = 15\text{ V}$, $f = 1\text{ kHz}$, $R_L = 4\text{ }\Omega$	
$U_s = 4 \dots 20\text{ V}$ $U_I = -3 \dots +5\text{ V}$ $I_{OM} = 2,5\text{ A}$ A 210 E $P_{tot} = 1,3\text{ W}^{2)}$ A 210 K $P_{tot} = 5\text{ W}^{2)}$ A 210 E $R_{thja} = 95\text{ K/W}$ A 210 K $R_{thja} = 25\text{ K/W}$ A 210 E $R_{thjc} = 15\text{ K/W}$ $\vartheta_a = -25 \dots +70\text{ }^\circ\text{C}$	$U_{Ieff} < 70^{3)})\text{ mV}$ $U_{Ieff} > 30\text{ mV}$ $I_{SO} < 20\text{ mA}$ $P_O > 5^{3)})\text{ W}$ $K < 2\text{ }\%$ $K < 2^{3)})\text{ }\%$ $f_O > 15\text{ kHz}$ $R_i > 500\text{ k}\Omega$	bei $P_O = 2,5\text{ W}$ at $U_i = 0$ $K = 10\text{ }\%$ $P_O = 50\text{ mW}$ $P_O = 2,5\text{ W}$	

1) Nachfolgetypen des A 205 D, A 205 K

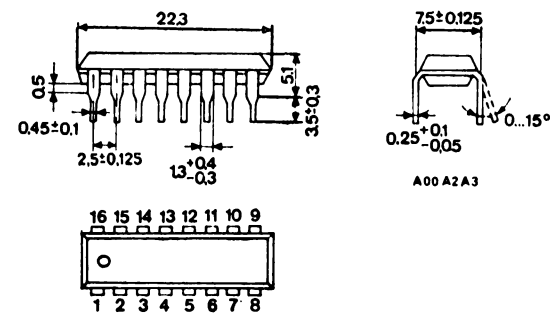
2) $\vartheta_a = 25\text{ }^\circ\text{C}$

3) Für den A 210 E ist eine geeignete Kühlung vorzusehen.

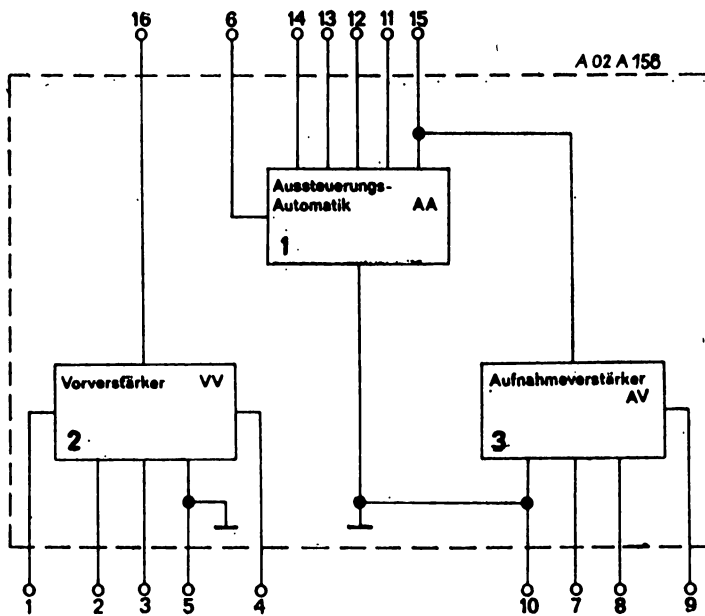
1) Sequential types of the A 205 D, A 205 K

2) $\vartheta_a = 25\text{ }^\circ\text{C}$

3) For the A 210 E type a suitable cooling is to be provided.

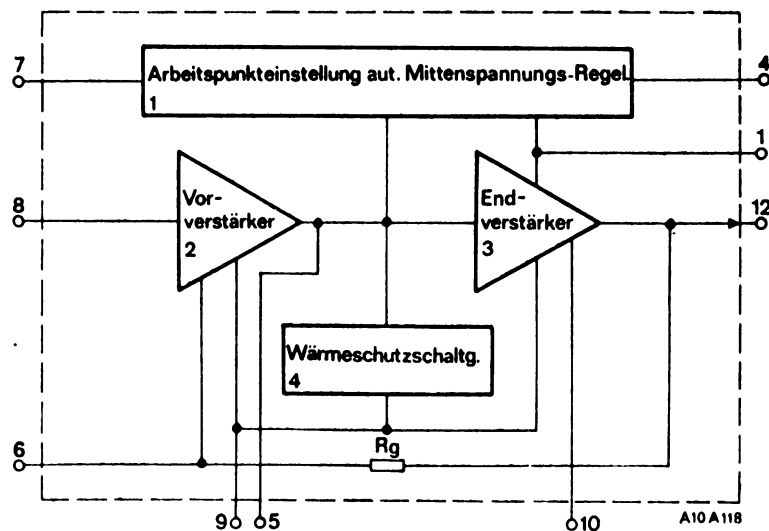


A 202 D



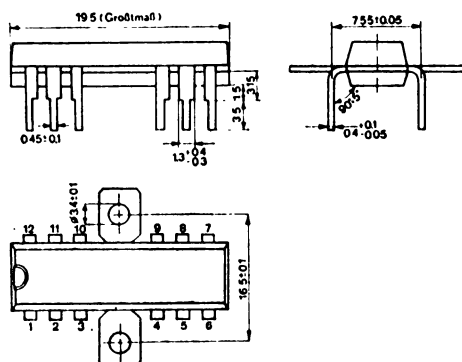
- 1 modulation automatics
- 2 preamplifier
- 3 recording amplifier

**A 202 D Blockschaltung
 block diagram**

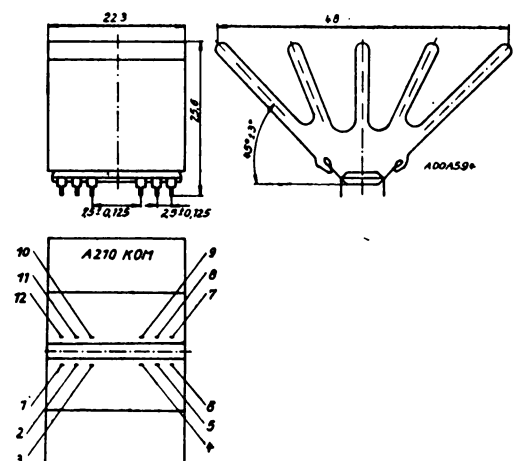


- 1 automatic setting of operating point centre — voltage control
- 2 preamplifier
- 3 output amplifier
- 4 heat protection circuit

**A 210 E Blockschaltung
 block diagram**



A 210 E



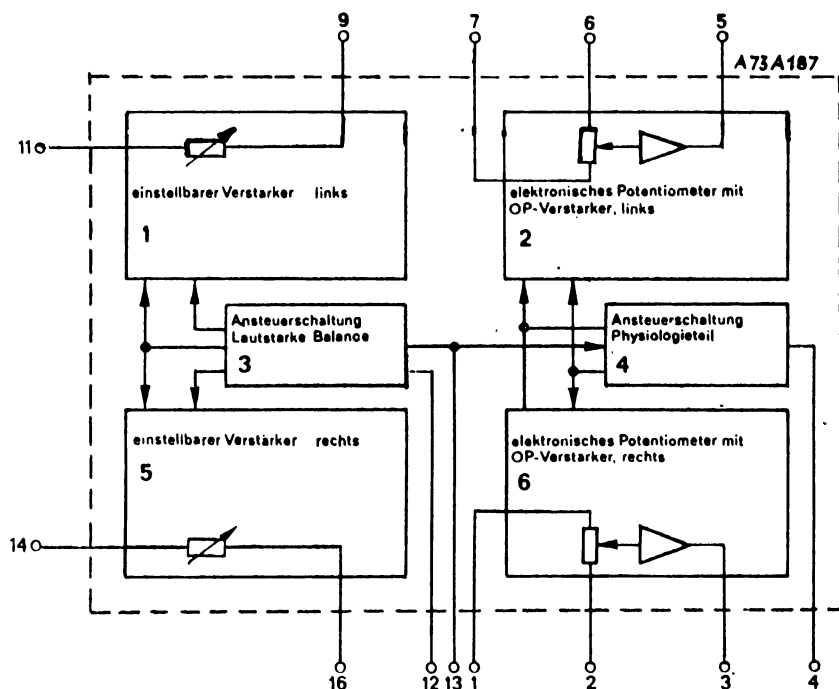
A 210 K

1 W-NF-Verstärker
1-W.a. f. amplifier

A 211 D 1 W-NF-Verstärker für Rundfunk- und Fernseh-empfänger sowie andere akustische Geräte		1-W-a. f. amplifier for radio, television, and phono device applications
Grenzdaten max. ratings	Informationsdaten characteristics	bei at $\vartheta_a = 25\text{ }^{\circ}\text{C}$, $U_s = 9\text{ V}$, $f = 1\text{ kHz}$, $R_L = 8\text{ }\Omega$
$U_s = 4,2 \dots 15\text{ V}$ $U_i = -0,5 \dots +1,5\text{ V}$ $I_{om} = 1\text{ A}$ $P_{tot} = 1\text{ W}^1)$ $P_{tot} = 1,35\text{ W}^2)$ $\vartheta_a = 10 \dots +70\text{ }^{\circ}\text{C}$	$I_{so} < 10\text{ mA}$ $V_{ug} > 44\text{ dB}$ $SRA = 54,3\text{ dB}$ $R_a = 390\text{ k}\Omega$ $k < 10\text{ }\%$ $k = 1,4\text{ }\%$ $k = 6,3\text{ }\%$	bei $U_i = 0$ at $P_o = 50\text{ mW}$ $P_o = 1\text{ W}$ $P_o = 850\text{ mW}$ $P_o = 50\text{ mW}$ $P_o = 1\text{ W}$
1) $\vartheta_a \leq 45\text{ }^{\circ}\text{C}$		2) $\vartheta_a \leq 45\text{ }^{\circ}\text{C}$, $K \geq 8\text{ cm}^2$

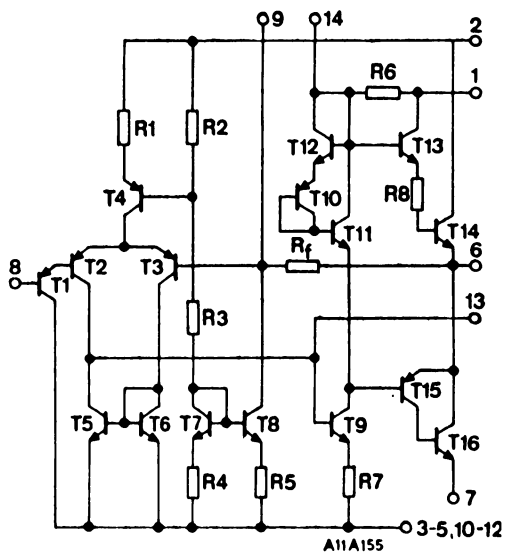
NF-Vorverstärkerschaltkreis
AF-preamplifier circuit

A 273 D Lautstärke- und Balanceeinsteller für NF-Stereo-systeme mit physiologischer Lautstärkebeeinflussung		Volume and balance control for AF-stereo systems with physiological effect on the volume
Grenzdaten max. ratings	Informationsdaten characteristics	bei at $\vartheta_a = 25\text{ }^{\circ}\text{C}$, $U_s = 15\text{ V}$
$U_s = 18\text{ V}$ $U_{12} = 12\text{ V}$ $U_{13} = 12\text{ V}$ $U_4 = 3\text{ V}$ $R_L = 4,7\text{ k}\Omega$ $\vartheta_a = -25 \dots 70\text{ }^{\circ}\text{C}$	$I_s < 40\text{ mA}$ $k < 0,5\text{ }\%$ $c_0 > 58\text{ dB}$ $a_N > 50\text{ dB}$ $g > 17\text{ dB}$ $\left \frac{u_{01}}{u_{02}} \right < 4\text{ dB}$	bei $U_{12} = U_{13} = 6\text{ V}$ at $u_i = u_o = 1\text{ V}$; $f = 1\text{ kHz}$ Balance hergestellt Balance established $u_i = u_o = 1\text{ V}$; $f = 1\text{ kHz}$ Balance hergestellt Balance established $u_i = 100\text{ mV}$; $u_o = 500\text{ mV}$; $f = 1\text{ kHz}$ Balance hergestellt Balance established $u_i = 100\text{ mV}$; $f = 1\text{ kHz}$; $U_{13} = 9\text{ V}$ $U_i = 1\text{ V}$; $f = 1\text{ kHz}$; $V_U = -60\text{ dB}$

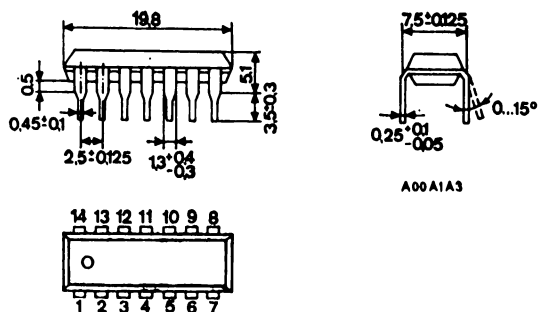


- 1 adjustable amplifier left side
- 2 electronic potentiometer with operational amplifier, left side
- 3 selection circuit volume balance
- 4 selection circuit physiology part
- 5 adjustable amplifier right side
- 6 electronic potentiometer with operational amplifier, right side

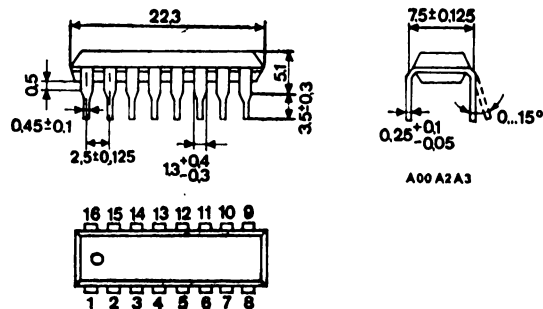
A 273 D Blockschaltung
block diagram



A 211 D Innenschaltung
internal circuit



A 211 D



A 273 D

NF-Vorverstärkerschaltkreis

AF-preamplifier circuit

A 274 D Höhen- und Tiefeneinstellschaltkreis für NF-Stereosysteme
Tone height and depth adjusting circuit for AF-stereo systems

Grenzdaten max. ratings	Informationsdaten characteristics	bei at	$\vartheta_a = 25^\circ\text{C}; U_s = 15\text{ V}$
$U_{s\text{max}} = 18\text{ V}$	$I_s < 40\text{ mA}$	bei U_4	$= U_{12} = 5,5\text{ V}$
$U_4 = 12\text{ V}$	$k < 0,4\%$	at U_9	$= U_o = 1\text{ V}; f = 1\text{ kHz}$
$U_{12} = 12\text{ V}$	$a_{\bar{u}} > 58\text{ dB}$	U_i	$= U_o = 1\text{ V}; f = 1\text{ kHz}$
$\vartheta_a = -25 \dots +70^\circ\text{C}$	$a_N > 54\text{ dB}$	U_i	$= 100\text{ mV}$
	$g > 15\text{ dB}$	U_o	$= 50\text{ mV}; f = 1\text{ kHz}$
	$-g > 15\text{ dB}$	U_i	$= 100\text{ mV}; U_4 = U_{12} = 10\text{ V}$
		U_i	$= 100\text{ mV}; U_4 = U_{12} = 1\text{ V}$
		U_i	$= 100\text{ mV}; f = 1\text{ kHz}$
		V_u	$= 0$ (für einen Kanal) (for one channel)
	$\left \frac{U_{01}}{U_{02}} \right < 2\text{ dB}$		

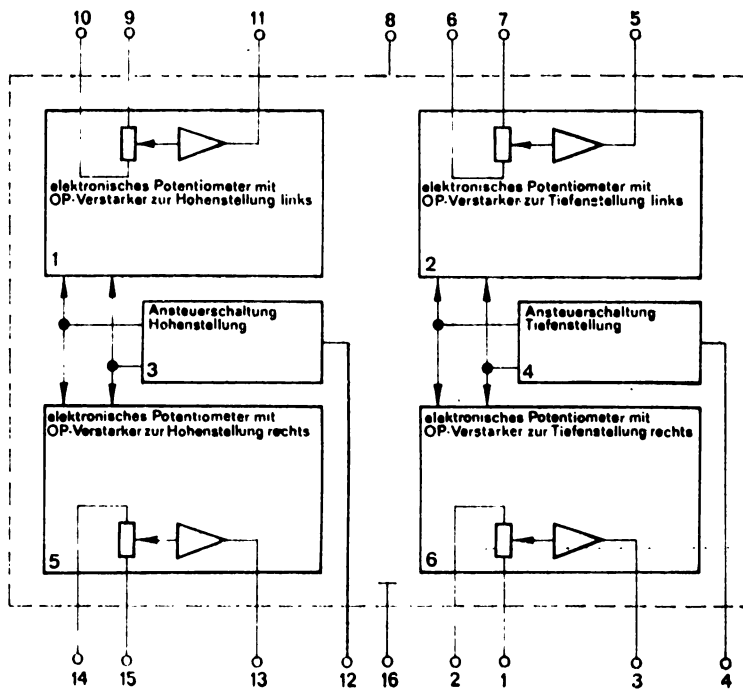
AM-Empfänger

Am receiver

A 244 D AM-Empfängerschaltkreis für AM-Empfänger bis 30 MHz mit geregelter Vorstufe, multiplikativem Mischer, getrenntem Oszillator und vierstufigem ZF-Verstärker. Durch symmetrischen Aufbau und Regelung von 3 der 4 ZF-Stufen wird eine sehr gute Großsignalfestigkeit bei einem Regelumfang von 100 dB erreicht.
AM receiver circuit for AM receivers up to 30 MHz with regulated prestage, multiplying mixer, separate oscillator, and 4-stage IF amplifier. As a result of the symmetrical construction and control of 3 of the 4 IF stages a very good signal stability is reached at a regulation limit of 100 dB.

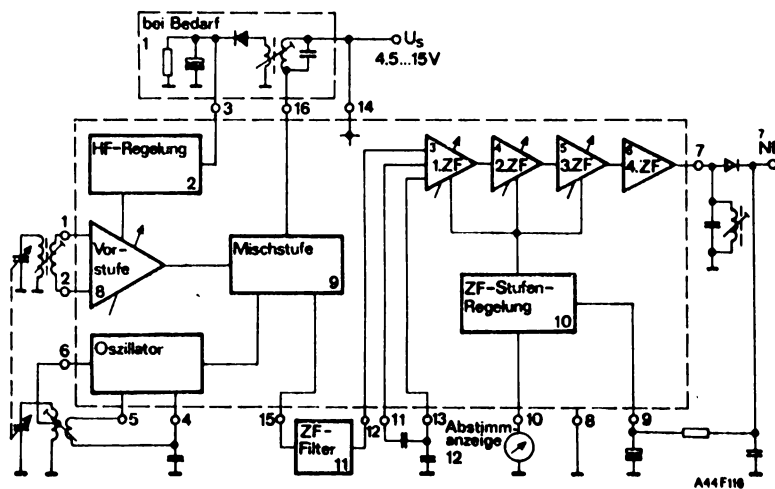
Grenzdaten max. ratings	Informationsdaten characteristics	bei at	$\vartheta_a = 25^\circ\text{C}, U_s = 9\text{ V}, f_i = 1\text{ MHz}, \Delta f_i/f_i = 10^{-4}$ $f_z = 455\text{ kHz}, f_m = 1\text{ kHz}, m = 0,8$
	HF-Teil/r. f. section:		Gesamtempfänger/total receiver
$U_s = 4,5 \dots 15\text{ V}$	$R_{iHF} \approx 3,1\text{ k}\Omega$	bei $U_3 = 0$	$I_s < 16\text{ mA}$
$\vartheta_a = -10 \dots +70^\circ\text{C}$	$Z_{oHF} = 420\text{ k}\Omega$	at	$U_{iR+HF}^1) = 4\text{ }\mu\text{V}$
$U_{13} = 2\text{ V}$	$\parallel 4,5\text{ pF}$		$\Delta V_u = 84\text{ dB}$
$U_{19} = 2\text{ V}$			$S/N = 24\text{ dB}$
	ZF-Teil/i. f. section		$U_{NF} > 60\text{ mV}$
	$U_{iR+ZF}^1) = 80\text{ }\mu\text{V}$	bei $\Delta U_{NF} = 10\text{ dB}$	$U_{NF} 100 \dots 560\text{ mV}$
	$\Delta V_{uZF} = 60\text{ dB}$	at $k = 10\%$	$k < 8\%$
	$U_{iZF\text{max}} = 300\text{ mV}$	$U_9 = 0$	$k < 10\%$
	$R_{iZF} = 2,2\text{ k}\Omega$		$U_{i\text{max}} = 1,5\text{ V}$
	$Z_{oZF} = 160\text{ k}\Omega$		$U_i = 12,5\text{ }\mu\text{V}$
	$\parallel 9,0\text{ pF}$		
			$\Delta U_{NF} = 10\text{ dB}$
			$U_{iHF} = 20\text{ }\mu\text{V}$
			$U_{iHF} = 20\text{ }\mu\text{V}$
			$U_{iHF} = 500\text{ mV}$
			$U_{iHF} = 30\text{ mV}$
			$U_{iHF} = 500\text{ mV}$
			$k = 10\%$
			$S/N = 20\text{ dB}$
			$R_9 = 300\text{ }\Omega$
			$m = 0,3$

¹⁾ $\Delta U_i / \Delta U_{NF} = 10\text{ dB} / 3\text{ dB}$



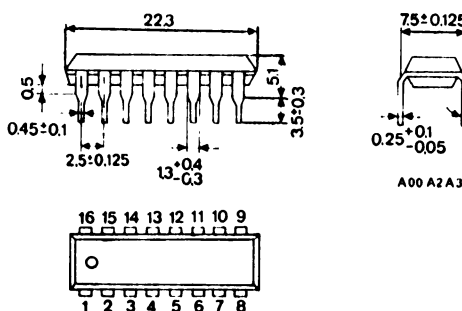
- 1 elektronisches Potentiometer mit OP-Verstärker zur Höhenstellung links
- 2 elektronisches Potentiometer mit OP-Verstärker zur Tiefenstellung links
- 3 Ansteuerschaltung Höhenstellung
- 4 Ansteuerschaltung Tiefenstellung
- 5 elektronisches Potentiometer mit OP-Verstärker zur Höhenstellung rechts
- 6 elektronisches Potentiometer mit OP-Verstärker zur Tiefenstellung rechts

A 274 D Blockschaltung block diagram



- 1 on demand
- 2 r. f. gain control
- 3, 4, 5, 6 i. f.
- 7 a. f.
- 8 preselector stage
- 9 mixer stage
- 10 i. f. stage control
- 11 i. f. filter
- 12 tuning indicator

A 244 D Blockschaltung block diagram



A 274 D
A 244 D

AM-FM- und NF-Verstärker

AM-FM-i. f.-amplifier

A 283 D Einchip-AM-/FM-Empfängerschaltkreis mit NF-Verstärker für Hörrundfunkgeräte

Single-chip-AM/FM-receiver circuit with i. f.-amplifier for radio-sets

Grenzdaten
max. ratings

Informationsdaten
characteristics

bei
at $\vartheta = 25^\circ\text{C} - 5\text{ K}$

$U_s = 3 \dots 12\text{ V}$
 $I_s = 50\text{ mA}$
 $P_{\text{tot}} = 600\text{ mW}^1)$
 $I_{\text{om}} = 400\text{ mA}$
 $\vartheta_a = -10 \dots +70^\circ\text{C}$

$I_s < 20\text{ mA}$
 $u_{\text{NF}} < 20\text{ mV}$
 $u_{\text{NF8}} = 100\text{ mV}$
 $U_i = 50\text{ }\mu\text{V}$

 $V_{\text{UNF}} = 40\text{ dB}$
 $P_o \geq 300\text{ mW}$

 $\Delta U_i = 70\text{ dB}$

bei $U_s = 5,5\text{ V} \pm 55\text{ mV}$
at $U_{\text{IAM}} = 100\text{ mV}$
 $\Delta f = \pm 22,5\text{ kHz}$, $U_i = 1\text{ mV}$
 $f = 10,7\text{ MHz}$, $\Delta f = \pm 22,5\text{ kHz}$
 $f_{\text{mod}} = 1\text{ kHz}$
 $f = 1\text{ kHz}$
 $U_s = 5,5\text{ V}$, $R_L = 8\text{ }\Omega$, $k = 10\%$
 $\frac{\Delta U_{\text{NF8}}}{U_{\text{NF8}}} = -10\text{ dB}$, $f = 1\text{ MHz}$
 $f_{\text{ZF}} = 455\text{ kHz}$, $f_{\text{mod}} = 1\text{ kHz}$

¹⁾ $\vartheta_a = +70^\circ\text{C}$

FM-ZF-Verstärker

FM i. f. amplifier

A 225 D FM-ZF-Verstärker und Demodulator für Hörrundfunkgeräte, mit Instrumentenanschluß zur Amplitudenanzeige, wahlweise positiv oder negativ gehende Mono-Stereo-Schaltspannung, AFC-Ausgang mit Abschaltautomatik, sowie Rauschsperr.

FM-IF-amplifier and demodulator for radio-sets; with a tuning meter output for amplitude indication, positive or negative mono-stereo switching voltage, AFC-output with shut-off unit, squelch.

Grenzdaten
max. ratings

Informationsdaten
characteristics

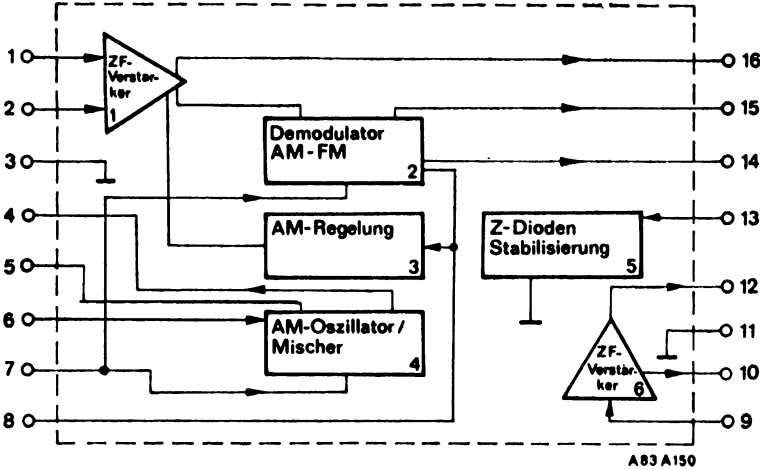
bei $\vartheta_a = 25^\circ\text{C} - 5\text{ K}$, $U_s = 12\text{ V}$, $f = 10,7\text{ MHz}$
at $\Delta f = \pm 75\text{ kHz}$, $f_m = 1\text{ kHz}$, $Q_o = 35$,
 $C_{kr} = 470\text{ pf}$, $I_{\text{AFC}} = 0\text{ }\mu\text{A}$, $C_A = 22\text{ nF}$

$U_s = 4 \dots 18\text{ V}$
 $I_{14} = 3\text{ mA}$
 $I_{15} = 1\text{ mA}$
 $\vartheta_a = -25 \dots +70^\circ\text{C}$

$I_{s0} < 15\text{ mA}$
 $U_{\text{NF}} > 300\text{ mV}$
 $U_{\text{IT}} < 50\text{ }\mu\text{V}$
 $U_{14} < 200\text{ mV}$
 $U_{15} < 700\text{ mV}$
 $U_2 < 20\text{ mV}$
 $a_{\text{AM}} > 48\text{ dB}$
 $k = 1,5\%$

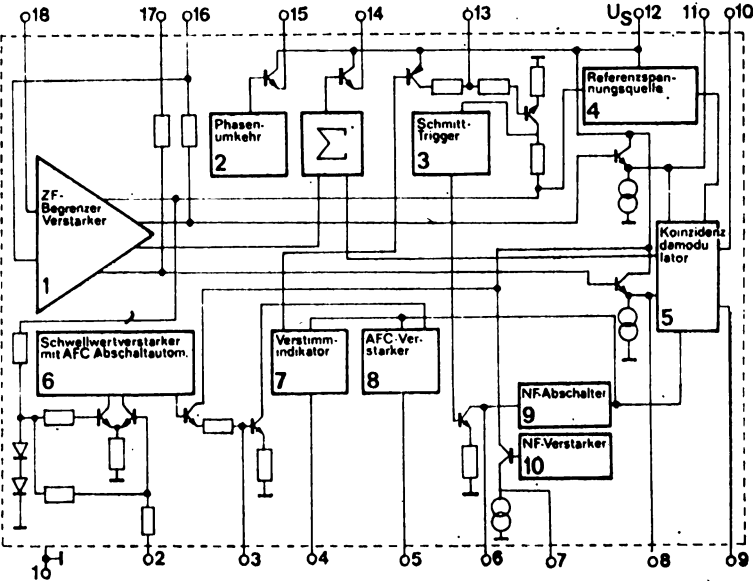
bei $I_{14} = 0\text{ mA}$
at $U_i = 10\text{ mV}$
 $U_i = 16\text{ }\mu\text{V}$

 $U_i = 10\text{ mV}$
 $f_2 = 2\text{ kHz}$
 $U_i = 10\text{ mV}$, $m = 0,3$
 $U_i = 10\text{ mV}$



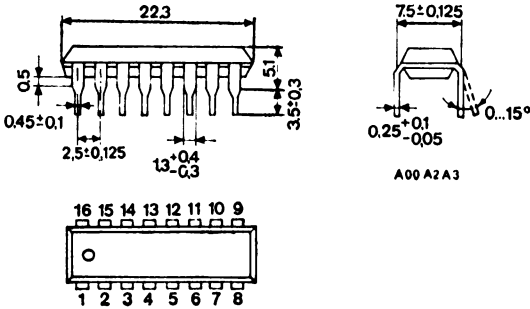
- 1 I. f.-amplifier
- 2 AM-FM demodulator
- 3 AM-control
- 4 AM-oscillator/mixer
- 5 zener diode stabilization
- 6 I. f.-amplifier

A 283 Blockschaltung
 block diagram

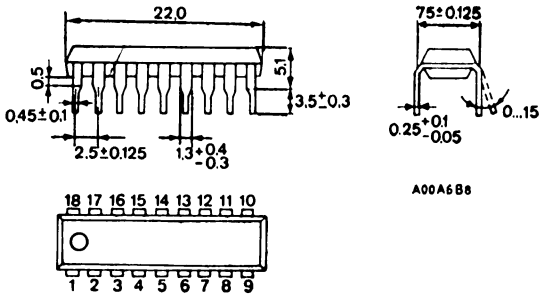


- 1 IF-limiter-amplifier
- 2 phase inversion
- 3 Schmitt trigger
- 4 reference voltage source
- 5 coincidence demodulator
- 6 threshold value amplifier and AFC-shut-off-unit
- 7 detuning indicator
- 8 AFC-amplifier
- 9 audio-shut-off
- 10 audio amplifier

A 225 D Blockschaltung
 block diagram



A 283 D



A 225 D

AM-FM-ZF-Verstärker

AM-FM i. f. amplifier

A 281 D AM-FM-ZF-Verstärker für batterie- und netzgespeiste Rundfunkempfänger

AM-FM i. f. amplifier for batterie-driven and mains-driven radio receivers

Grenzdaten max. ratings		Informationsdaten characteristics		bei at		$\vartheta_a = 25^\circ\text{C}$, $U_s = 9\text{ V}$, $f_m = 1\text{ kHz}$ $f = 10,7\text{ MHz}$, $\Delta f = 75\text{ kHz}$ $f = 455\text{ kHz}$, $m = 0,8$					
U_s	$= 11\text{ V}$	$-I_s$	$< 30\text{ }\mu\text{A}$	bei	$U_{s/1}$	$= -110\text{ mV}$	U_{NF}	$= 245\text{ mV}$	bei	u_i	$= 15\text{ }\mu\text{V}$
$-U_{2/1}$	$= 4\text{ V}$	U_{NF}	$= 840\text{ mV}$	at	u_i	$= 50\text{ mV}$	U_{NF}	$= 520\text{ mV}$	at	u_i	$= 15\text{ mV}$
$U_{5/1}$	$= 4\text{ V}$	G_p	$> 62\text{ dB}$		u_i	$= 30\text{ }\mu\text{V}$	G_p	$> 65\text{ dB}$		u_i	$= 10\text{ }\mu\text{V}$, $U_R = 0$
I_2	$\leq 2\text{ mA}$	V_u	$= 87\text{ dB}$		U_R	$= 0$	V_u	$= 94\text{ dB}$		u_i	$= 5\text{ }\mu\text{V}$
I_5	$\geq 2\text{ mA}$	U_{IT}	$= 190\text{ }\mu\text{V}$		u_i	$= 50\text{ }\mu\text{V}$	ΔV_u	$= 62\text{ dB}$			
I_{13}	$\leq 3\text{ mA}$	a_{AM}	$= 54\text{ dB}$		m	$= 0,3$	u_{iReg}	$= 11,5\text{ }\mu\text{V}$			
ϑ_a	$= -10 \dots +70^\circ\text{C}$	R_i	$= 172\text{ }\Omega$		u_i	$= 1\text{ mV}$	u_{imax}	$= 18\text{ mV}$	k	$= 10\%$	
		C_i	$= 67\text{ pF}$		u_i	$= 1\text{ mV}$	$-U_R$	$= 380\text{ mV}$	u_i	$= 15\text{ }\mu\text{V}$	
		I_{so}	$\leq 9\text{ mA}$				k	$< 10\%$	u_i	$= 15\text{ mV}$	
							R_i	$= 1,1\text{ k}\Omega$	u_i	$= 200\text{ }\mu\text{V}$	
							C_i	$= 125\text{ pF}$	u_i	$= 200\text{ }\mu\text{V}$	

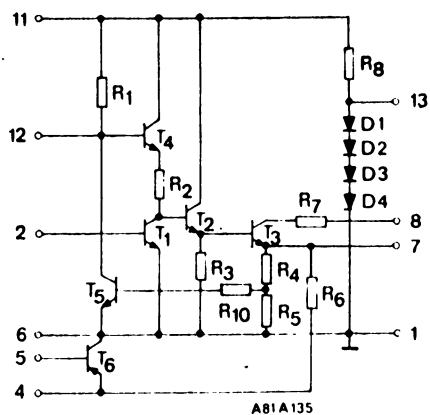
Stereo-Dekoder

Stereo decoder

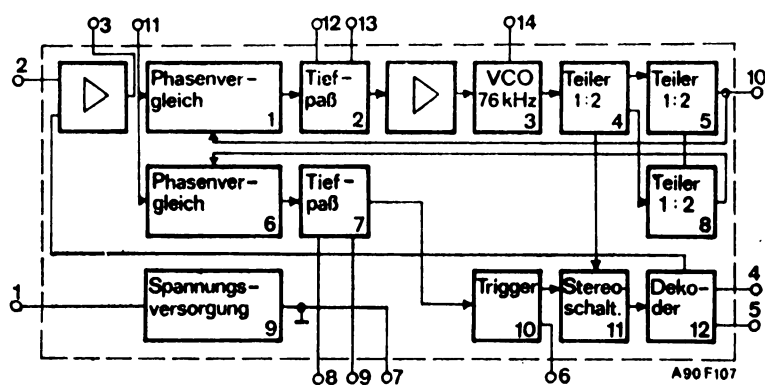
A 290 D PLL-Stereodekoder nach dem Zeit-Multiplex-Verfahren für FM-Rundfunkempfänger

PLL stereo decoder by time shasing principle for FM radio receivers

Grenzdaten max. ratings	Informationsdaten characteristics	bei at	$\vartheta_a = 25^\circ\text{C}$, $U_s = 15\text{ V}$, $f = 1\text{ kHz}$, $f_p = 19\text{ kHz}$
$U_s = 8 \dots 15\text{ V}$	$I_s < 26\text{ mA}$	bei $U_i = 0$	
$I_6 = 75\text{ mA}$	$a_{SM} < 1,6\text{ dB}$	at $U_i = 2,8\text{ V}_{ss}$	
$U_i = 2,8\text{ V}_{ss}$	$a_{\bar{u}} > 30\text{ dB}$	$U_i = 2,8\text{ V}_{ss}$, $U_p = 100\text{ mV}$	
$\vartheta_a = -10 \dots +55^\circ\text{C}$	$U_{ip} < 22\text{ dB}$		
	$R_i > 20\text{ k}\Omega$	$U_i = 2,8\text{ V}_{ss}$	

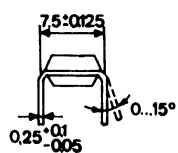
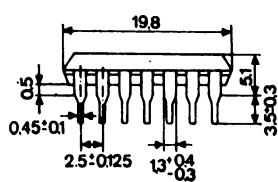


A 281 D Innenschaltung
internal circuit

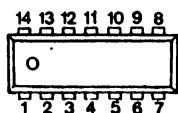


- 1, 6 phase comparator
- 3 kc
- 2, 7 low-pass
- 4, 5, 8 divider
- 9 voltage supply
- 10 trigger
- 11 stereo switch
- 12 decoder

A 290 D Blockschaltung
block diagram



A00A1A3



A 281 D
A 290 D

Ton-ZF-Verstärker

Sound-i. f.-amplifier

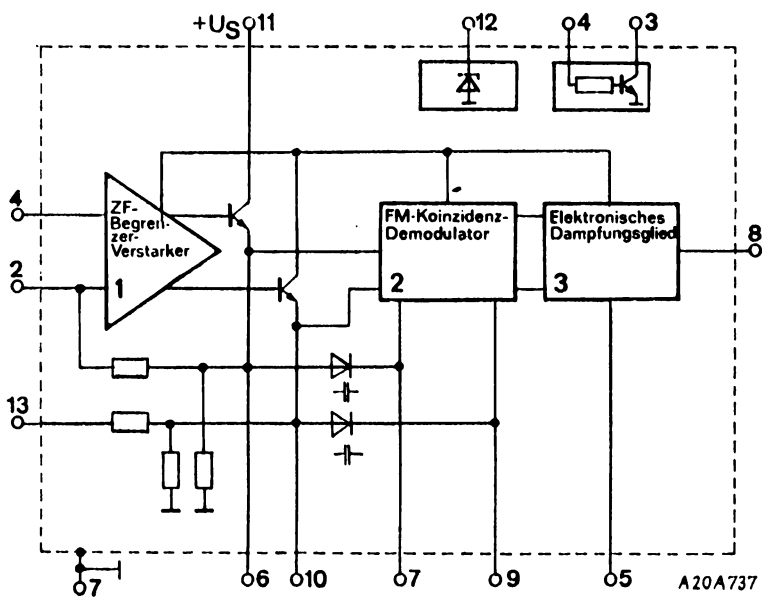
A 220 D FM-ZF-Verstärker und symmetrischer Koinzidenz-demodulator für Fernseh- und Rundfunkempfänger FM i. f. amplifier and symmetric coincidence detector for television and radio receivers

Grenzdaten max. ratings	Informationsdaten characteristics	bei at	$\vartheta_a = 25^\circ\text{C}$, $U_s = 12\text{ V}$	$f = 6,5\text{ MHz}$, $\Delta f = \pm 50\text{ kHz}$ $Q_o = 20$, $f_m = 1\text{ kHz}$, $m = 0,3$
$U_s = 6 \dots 18\text{ V}$	$I_{so} < 20\text{ mA}$	bei	$U_i = 0\text{ mV}$	$R_s = 0\text{ k}\Omega$
$U_s = 4\text{ V}$	$U_{NF} > 300\text{ mV}$	at	$U_i = 1\text{ mV}$	$R_s = 5\text{ k}\Omega$
$U_{3/1} = 15\text{ mA}$	$\Delta U_{NF} > 60\text{ dB}$		$U_i = 1\text{ mV}$	$R_s = 5\text{ k}\Omega / 0\text{ k}\Omega$
$I_3 = 5\text{ mA}$	$U_{IT} < 120\text{ }\mu\text{V}$			$R_s = 5\text{ k}\Omega$
$I_4 = 2\text{ mA}$	$V_{uZF} = 73\text{ dB}$		$U_i = 10\text{ }\mu\text{V}$	
$U_{3/1} = 13\text{ V}$	$a_{AM} > 46\text{ dB}$		$U_i = 1\text{ mV}$	$R_s = 5\text{ k}\Omega$
$R_{13/14} = 1\text{ k}\Omega$	$k \leq 2\%$		$U_i = 1\text{ mV}$	$R_s = 5\text{ k}\Omega$
$P_{tot} = 400\text{ mW } ^1)$	$R_i = 10\text{ k}\Omega$		$U_i = 10\text{ mV}$	
$\vartheta_a = -10 \dots +70^\circ\text{C}$	$C_i = 4,9\text{ pF}$		$U_i = 10\text{ mV}$	

A 223 D FM-ZF-Verstärker und Demodulator mit zusätzlichem NF-Eingang und -Ausgang für Fernseh- und Rundfunkempfänger FM i. f. amplifier and detector with separate NF-input and NF-output for television and radio receivers

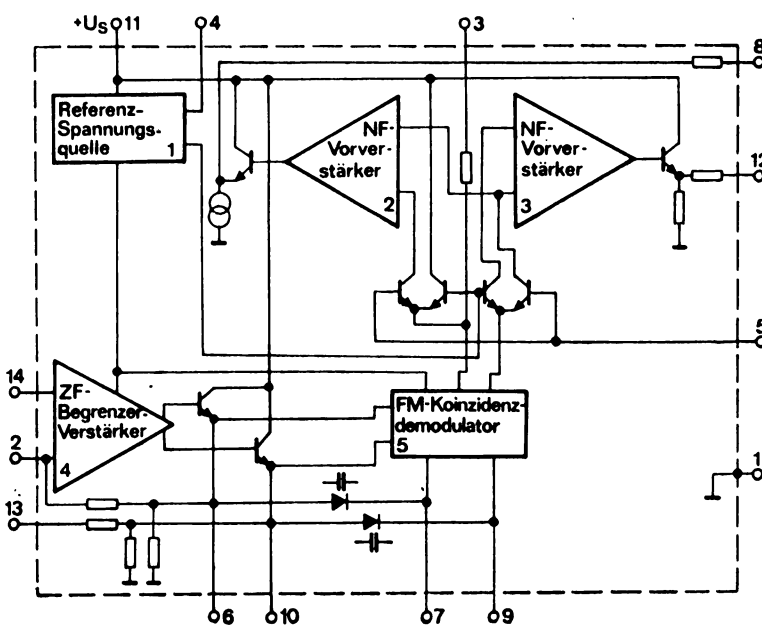
Grenzdaten max. ratings	Informationsdaten characteristics	bei at	$\vartheta_a = 25^\circ\text{C}$, $U_s = 12\text{ V}$	$f = 6,5\text{ MHz}$, $\Delta f = \pm 50\text{ kHz}$, $R_5 = 10\text{ k}\Omega$ $Q_o = 20$, $f_m = 1\text{ kHz}$, $m = 0,3$
$U_s = 10 \dots 18\text{ V}$	$I_{so} < 17,5\text{ mA}$	bei	$I_i = 0$	$\hat{U}_n < 100\text{ mV}$ bei $R_5 = 0$
$U_s = 6\text{ V}$	$U_4 = 4,2 \dots 5,3\text{ V}$	at		$a_{s/N} = 80\text{ dB}$ at $U_{iZF} = 10\text{ mV}$
$R_{13/14} \leq 5\text{ mA}$	$U_{NF8} > 780\text{ mV}$		$U_{iZF} = 10\text{ mV}$	$U_{IT} < 60\text{ }\mu\text{V}$
$= s_{1/2} 1 \dots 10\text{ k}\Omega$	$U_{NF12} > 650\text{ mV}$		$U_{iZF} = 10\text{ mV}$	$k = 1,2\%$ $U_{iZF} = 10\text{ mV}$
$= r_l 1\text{ k}\Omega$	$\Delta U_{NF8} > 70\text{ dB}$		$R_5 = 10\text{ k}\Omega / 0\text{ k}\Omega$	$R_{iZF} = 4,5\text{ k}\Omega$ $U_{iZF} = 10\text{ mV}$
$f = 0 \dots 12\text{ MHz}$			$U_{iZF} = 10\text{ mV}$	$C_{iZF} = 4,5\text{ pF}$ $U_{iZF} = 10\text{ mV}$
$P_{tot} = 400\text{ mW } ^1)$	$V_{uZF} = 68\text{ dB}$		$U_{iZF} = 10\text{ }\mu\text{V}$	$R_{iNF} = 2,1\text{ k}\Omega$
$R_{thja} = 120\text{ K/W}$	$V_{uNF} = 16\text{ dB}$		$U_{iZF} = 100\text{ mV}$	$R_o = 1,1\text{ k}\Omega$
$\vartheta_a = -25 \dots +70^\circ\text{C}$	$a_{AM} > 50\text{ dB}$		$U_{iZF} = 500\text{ }\mu\text{V}$	

¹⁾ $\vartheta_a = 25^\circ\text{C}$



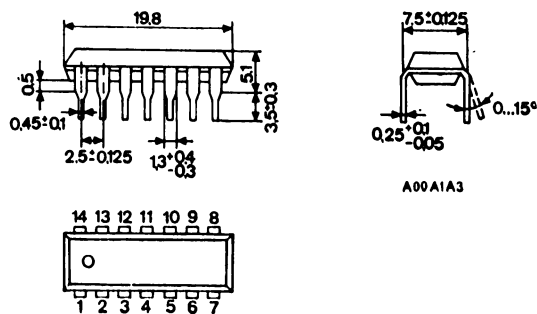
- 1 i. f. limiter-amplifier
- 2 FM-coincidence demodulator
- 3 electronic attenuator

A 220 D Blockschaltung
 block diagram



- 1 reference voltage source
- 2,3 a. f. preamplifier
- 4 i. f. limiter-amplifier
- 5 FM-coincidence-demodulator

A 223 D Blockschaltung
 block diagram



A 220 D
A 223 D

Farbmatrix colour matrix

A 231 D RGB-Matrix mit Dunkeltastschaltung zur direkten Ansteuerung der Videoendstufe in Farbfernsehempfängern

RGB matrix with blanking circuit for direct control of video output stage in colour television receivers

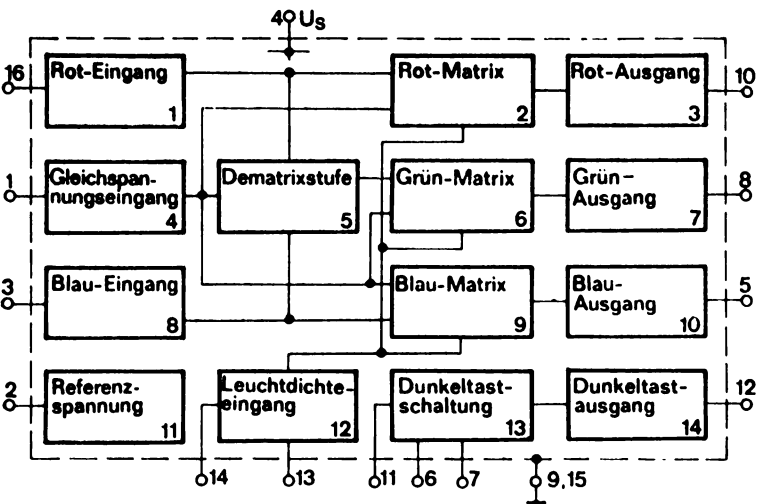
Grenzdaten max. ratings	Informationsdaten characteristics	bei at	$\vartheta_a = 25^\circ\text{C}$	$U_s = 12\text{ V}, U_6 = 2,4\text{ V}$ $U_1 = U_3 = U_{16} = 6,9\text{ V}, U_{13} = 1,6\text{ V}$
$U_s = 15\text{ V}$	$I_s < 150\text{ mA}$			
$U_1, U_3, U_{16} = 9\text{ V}$	$U_{FSW} = 7,6 \dots 8,8\text{ V}$			
$U_{13} = 3,5\text{ V}$	$\Delta U_{FSW} < 160\text{ mV}$			
$I_5, I_8, I_{10} = 35\text{ mA}$	$I_1, I_3, I_{16} < 6\text{ }\mu\text{A}$			
$I_{12} = 15\text{ mA}$	$\Delta I_1, I_3, I_{16} < 3\text{ }\mu\text{A}$			
$I_2, I_7, I_{11} = -2 \dots +2\text{ mA}$	$V_U (\text{Y}) = 2,3 \dots 3,1$			bei $\Delta U_{13} = 0,5\text{ V}$
$I_{14} = -3 \dots +3\text{ mA}$	$\Delta F_{RGB} < 5\text{ }\%$			at $U_{13} = 2,1\text{ V}, \Delta U_3 = \Delta U_{16} = 0,3\text{ V}$
$P_{tot} = 1,06\text{ W}$	$m_a < 10\text{ }\%$			$U_s = 13\text{ V}, U_2 = 6,9\text{ V}$
$R_{thja} = 70\text{ K/W}$				$U_5 = 8,2\text{ V}, \Delta U_5(1) = -2,5\text{ V}$
$\vartheta_a = -10 \dots 55^\circ\text{C}$				$\Delta U_5(2) = -1\text{ V}$

A 232 D RGB-Matrix für PIL-Farbröhren bzw. leistungsarme Videoendstufen, ermöglicht Darstellung von Zusatzinformationen auf dem Bildschirm

RGB-matrix for PIL-colour picture tubes and/or small-power video output stages enables additional information to be displayed on the screen

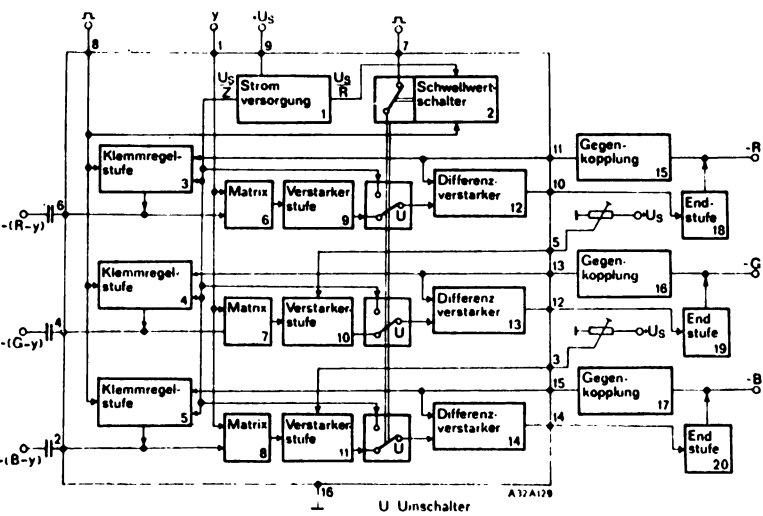
Grenzdaten max. ratings	Informationsdaten characteristics	bei at	$\vartheta_a = 25^\circ\text{C} - 5\text{ K}, U_s = 12\text{ V}, U_1 = 1,5\text{ V}$
$U_s = 13,2\text{ V}$	$I_{s0} < 85\text{ mA}$		bei/at
$U_1, U_3, U_5 = 0 \dots 13,2\text{ V}$	$I_{12}, I_{14}, I_{16} < 3\text{ }\mu\text{A}$		Quellwiderstand $< 200\text{ }\Omega$
$U_2, U_4, U_6 = 0 \dots 13,2\text{ V}$			source resistance
$U_7 = -0,5 \dots 0,3 \cdot U_s\text{ V}$	$U_{8K} > 7,5\text{ V}$		Klemmung „ein“
$U_8 = 0 \dots 13,2\text{ V}$			clamping „on“
$U_{10}, U_{12}, U_{14} = U_s + 3\text{ V}$	$U_{8K} < 6,5\text{ V}$		Klemmung „aus“
$U_{11}, U_{13}, U_{15} = 0,3 \cdot U_s \dots U_s\text{ V}$			clamping „off“
$-I_8 = 1\text{ mA}$	$I_8 < 1\text{ }\mu\text{A}$		Klemmung „ein“
$P_{tot} = 1,2\text{ W}$			clamping „on“
$\vartheta_a = -25 \dots +60^\circ\text{C}$	$I_8 < -60\text{ }\mu\text{A}$		Klemmung „aus“
			clamping „off“
	$U_7 > 1\text{ V}$		Ausblendung „ein“
			blanking „on“
	$U_7 < 0,5\text{ V}$		Ausblendung „aus“
	$I_{10}, I_{12}, I_{14} > 3,5\text{ mA}$		blanking „off“
	$U_{3,5} = 0 \dots 10\text{ V}$		
	$v_u = 0\text{ dB}$		
	$\Delta v_u > \pm 40\text{ }\%$		$\Delta U_{3,5} = \pm 5\text{ V}$

¹⁾ $\vartheta_a = 25^\circ\text{C}$



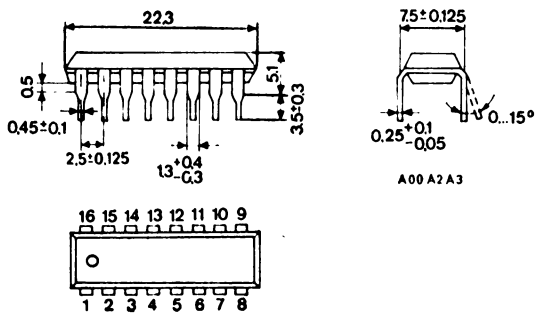
- 1 red input
- 2 red matrix
- 3 red output
- 4 direct voltage input
- 5 dematrix stage
- 6 green matrix
- 7 green output
- 8 blue input
- 9 blue matrix
- 10 blue output
- 11 reference voltage
- 12 luminous density input
- 13 blauing circuit
- 14 blauing output

A 231 D Blockschaltung
block diagram



- 1 power supply
- 2 threshold switch
- 3, 4, 5 clamping control stage
- 6, 7, 8 matrix
- 9, 10, 11 amplifier stage
- 12, 13, 14 differential amplifier
- 15, 16, 17 inverse feedback
- 18, 19, 20 output stage

A 232 D Blockschaltung
block diagram



A 231 D
A 232 D

TV-ZF-Verstärker

TV i. f. amplifiers

A 240 D Geregelter TV-ZF-Verstärker mit Demodulator und Video-Nachverstärker für Schwarz-Weiß- und Farbfernsehempfänger

Regulated TV i. f. amplifier with detector and video post-amplifier for monochrome and colour television receivers

Grenzdaten max. ratings		Informationsdaten characteristics		bei at $\theta_a = 25^\circ\text{C}$, $U_s = 12\text{ V}$, $R_s = 130\ \Omega$	
U_s	$= 15\text{ V}$	I_{13}	$< 25\text{ mA}$	bei $U_{11} = 5,5\text{ V}$	$u_{11\min} = 1,9 \dots 2,3\text{ V}$
I_{14}	$= 50\text{ mA}$	U_{14}	$< 6,4\text{ V}$	at $U_{14} = 40\text{ mA}$	$I_5 > 3\text{ mA}^1)$
U_5	$= 15\text{ V}$	U_{11}	$> 4,8\text{ V}$	$u_i = 0$	$u_{11} = 2,6 \dots 4,2\text{ V}_{SS}$
$I_{11/3}$	$= 5\text{ mA}$	U_{12}	$< 7\text{ V}$	$u_i = 0$	$u_{12} > 2,0\text{ V}$
$I_{12/3}$	$= 5\text{ mA}$	$U_{\min}$	$< 350\ \mu\text{V}$	$u_{11} = 2,6\text{ V}$	$u_{DF(11)} > 30\text{ mV}$
$U_{1\phi}$	$= -1 \dots +3\text{ V}$	ΔV_{ZF}	$> 50\text{ dB}$	$U_{11} = 5,5\text{ V}$	$u_{DF(12)} > 30\text{ mV}$
$-U_7$	$= 1,5 \dots 5\text{ V}$	B_{video}	$> 7\text{ MHz}$		
P_{tot}	$= 700\text{ mW}$				
θ_a	$= -10 \dots +55^\circ\text{C}$				

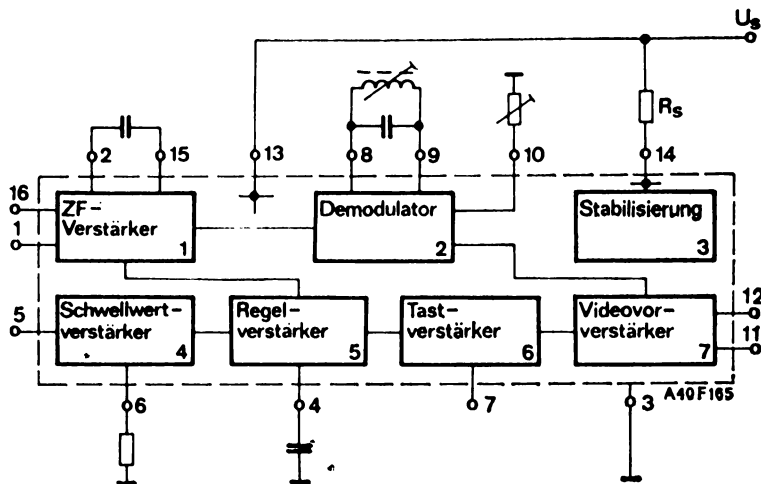
¹⁾ 10 dB nach Tunerregelsatz

¹⁾ 10 dB following tuner regulation

A 241 D Bild-ZF-Verstärker mit interner AFC-Gewinnung für Schwarz-Weiß- und Farbfernsehempfänger

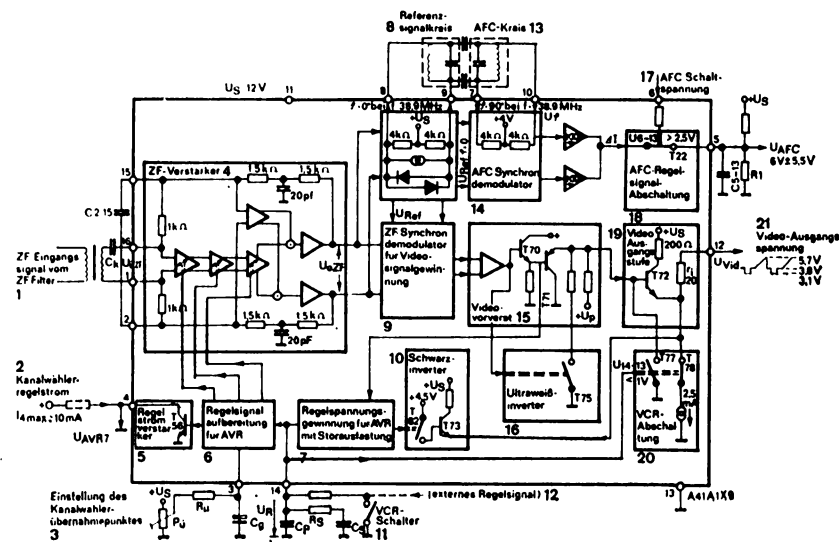
TV-i. f.-amplifier with internal AFC-gain for monochrome and colour TV-receivers

Grenzdaten max. ratings		Informationsdaten characteristics		bei at $\theta_a = 25^\circ\text{C}$, $U_{11} = 12\text{ V}$	
U_{11}	$= 14\text{ V}$	I_{50}	$< 70\text{ mA}$	bei $u_i = 0$, $U_{14} = 8,1\text{ V}$	
U_6	$= 6\text{ V}$	U_{12}	$= 5,7 \dots 6,3\text{ V}$	at $I_4 = 10\text{ mA}$, $U_{14} = 6\text{ V}$	
I_4	$= 12\text{ mA}$	U_4	$< 300\text{ mV}$	$U_{14} = 6\text{ V}$	
I_5	$= \pm 1\text{ mA}$	I_4	$< 10\text{ mA}$	$u_i = 20\text{ mV}_{\text{eff}}$, $f = f_{BT} \pm 100\text{ kHz}$	
θ_a	$= -25 \dots +60^\circ\text{C}$	I_5	$= -200 \dots +200\ \mu\text{A}$		
		u_i	$< 200\ \mu\text{V}$		
		ΔV_{ZF}	$> 50\text{ dB}$	$u_{16-1} = 100\text{ mV}$ (38,9 MHz)	
		B_{video}	$> 7\text{ MHz}$	$u_{16-1} = 5\text{ mV}$ (37,4 ... 31,9 MHz)	



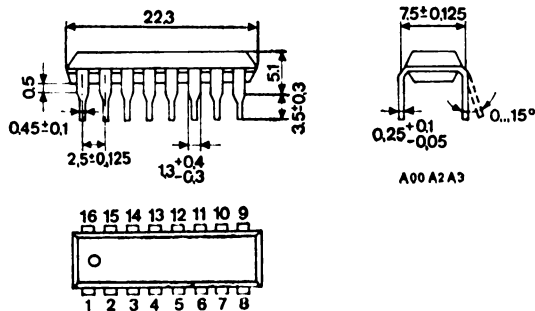
- 1 i. f. amplifier
- 2 demodulator
- 3 stabilization
- 4 threshold amplifier
- 5 regulating amplifier
- 6 keyed amplifier
- 7 video preamplifier

A 240 D Blockschaltung
block diagram



- 1 i. f.-input signal from i. f.-filter
- 2 tuner control current
- 3 Adjustment of the tuner transfer point
- 4 i. f.-amplifier
- 5 control current amplifier
- 6 control signal processing for AVR
- 7 control voltage gain for AVR with noise suppression
- 8 reference signal circuit
- 9 i. F.-sync-detector for video signal gain
- 10 black inverter
- 11 VCR-switch
- 12 (external control signal)
- 14 AFC-sync-detection
- 15 video preamplifier
- 17 AFC-switching voltage
- 18 AFC-control-signal-disconnection
- 19 video output stage
- 20 VCR-disconnection
- 21 video output voltage

A 241 D **Blockschaltung**
 block diagram



A 240 D

A 241 D

Horizontalkombinationen

Horizontal combinations

A 250 D Horizontalkombination für die Impulsabtrennung und Zeilensynchronisation in transistorisierten Fernsehempfängern

Horizontal combination for pulse clipping and line synchronization in transistorized television receivers

Grenzdaten
max. ratings

Informationsdaten bei
characteristics at $\theta_a = 25^\circ\text{C}$, $U_s = 24\text{ V}$, $R_s = 390\ \Omega$, $f = 15625 \pm 5\text{ Hz}$

$I_s = 50\text{ mA}$
 $I_5 = 2\text{ mA}$
 $-U_{15} = 6\text{ V}$
 $I_2 = 22\text{ mA}$
 $U_2 = 12\text{ V}$
 $I_{10} = 0,5 \dots 5\text{ mA}$
 $-U_{110} = 5\text{ V}$
 $I_8 = 2 \dots 5\text{ mA}$
 $U_{11} = 0 \dots U_3\text{ V}$
 $\theta_a = -10 \dots +55^\circ\text{C}$

$U_7 > 8\text{ V}$
 $U_{2\text{rest}} < 550\text{ mV}$
 $f_o = 14062 \dots 17188\text{ Hz}$
 $t_7 > 150\ \mu\text{s}$
 $U_5 > 1\text{ V}$
 $+ \Delta f > 400\text{ Hz}$
 $- \Delta f > 400\text{ Hz}$
 $A\ 250\ D : t_2 = 23 \dots 30\ \mu\text{s}$

bei $U_5 = 1,0\text{ V}_{SS}$
 at $I_2 = 20\text{ mA}$
 $C_{13,1} = 10\text{ nF}$, $R_{14,1} = 10,5\text{ k}\Omega$
 $U_5 = 1,0\text{ V}_{SS}$
 $U_5 = 1,0\text{ V}_{SS}$
 $U_5 = 1,0\text{ V}_{SS}$

A 255 D Integrierte Horizontalkombination für Horizontalablenkschaltungen mit Transistor- und Thyristorendstufen von Fernsehgeräten, Eignung auch bei VCR-Betrieb

Integrated horizontal combination for horizontal deflexion circuits with transistor- and thyristor output stages of TV-sets, also suitable for VCR-operation

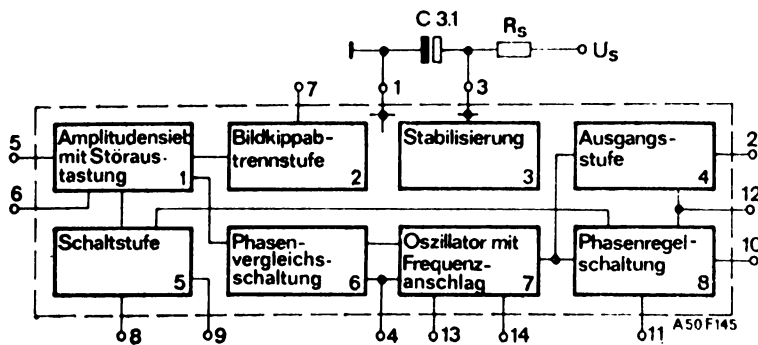
Grenzdaten
max. ratings

Informationsdaten bei
characteristics at $\theta_a = 25^\circ\text{C} - 5\text{K}$, $U_1 = 12\text{ V}$

$U_1, U_4, U_{11} = 13,2\text{ V}$
 $U_2 = 18\text{ V}$
 $U_9, U_{10} = 6\text{ V}$
 $I_6, I_7 = 10\text{ mA}$
 $-I_2, -I_3 = 650\text{ mA}$
 $I_2, -I_3 = 400\text{ mA}$
 $\theta_a = -25 \dots +70^\circ\text{C}$

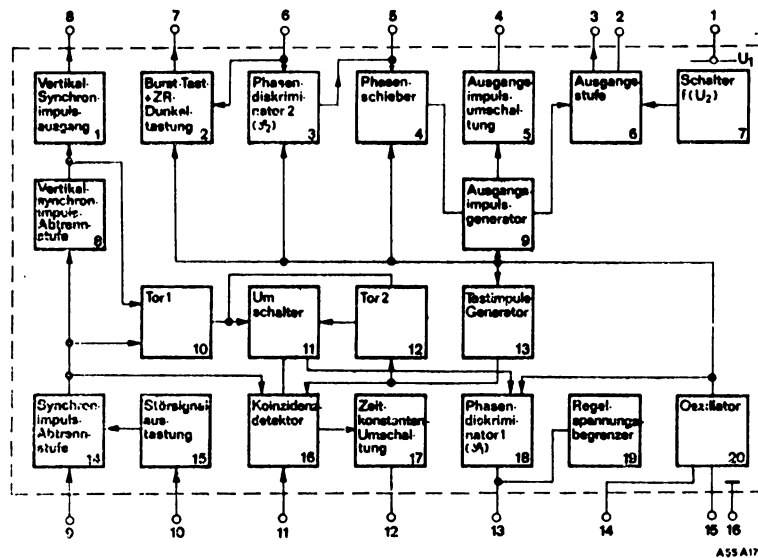
$U_7 > 8\text{ V}$
 $U_8 > 7,5\text{ V}$
 $f_o = 14800 \dots 16400\text{ Hz}$
 $t_F = 3,7 \dots 4,3\ \mu\text{s}$
 $+ \Delta f > 700\text{ Hz}$
 $- \Delta f > 700\text{ Hz}$
 $t_{rv} = 11 \dots 17\ \mu\text{s}$

bei $-I_7 = 10\text{ mA}$, $U_{14} = 8\text{ V} \rightarrow 5\text{ V}$
 at $U_8 = 1\text{ V}$, $-I_8 = 1\text{ mA}$, $U_{14} = 8\text{ V} \rightarrow 6\text{ V}$
 $U_7 = 7\text{ V}$
 $f_o = 15625\text{ Hz}$
 $f_o = 15625\text{ Hz}$
 $U_6 = 0$, $U_4 = 3,5\text{ V}$, $U_3 = 5\text{ V}$



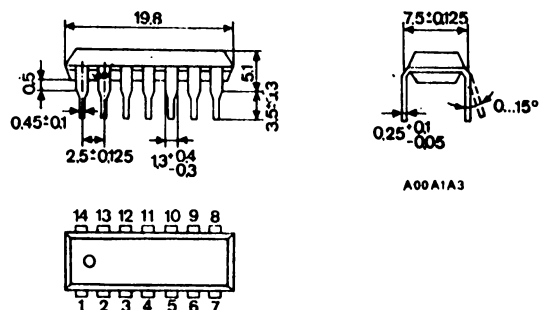
- 1 amplitudenfilter mit
interferenzblende
- 2 zeilenablenkstufe
- 3 stabilisierung
- 4 ausgangsstufe
- 5 schaltstufe
- 6 phasenvergleichsschaltung
- 7 oscillator mit frequenz-
anschlag
- 8 phasenregel-
schaltung

A 250 D Blockschaltung
block diagram

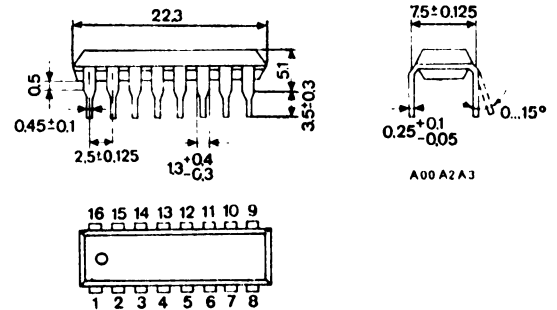


- 1 vertikal synchron-
impulsabgrenzung
- 2 burst test zr-
dunkeltestung
- 3 phasendiskrimi-
nator 2
- 4 phasenschieber
- 5 ausgangsimpuls-
umschaltung
- 6 ausgangsstufe
- 7 schalter f(u2)
- 8 vertikal synchron-
impulsabgrenzung
- 9 ausgangsimpuls-
generator
- 10 tor 1
- 11 umschalter
- 12 tor 2
- 13 testimpuls-
generator
- 14 synchronimpuls-
abgrenzung
- 15 störsignalaus-
testung
- 16 koinzidenzdetek-
tor
- 17 zeitkonstanten-
umschaltung
- 18 phasendiskrimi-
nator 1
- 19 regelspannungs-
begrenzer
- 20 oscillator

A 255 D Blockschaltung
block diagram



A 250 D



A 255 D

Videokombination

Video combination

A 270 D Video- und Leuchtdichtesignalverstärker mit Strahlstrombegrenzung und gleichspannungsgesteuerter Kontrast- und Helligkeitseinstellung für Schwarz-Weiß- und Farbfernsehempfänger.
Der Anschluß einer Verzögerungsleitung beliebiger Impedanz ist möglich.

Video and luminous density amplifier with beam current limiting and d. c. voltage regulated brightness control and contrast control for monochrome and colour television receivers.
The connexion of a random impedance delay line is possible.

Grenzdaten max. ratings		Informationsdaten bei characteristics at		bei $U_s = 12 \text{ V}$, $\vartheta_a = 25^\circ \text{C}$, $U_7 = 3,9 \text{ V}$	
$U_s = 15,5$	V	$U_8, U_9 = -2 \dots +4$	V	$I_s \leq 36$	mA bei $U_{12} = 1,2 \text{ V}$
$U_4 = 15,5$	V	$U_{10}, U_{11} = -5 \dots +6$	V	$U_{4, \text{sat}} \leq 120$	mV at $I_s = 0,2 \text{ mA}$, $I_4 = 0,8 \text{ mA}$
$U_{4,6} = 13,2$	V	$U_{15} = 5$	V	$U_{15} < 0,5$	V $U_{12} = 1,2 \text{ V}$
$I_{6,5} = 5$	V	$-I_0 = 20$	mA	$U_{15} > 3,0$	V $U_{12} = 4,2 \text{ V}$
$I_4 = 10$	mA	$U_{BAS} = 2$	V	$\Delta U_{15} < 20$	mV $U_{12} = 2 \text{ V}^2)$
$I_5 = 2$	mA	$U_{BAS} = 2$	V	$V_u = 2,0 \dots 2,8$	V $U_7 = 3,3 \text{ V}^2)$
$P_{npn} = 20$	mW	$^1) P_{tot} = 700$	mW	$\Delta U_{1,16} < 160$	mV $U_8 = 2,1 \text{ V}$, $U_7 = 3,3 \text{ V}^3)$
$\vartheta_a = -10 \dots +55^\circ \text{C}$				$\Delta U_1(U_7) > 20$	dB $U_{7(1)} = 1,2 \text{ V}$, $U_{7(2)} = 3,3 \text{ V}^3)$
				$B_{\text{video}} > 6$	MHz $U_7 = 3,3 \text{ V}$, $u_3 = 0,5 V_{SS}$, $\Delta V_u = -3 \text{ dB}$
				$B_{\text{video}} > 7$	MHz $U_7 = 3,3 \text{ V}$, $u_3 = 0,5 V_{SS}$, $\Delta V_u = -3 \text{ dB}$

1) $\vartheta_a = 25^\circ \text{C}$

2) $\Delta U_3 = \text{Sprung von } 2,8 \text{ auf } 3,6 \text{ V}$

3) $\Delta U_3 = \text{Sprung von } 3,2 \text{ auf } 4,0 \text{ V}$

1) $\vartheta_a = 25^\circ \text{C}$

2) $\Delta U_3 = \text{jump from } 2,8 \text{ to } 3,6 \text{ V}$

3) $\Delta U_3 = \text{jump from } 3,2 \text{ to } 4,0 \text{ V}$

Secam-Dekoder

Secam-decoder

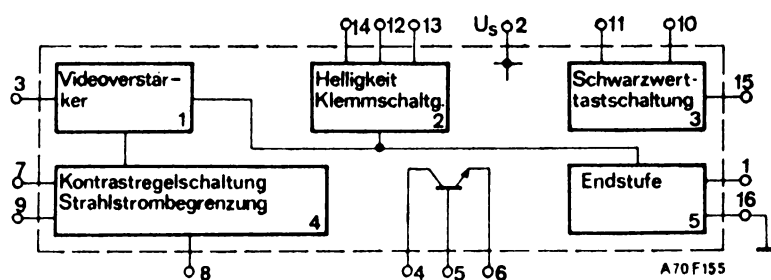
A 295 D Secam-Dekoder für Farbfernsehempfänger, bestehend aus Verstärker für das direkte und das verzögerte Signal, Kreuzschalter, regelbaren Begrenzern für beide Differenzsignale, Farbauf- und austastschaltung und Farbabschalter.

Secam decoder for colour television receivers, consisting by amplifiers for the direct and vor the delay signal, cross-switching, controlled limiters for both difference signals, colour gate and blanking circuit, and colour killer.

Grenzdaten max. ratings		Informationsdaten bei characteristics at		bei $U_s = 12 \text{ V}$, $\vartheta_a = 25^\circ \text{C}$, $U_{13} = U_{14} = 3 \text{ V}$, $-U_{10} = 2 \text{ V}$ $U_8 = 2,7 \text{ V}$, $R_L = 1,5 \text{ k}\Omega$, $C_L = 15 \text{ pF}$	
$U_s = 15$	V	$I_{s0} < 60$	mA	bei $u_6 = 0$	
$U_1, U_{14} = -4 \dots +4$	V	$U_{15} > 3$	V	at $R_{15,11} = 10 \text{ k}\Omega$	
$U_2, U_{13} = -4 \dots +4$	V	$U_{15} < 0,3$	V	$R_{15,11} = 10 \text{ k}\Omega$, $U_1 = 3 \text{ V}$	
$U_{10}, U_{12} = -4 \dots +4$	V	$-U_{10}, U_{12} < 1,7$	V	$u_6 = 95 \text{ mVeff}$	
$U_{10}, U_{12} = -4 \dots +6$	V ¹⁾	$U_1, U_2, U_{13}, U_{14} < 1,1$	V	$u_6 = 95 \text{ mVeff}$	
$U_8 = 4$	V	$u_9, u_{16} = 1,2 \dots 1,9 V_{SS}$		$u_3 = u_6 = 95 \text{ mVeff}$, $U_8 = 2,2 \text{ V}$	
$u_3, u_6 = 1,5$	V_{SS}	$u_9, u_{16} = 1$	dB	$\Delta U_3 = \Delta U_6 = (9,5 \dots 190) \text{ mVeff}$	
$I_8 = 3$	mA	$\Delta U_0 (U_8) < 5$	%	$u_3 = u_6 = 95 \text{ mVeff}$	
$I_{15} = 2,5$	mA	$\Delta U_{16} (u_{16}) < 7$	%	$u_3 = u_6 = 95 \text{ mVeff}$, $U_8 = 0,9; 1,2; 1,5 \text{ V}$	
$P_{tot} = 1$	W ²⁾	$D_{2fo} < -15$	dB	$u_{3,6} = 95 \text{ mVeff}$	
$R_{9,11}, R_{16,11} \geq 6$	$\text{k}\Omega$	$D_{6,9}; D_{3,16} > 33$	dB	$u_{3,6} = 2,5 \text{ mVeff}$	
$\vartheta_a = -10 \dots +55^\circ \text{C}$		$D_{6,16}; D_{3,9} > 41$	dB	$u_{3,6} = 2,5 \text{ mVeff}$	

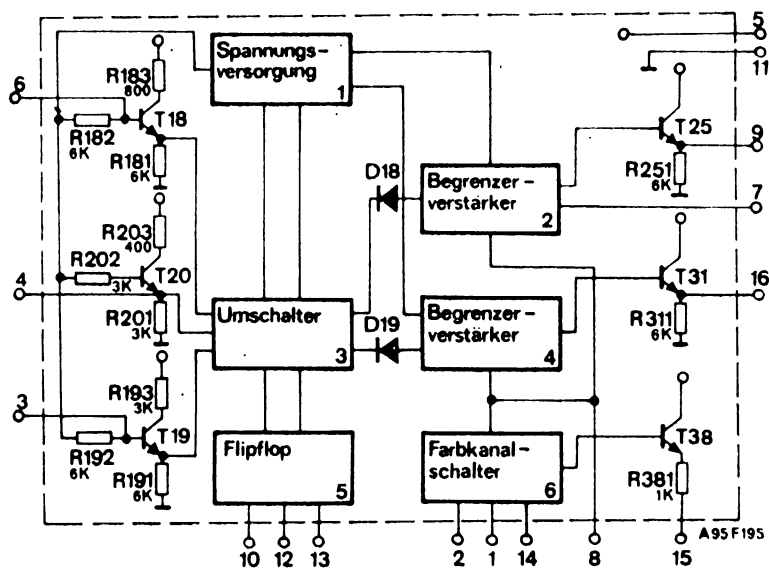
1) $t < 15 \mu\text{s}$

2) $\vartheta_a = 25^\circ \text{C}$



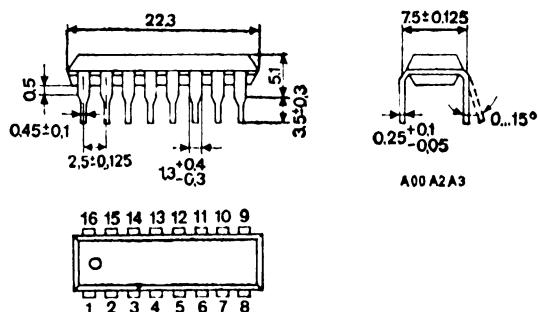
- 1 video amplifier
- 2 brightness clamping circuit
- 3 keyed black level circuit
- 4 contrast control, beam current limiting
- 5 output stage

A 270 D Blockschaltung
block diagram



- 1 voltage supply
- 2 limiter amplifier
- 3 switch
- 4 limiter amplifier
- 5 flipflop
- 6 colourchannel switch

A 295 D Blockschaltung
block diagram



A 270 D
A 295 D

Operationsverstärker

Operational amplifiers

A 109 D Operationsverstärker mit hoher Verstärkung, kleinen
B 109 D Offsetgrößen, großem Eingangswiderstand und großer Ausgangsamplitude für universellen Einsatz

Operational amplifier with high gain, low offset values, high input resistance, and high output amplitude for general purpose applications

Grenzdaten
max. ratings

Informationsdaten bei
characteristics at $\vartheta_a = 25^\circ\text{C}$, $U_{S+} = -U_{S-} = 15\text{ V}$, $R_s = 100\ \Omega$

$U_{S+} = +18\text{ V}$	$U_{S-} = -18\text{ V}$	$P_{tot} = 300\text{ mW}$	$U_{I1} = -10 \dots +10\text{ V}$	$U_{I2} = -5 \dots +5\text{ V}$	A 109: $\vartheta_a = 0 \dots +70^\circ\text{C}$	B 109: $\vartheta_a = -25 \dots +85^\circ\text{C}$	$t_K = 5\text{ s}$	A 109: $U_{IO} < 7,5\text{ mV}$	B 109: $U_{IO} < 5\text{ mV}$	A 109: $I_{IO} < 0,5\ \mu\text{A}$	B 109: $I_{IO} < 0,2\ \mu\text{A}$	A 109: $I_I < 1,5\ \mu\text{A}$	B 109: $I_I < 0,5\ \mu\text{A}$	A 109: $R_o > 50\text{ k}\Omega$	B 109: $R_o > 150\text{ k}\Omega$	A 109: $P_v < 200\text{ mW}$	B 109: $P_v < 165\text{ mW}$	A 109: $SVR > 70\text{ dB}$	B 109: $SVR > 15\ 000$	$U_o > 25\ 000$ bei $R_L = 2\text{ k}\Omega$	$U_o > 8\text{ V}$ at $R_L = 10\text{ k}\Omega$	A 109: $CMR < 200\ \mu\text{V/V}$	B 109: $CMR < 150\ \mu\text{V/V}$	A 109: $V_o > 10\text{ V}$	B 109: $V_o > 12\text{ V}$	$\pm U_I > 65\text{ dB}$	B 109: $\frac{\Delta U_{IO}}{\Delta \vartheta} < 25\ \frac{\mu\text{V}}{\text{K}}$ $\Delta \vartheta = \vartheta_{a\max} - \vartheta_{a\min}$
-------------------------	-------------------------	---------------------------	-----------------------------------	---------------------------------	--	--	--------------------	---------------------------------	-------------------------------	------------------------------------	------------------------------------	---------------------------------	---------------------------------	----------------------------------	-----------------------------------	------------------------------	------------------------------	-----------------------------	------------------------	--	---	-----------------------------------	-----------------------------------	----------------------------	----------------------------	--------------------------	---

1) bei/at $\vartheta_a = 25^\circ\text{C}$

Spannungskomparatoren

Voltage comparators

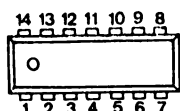
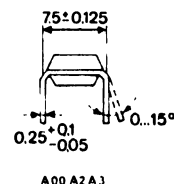
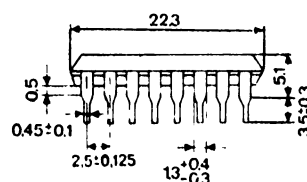
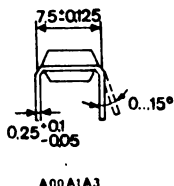
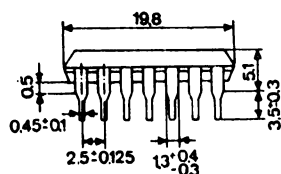
A 110 D Differential-Spannungskomparator mit nieder-
B 110 D ohmigem, mit allen Logikformen kompatiblen Ausgang für universelle Anwendung

Low-impedance output differential voltage comparator, compatible to all logic families, for general purpose applications

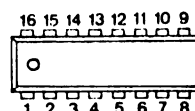
Grenzdaten
max. ratings

Informationsdaten bei
characteristics at $\vartheta_a = 25^\circ\text{C}$, $U_{S+} = 12\text{ V}$, $-U_{S-} = 6\text{ V}$, $R_s = 100\ \Omega$

$U_{S+} = +14\text{ V}$	$U_{S-} = -7\text{ V}$	$P_{tot} = 300\text{ mW}$	$U_{I1} = -7 \dots +7\text{ V}$	$U_{I2} = -5 \dots +5\text{ V}$	$I_o = 10\text{ mA}$	A 110: $\vartheta_a = 0 \dots +70^\circ\text{C}$	B 110: $\vartheta_a = -25 \dots +85^\circ\text{C}$	A 110: $U_{IO} < 7,5\text{ mV}$	B 110: $U_{IO} < 5\text{ mV}$	A 110: $I_{IO} < 15\ \mu\text{A}$	B 110: $I_{IO} < 5\ \mu\text{A}$	A 110: $I_I < 100\ \mu\text{A}$	B 110: $I_I < 25\ \mu\text{A}$	$R_o = 150\ \Omega$	$I_{S+} < 9\text{ mA}$	$I_{S-} < 7\text{ mA}$	$U_{OH} > 2,5\text{ V}$ bei $U_{IO} = 10\text{ mV}$, $I_{OH} = -5\text{ mA}$	A 110: $U_{OL} < 0\text{ V}$ at $U_{IO} = 10\text{ mV}$, $I_{OL} = 1,6\text{ mA}$	B 110: $U_{OL} < 0\text{ V}$ at $U_{IO} = 10\text{ mV}$, $I_{OL} = 2\text{ mA}$	$CMR > 70\text{ dB}$	$\Delta U_I = 10\text{ V}$	A 110: $V_o > 750$	B 110: $V_o > 1000$	$\Delta U_o = 2\text{ V}$	$\Delta U_{IO} = 100\text{ mV}$, $\ddot{u} = 5\text{ mV}$	$R_L = 2\text{ k}\Omega$	B 110: $\frac{\Delta U_{IO}}{\Delta \vartheta} < 20\ \frac{\mu\text{V}}{\text{K}}$ $\Delta \vartheta = \vartheta_{a\max} - \vartheta_{a\min}$
-------------------------	------------------------	---------------------------	---------------------------------	---------------------------------	----------------------	--	--	---------------------------------	-------------------------------	-----------------------------------	----------------------------------	---------------------------------	--------------------------------	---------------------	------------------------	------------------------	---	--	--	----------------------	----------------------------	--------------------	---------------------	---------------------------	--	--------------------------	---



A 109 D, B 109 D
A 110 D, B 110 D



C 520 D

A/D-Umsetzerschaltkreis

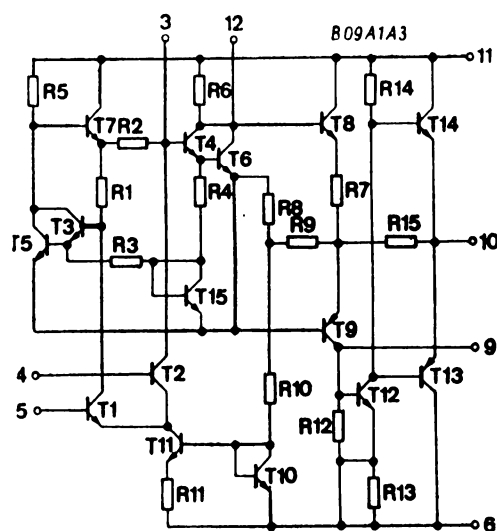
Analogue-to-digital converter circuit

C 520 D 3 Digit-Analog/Digital-Wandler nach dem Dual-Slope-Verfahren für digitale Anzeigeeinheiten, Ausgabekode BCD, multiplex

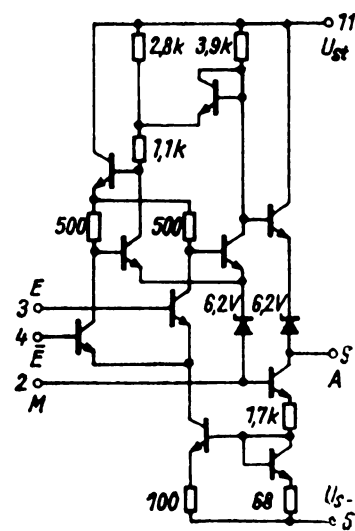
3-digit analogue-to-digital converter according to the dual-slope-method for digital display units, output code BCD, multiplex

Grenzdaten
max. ratings

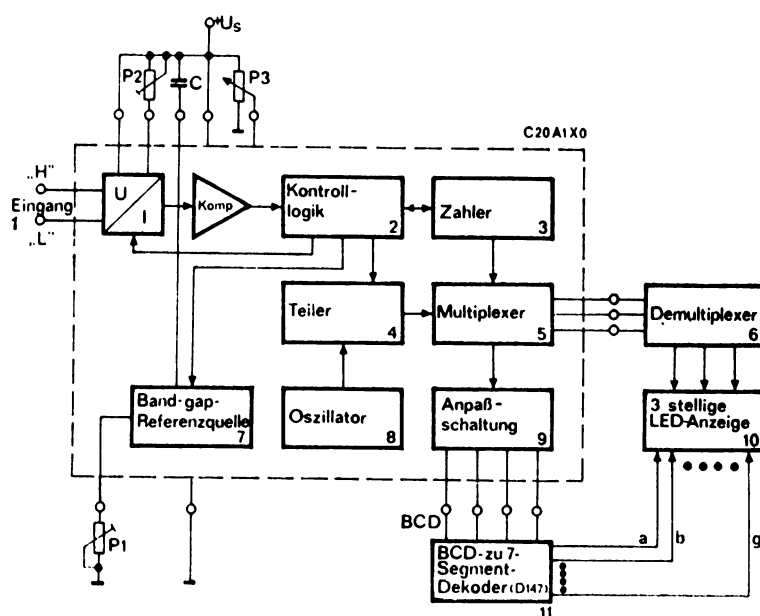
$U_s = 4,5 \dots 5,5 \text{ V}$
 $U_{s\max} \leq 7 \text{ V}$
 $U_i = -99 \dots +999 \text{ mV}$
 $I_s \leq 20 \text{ mA}$
 Fehler $\leq 0,1\%$ vom Meßwert ± 1 Digit
 $U_{cm} = -200 \dots +200 \text{ mV}$
 $U_{ol} < 0,4 \text{ V}$



A 109 D Innenschaltung
B 109 D internal circuit



A 110 D Innenschaltung
B 110 D internal circuit



- 1 input
 - 2 control logic
 - 3 counter
 - 4 divider
 - 5 multiplexer
 - 6 demultiplexer
 - 7 band-gap-reference source
 - 8 oscillator
 - 9 adapter circuit
 - 10 3-digit LED-display
 - 11 BCD-to-7-segment-decoder
- P1 — Endwertabgleich
 P2 — Nullpunktabgleich
 P3 — Geschwindigkeitswahl
 p1 — output value alignment
 p2 — zero alignment
 p3 — speed selection

C 520 D Blockschaltung
block diagram

Mischschaltung

Mixer circuit

B 222 D Integrierter Doppelgegentaktmischer für industrielle Anwendungen Integrated double push-pull modulator for industrial applications

Grenzdaten max. ratings	Informationsdaten characteristics	bei at	$\theta_a = 25^\circ\text{C}$, $U_T = 200\text{ mV}$, $f_T = 200\text{ kHz}$, $U_i = 20\text{ mV}$, $f_i = 50\text{ kHz}$
$U_S = 6 \dots 18\text{ V}$	$I_{SO} < 20\text{ mA}$	bei	$U_S = 18\text{ V}$, $U_i = 0$
$U_{d1}, U_{i4} = 5\text{ V}$	$a_T > 10\text{ dB}$	at	$U_S = 15\text{ V}$
$U_7, U_9 = 8\text{ V}$	$V_M > 24\text{ dB}$		$U_S = 15\text{ V}$
$U_{d/14} = 5\text{ V}$			
$U_{7/9} = 5\text{ V}$			
$P_{tot} = 360\text{ mW}^1)$			
$\theta_a = -25 \dots +85^\circ\text{C}$			

¹⁾ $\theta_a = 25^\circ\text{C}$

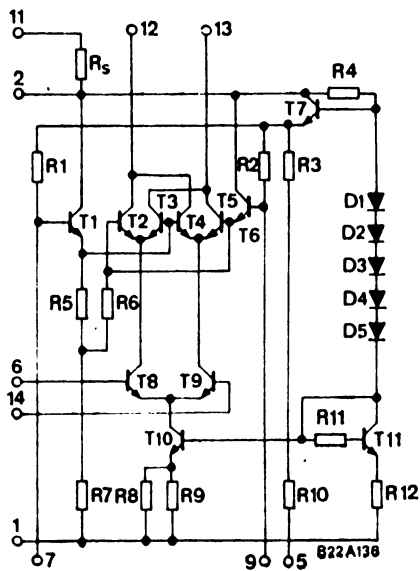
Ansteuerschaltkreis für Schaltnetzteile

Selection circuit for switch-mode power supply

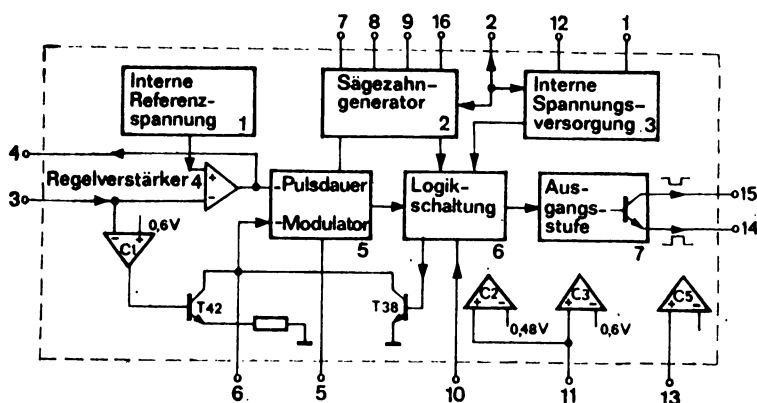
B 260 D Integrierter Ansteuerschaltkreis für geregelte Sperrwandler- und Durchflußwandler-Schaltnetzteile Integrated selection circuit for the regulated switch-mode power supply of blocking and flow converters

Grenzdaten max. ratings	Informationsdaten characteristics	bei at	$\theta_a = 25^\circ\text{C} \pm 5\text{K}$, $U_S = 12\text{ V}$
$U_S = -0,5 \dots 18\text{ V}$	$I_S < 13\text{ mA}$	bei	$-I_7 = 300\text{ }\mu\text{A}$, $U_3 = U_5 = U_6 = U_{i4} = 0$
$U_{i4} = 0 \dots 5\text{ V}$	$U_2 = 7,8 \dots 9\text{ V}$	at	$-I_2 = 5\text{ mA}$, $U_{i4} = 0$
$U_{i6}, U_{i5} = 0 \dots U_S\text{V}$	$-I_3 < 20\text{ }\mu\text{A}$		$U_3 = 2\text{ V}$
$I_S = 30\text{ mA}$	$-I_5 < 10\text{ }\mu\text{A}$		$U_5 = 2\text{ V}$, $U_3 = 1\text{ V}$
$I_O = 40\text{ mA}$	$I_{i6} < 5\text{ }\mu\text{A}$		$U_{i6} = 2\text{ V}$
$-I_2 = 5\text{ mA}$	$V_T > 8,0$		$U_{9H} = 2\text{ V}$, $R_{7/12} = 49\text{ k}\Omega$, $f = 20\text{ kHz}$
$-I_7 = 1,5\text{ mA}$	$V_{Tmax} > \frac{T - 1,5\text{ }\mu\text{s}}{T}$		$R_{7/12} = 1\text{ k}\Omega$, $f = 100\text{ kHz}$
$P_{tot} = 900\text{ mW}^1)$			
$\theta_a = -25 \dots +85^\circ\text{C}$			

¹⁾ $\theta_a = -25 \dots +85^\circ\text{C}$

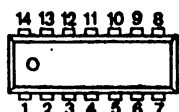
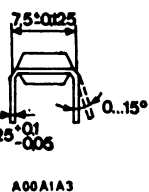
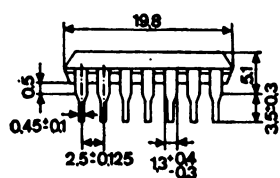


B 222 D Innenschaltung
internal circuit

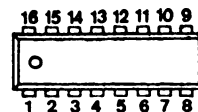
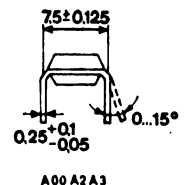
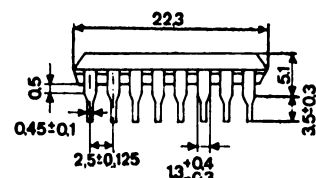


- 1 internal reference voltage
- 2 sawtooth generator
- 3 internal voltage supply
- 4 variable-gain amplifier
- 5 pulse duration — modulator
- 6 logical circuit
- 7 output stage

B 260 D Blockschaltung
block diagram



B 222 D



B 260 D

LED-Ansteuerschaltkreis

LED-selection-circuit

A 277 D Integrierter Schaltkreis zur wahlweisen linearen Ansteuerung von 12 LED in Punkt- oder Bandbetrieb

Integrated circuit for selective linear control of 12 LED with migrating point or ribbon-type display

Grenzdaten max. ratings	Informationsdaten characteristics	bei at	$\vartheta_a = 25^\circ\text{C} -5\text{ K}, U_s = 12\text{ V}^{2)}$
$U_s = 5,5 \dots 18\text{ V}$	$I_s < 10\text{ mA}$	bei $I_{LED} = 0$	
$U_3, U_{16}, U_{17} = 0 \dots 6,2\text{ V}$	$I_3 < 2\text{ }\mu\text{A}$	at $U_3 = 1,2\text{ V}$	
$\Delta U_{15/14} = 1,3\text{ V}$	$I_{16} < 2\text{ }\mu\text{A}$	$U_3 = 6,2\text{ V}, U_{16/1} = 0$	
$I_{LED} = 0 \dots 20\text{ mA}$	$I_{17} < 2\text{ }\mu\text{A}$	$U_{17/1} = 0$	
$\vartheta_a = -25 \dots +85^\circ\text{C}$			

¹⁾ gilt für Punktbetrieb $U_s > 10,5\text{ V}$ bei Bandbetrieb und $U_{FLED} \geq 1,5\text{ V}$

²⁾ bei $U_s = 5,5 \dots 18\text{ V}$ ist der Schaltkreis funktionsfähig

¹⁾ meant for migrating point display ($U_s > 10,5\text{ V}$ for migrating point display and $U_{FLED} \geq 1,5\text{ V}$)

²⁾ at $U_s = 5,5 \dots 18\text{ V}$ the circuit is operating

Initiatorschaltkreis

Initiator circuit

A 301 D Initiatorschaltkreis für induktive Initiatoren und allgemeine Anwendung

Initiator circuit for inductive initiators and for general purpose applications

Grenzdaten max. ratings	Informationsdaten characteristics	bei at	$\vartheta_a = 25^\circ\text{C}, U_s = 4,75\text{ V}$
$U_s = 4,75 \dots 27\text{ V}$	$I_s < 18,5\text{ mA}$	bei $U_s = 27\text{ V}$	
$U_{OH} = 0 \dots 27\text{ V}$	$U_{OL} < 0,35\text{ V}$	at $I_{OL} = 16\text{ mA}$	
$I_{OL} \leq 50\text{ mA}$	$U_{OL} < 1,15\text{ V}$	$I_{OL} = 50\text{ mA}$	
$-I_{13} \leq 1\text{ mA}$	$I_{OH} < 20\text{ }\mu\text{A}$	$U_{OH} = 27\text{ V}, R_3 = 520\text{ }\Omega$	
$\vartheta_a = -25 \dots +70^\circ\text{C}$	$U_{13} = 2,9\text{ V}$	$-I_{13} = 1\text{ mA}$	
	$C_{13} < 47\text{ nF}$		
	$f_{max} = 20\text{ kHz}$	$C_{12} = 1,5\text{ nF}, R_3/5 = 2,7\text{ k}\Omega$	

NF-Verstärker

A. f.-amplifier

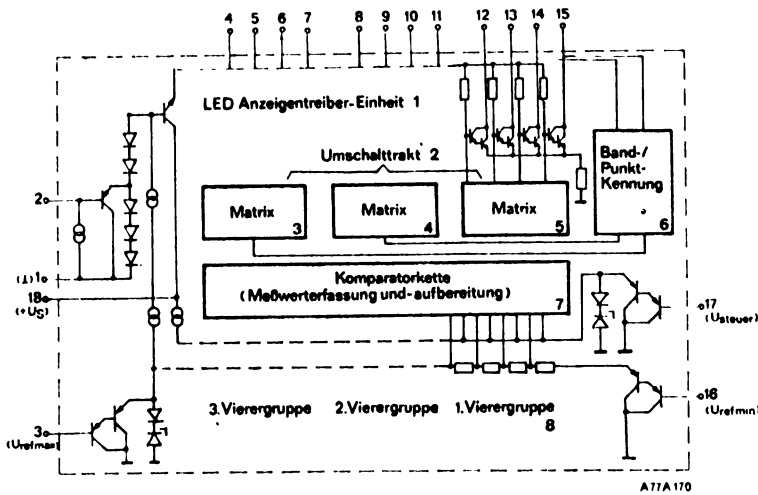
B 308 D Integrierter unregelter Mikrofonverstärker für Piezoprechapseln mit einem Anschluß zur externen Einstellung der Verstärkung

Integrated unregulated microphone amplifier for piezoelectric transmitter units with terminal permitting external adjustment of amplification

B 318 D Integrierter geregelter Mikrofonverstärker für Piezoprechapseln

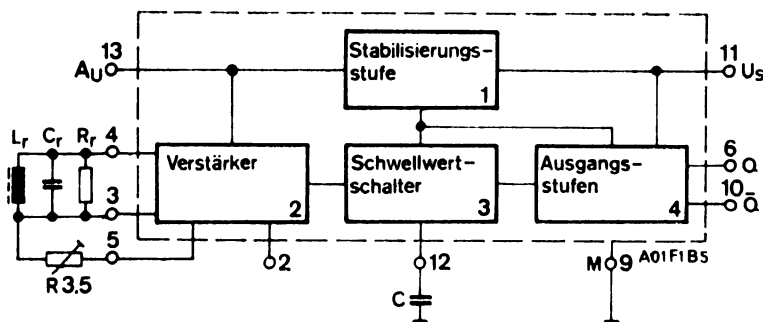
Integrated regulated microphone amplifier for piezoelectric transmitter units

Grenzdaten max. ratings	Informationsdaten characteristics	bei at	$\vartheta_a = 25^\circ\text{C} -5\text{ K}, R_1 = 95\text{ }\Omega, R_2 = 1,2\text{ k}\Omega, R_3 = 410\text{ }\Omega, I_s = 35\text{ mA}, f = 1\text{ kHz}$
$I_s = 10 \dots 100\text{ mA}$	$U_s < 8,5\text{ V}$	bei $U_1 = 0$	
$I_s < 350\text{ mA}$	B 308 : $v_u = 30,3 \dots 39,7\text{ dB}$	at $C_2 = C_3 = 6,4\text{ nF}, U_1 = 10\text{ mV}$	
$\vartheta_a = -25 \dots +55^\circ\text{C}$	B 318 : $v_u = 32,3 \dots 39,7\text{ dB}$	$I_s = 45\text{ mA}, U_1 = 5\text{ mV}$	
	$U_n < 0,5\text{ mV}$	$U_1 = 0, I_s = 35\text{ mA}$ (B 308),	
	$\Delta v_{u1} < 3\text{ dB}$	$I_s = 45\text{ mA}$ (B 318)	
	$\Delta v_{u2} < 1,2\text{ dB}$		
	B 318 $\Delta v_{u3} > 3,5\text{ dB}$		



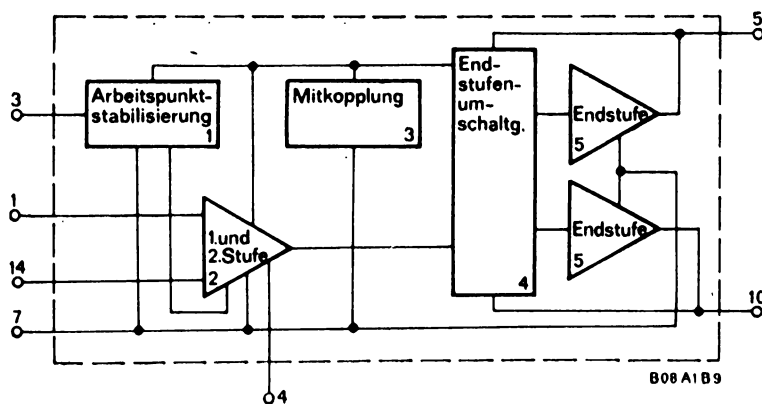
- 1 LED-display driver unit
- 2 switching tract
- 3, 4, 5 matrix
- 6 band-/point characteristic
- 7 comparator chain (data logging and processing)
- 8 1-st - 3-rd 4-group

A 277 D Blockschaltung
block diagram



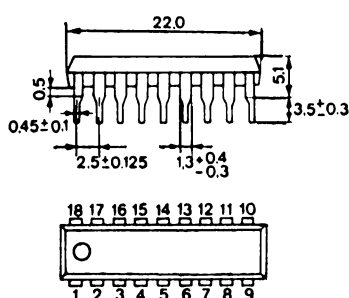
- 1 stabilization stage
- 2 amplifier
- 3 threshold switch
- 4 output stages

A 301 D Blockschaltung
block diagram

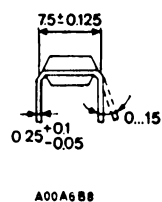


- 1 working point stabilization
- 2 1-st and 2-nd stage
- 3 feedforward
- 4 output stage switching
- 5 output stage

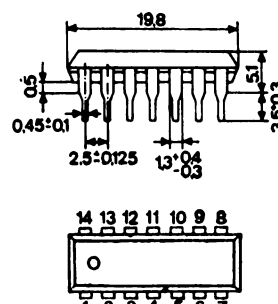
B 308 D Blockschaltung
block diagram



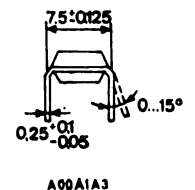
A 277 D



A 301 D



A 301 D, B 308 D, B 318 D



A 301 A

Transistorarray

Transistor array

B 340 D Integriertes Transistor aus		Integrated transistor array with 4 single	
B 341 D 4 Einzeltransistoren für industrielle Anwendungen		transistor for industrial applications	
Grenzdaten max. ratings		Informationsdaten bei characteristics at	$\vartheta_a = 25\text{ }^{\circ}\text{C}$, $U_{CE} = 5\text{ V}$
$U_{CBO} = 20$	V	$h_{21E}(T1) = 56 \dots 560^{2)}$	bei $I_C = 1\text{ mA}$
$U_{CEA} = 15$	V	$h_{21E} > 30$	at $I_C = 10\text{ }\mu\text{A}$
$U_{EBO} = 5$	V	$U_{BE} < 5$	$I_E = 100\text{ }\mu\text{A}$
$U_{C1O} = 30$	V	$h_{21EX} = 0,8 \dots 1,25$	$I_C = 1\text{ mA}$
$I_B = 5$	mA	$h_{21EY} = 210$	$I_C = 1\text{ mA}$, $f = 100\text{ MHz}$
$I_C = 10$	mA	$f_T = 210$	$I_C = 1\text{ mA}$, $f = 100\text{ MHz}$
$P_{tot} = 400$	mW ¹⁾	B 341:	
$\vartheta_a = -25 \dots +85\text{ }^{\circ}\text{C}$		$F \leq 6$	$I_C = 200\text{ }\mu\text{A}$, $f = 1\text{ kHz}$, $R_G = 2\text{ k}\Omega$
$\vartheta_I = +125\text{ }^{\circ}\text{C}$			

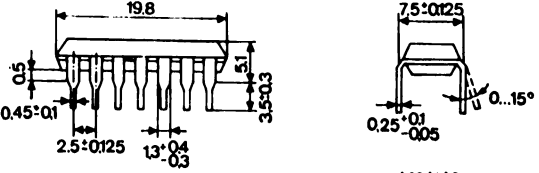
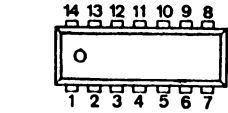
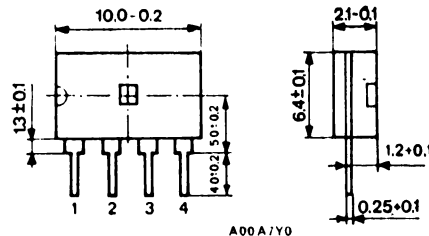
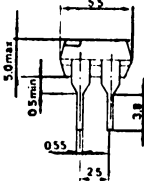
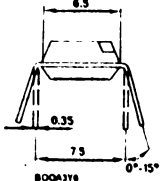
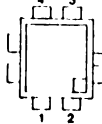
¹⁾ $\vartheta_a = 25\text{ }^{\circ}\text{C}$

²⁾ selektiert nach h_{21E} -Gruppen
selected to h_{21E} groups

Hall-Schaltkreise

Hall-circuits

B 461 G Magnetisch betätigte kontaktlose Schalter mit Freigabeingang und offenem Kollektorausgang	Magnetic non-contacting switch with strobe input and open collector output
B 462 G	

Grenzdaten max. ratings	
B 461 G	$U_S = 4,75 \dots 5,25\text{ V}$
B 462 G	$U_S = 4,75 \dots 18\text{ V}$
	$I_{O2L} \leq 30\text{ mA}$
	$U_{3H} = 5\text{ V}$
	$B_E < 65\text{ mT}$
	$B_A > 5\text{ mT}$
	$I_{SO} \leq 500\text{ }\mu\text{A}$
	$\vartheta_a = 0 \dots +70\text{ }^{\circ}\text{C}$
	
	
B 340 D	B 341 D
	
B 461 G	B 462 G
	
	
	
A 302 D	

Schwellspannungsschaltkreis

Threshold-voltage-circuit

A 302 D Schwellspannungsschaltkreis für die Verschlusszeitensteuerung in elektronischen Kameras und ähnliche Anwendungen der industriellen Elektronik

Threshold-voltage-circuit for controlling the time of exposure at electronic cameras and for similar applications of professional electronics

Grenzdaten
max. ratings

Informationsdaten
characteristics

bei
at

Rechteckimpulse square-wave pulses 10 μ s,
 $t_p/T = 0,2$, $R_{1,4} = 120 \Omega$

$$U_s = U_1 = 2,3 \dots 6,3 \text{ V}$$

$$I_2 < 1 \text{ mA}$$

$$I_4 < 60 \text{ mA}$$

$$L_{1,4} < 2 \text{ H}$$

$$U_1 < -6,3 \text{ V}$$

$$\vartheta_a = -10 \dots +55^\circ \text{C}$$

$$I_1 < 5 \text{ mA}$$

$$\alpha_a = 0,57 \dots 0,6$$

$$\alpha_a = 0,5 \dots 0,535$$

$$I_2 < 25 \text{ nA}$$

$$U_{1,sat} < 0,3 \text{ V}$$

$$I_4 < 100 \mu\text{A}$$

$$t_{v1} = 1 \mu\text{s}$$

$$t_{v2} = 0,7 \mu\text{s}$$

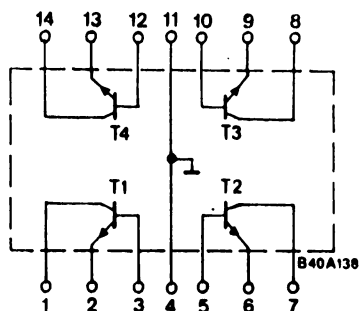
$$t_r = t_r = 50 \text{ ns}$$

$$U_2 = 0 \text{ V}$$

$$U_2 = 0 \dots 4 \text{ V}$$

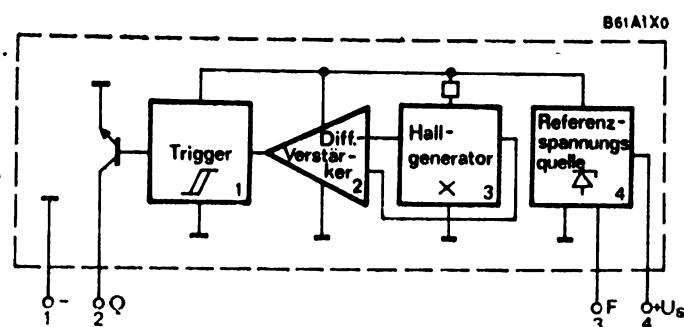
$$I_4 = 40 \text{ mA}$$

$$U_1 = U_2 = U_4 = 6 \text{ V}$$



B 340 D Innenschaltung

B 341 D internal circuit



1 trigger

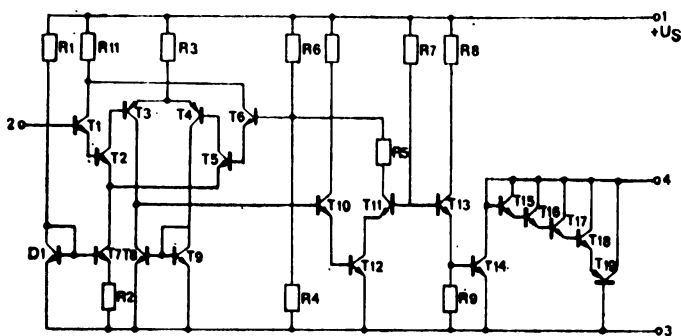
2 differential amplifier

3 hall generator

4 reference voltage supply

B 461 G Blockschaltung

block diagram



A 302 D Innenschaltung

internal circuit

Schnelle implantierte Si-Fotodioden

Implanted high speed Si-photodiodes

Typ	Grenzdaten bei max. ratings at $\vartheta_a = 25^\circ\text{C}$			Informationsdaten electrical characteristics bei at $\vartheta_a = 25^\circ\text{C}$							
	P_{tot}	U_R	I_R	$I_R^{1)}$	$I_R^{2)}$	C_{tot}	bei/at U_R	S_{PH}	bei/at λ	$\lambda_{S\text{max}}$	t_r
	mW	V	mA	nA	μA	pF	V	$\mu\text{A}/\mu\text{W}$	nm	nm	ns
SP 101	10	25	1	< 500	> 15	< 40	20	0,30 0,60 0,45	500 820 900	820	2,6
SP 102	30	25	1	< 20	$> 1,25$	< 10	20	0,30 0,60 0,45	500 820 900	820	2,4
SP 103	10	25	3	< 100	> 50	< 100	20	0,30 0,60 0,45	500 820 900	820	3

¹⁾ bei $E_e = 0$

²⁾ bei $E_v = 1000 \text{ lx}$ und einer Farbtemperatur der Strahlungsquelle von 2856 K

¹⁾ at $E_e = 0$

²⁾ at $E_v = 1000 \text{ lx}$ and a colour temperature of the emission source of 2856 K

Si-Fototransistoren

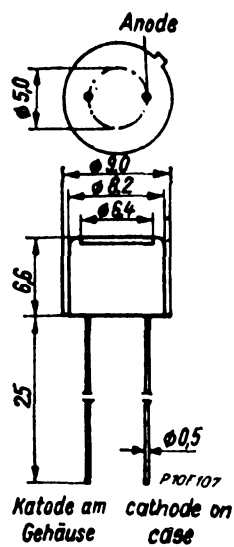
Silicon phototransistors

Typ	Kenndaten bei $\vartheta_a = 25^\circ\text{C}$ characteristics at											
	P_{tot}	U_{CE}	I_{C}	bei/at U_{CE}	E_{α}	I_{C}	bei/at U_{CE}	E_{V}	λ_{Smax}	t_{r}	t_{r}	bei/at I_{C}
	mW	V	nA	V	lx	mA	V	lx	nm	μs	μs	mA
SP 201						>0,25						
SP 201 A						1,2 ... 3,3						
SP 201 A 1						1,2						
SP 201 B	50	32	<100	15	0	2,7 ... 5,7	5	1000	780	5	5	0,25
SP 201 B 1						2,7						
SP 201 C						4,7 ... 8,4						
SP 201 C 1						4,7						
SP 201 D						>7						
SP 211						>0,25						
SP 211 A						0,4 ... 0,8						
SP 211 B	50	50	<100	25	0	0,63 ... 1,25	5	1000	850	10	10	0,8
SP 211 C						1,0 ... 2,0						
SP 211 D						1,6 ... 3,2						

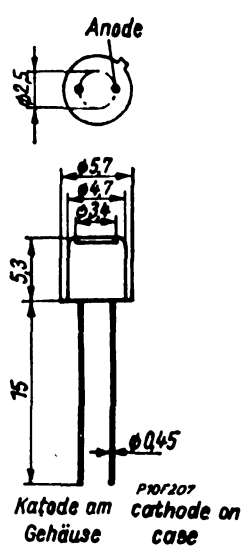
Optoelektronische Koppler

Opto-electronic couplers

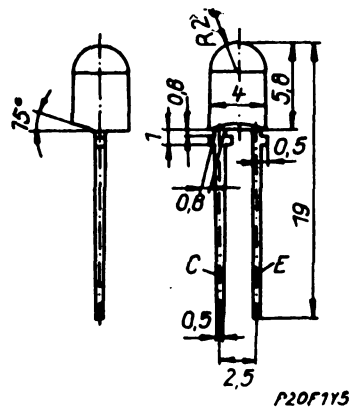
Typ	Grenzdaten max. ratings			bei at $\vartheta_a = 25^\circ\text{C}$	Empfänger receiver	Koppelement coupling element					t_r ; t_f (μs)
	U_R (V)	I_F (mA)	P_{tot} (mW)			U_{CE} (V)	U_R (V)	U_{IO} (kV)	Übertra- gungsfaktor	transmission factor	
MB 101	2	50	50		Fototransistor	15		5	4 %		5,0
MB 104 A	6	40	200		Fototransistor	32		4	40 %		2,0
MB 104 B	6	40	200		Fototransistor	32		4	100 %		2,0
MB 104 C	6	40	200		Fototransistor	32		4	160 %		2,0
MB 110	3	100	50		Fotodiode		50	2	2 %		0,7
MB 111	3	30	100		Fotodiode		3	2,8			0,1



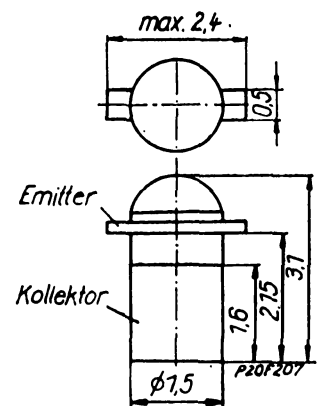
SP 101, SP 103



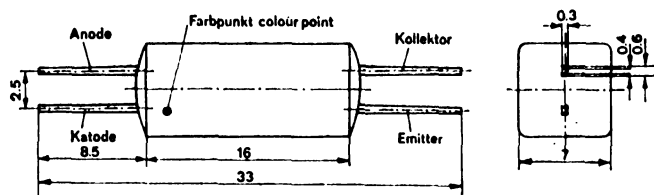
SP 102



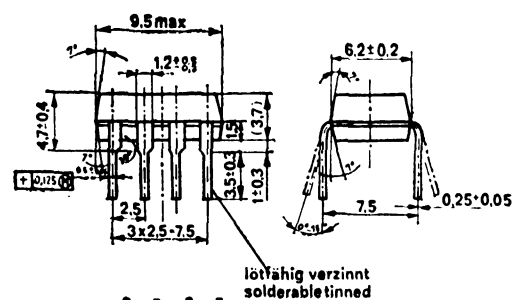
SP 201



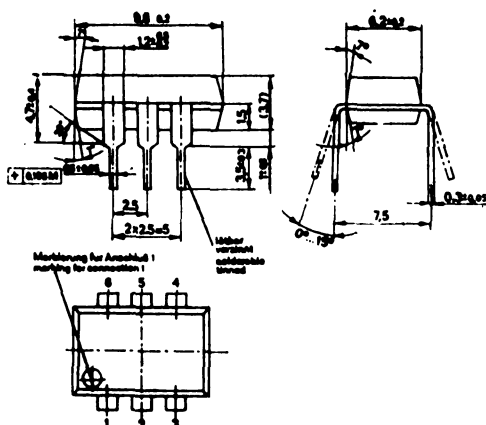
SP 211



MB 101



MB 111



MB 104, MB 110

Infrarot-Emitterdioden

Infrared-emitting diodes

Typ	Grenzdaten bei max. ratings at $\vartheta_a = 25^\circ\text{C}$				Informationsdaten bei electrical characteristics at $\vartheta_a = 25^\circ\text{C}$								
	P_{tot}	U_R	I_F	I_{FRM}	U_F	bei at I_F	λ_P	$\Delta\lambda$	I_a	bei at I_F	t_r	t_r	bei at I_{FRM}
	mW	V	mA	mA	V	mA	nm	nm	$\mu\text{W/sr}$	mA	ns	ns	mA
VQ 110									> 200	50			
VQ 110 B	75	2	50	100	$< 1,5$	50	940	75	> 800	50	< 1000	< 1000	100
VQ 110 C									> 1800	50			
									P_a				
									μW				
VQ 120 A									> 400	50			
VQ 120 B	150	2	100		$< 1,5$	50	940	60	> 700	50	< 2000	< 2000	100
VQ 120 C									> 1000	50			

Lichtemitterdioden

Light-emitting diodes

Typ	Grenzdaten max. ratings		Kenndaten bei characteristics at $\vartheta_a = 25^\circ\text{C}$						
	U_R	I_F	U_F	bei at	I_F	λ_{max}	I_v	Farbe	colour
	V	mA	V		mA	nm	mcd		
VQA 12	5	30	$< 1,8$		20	630 ... 690	0,1	rot	red
VQA 13 ¹⁾	5	50	$< 1,8$		20	630 ... 690	0,4	rot	red
VQA 13 A ¹⁾	5	50	$< 1,8$		20	630 ... 690	0,7	rot	red
VQA 13 B ¹⁾	5	50	$< 1,8$		20	630 ... 690	1,3	rot	red
VQA 13-12 ²⁾	5	50	$< 1,8$		20	630 ... 690	0,4	rot	red
VQA 13-A ... D ²⁾	5	50	$< 1,8$		20	630 ... 690	0,7 ... 4,0	rot	red
VQA 15	5	40	$< 1,8$		20	630 ... 690	0,4	rot	red
VQA 15 A ... C	5	40	$< 1,8$		20	630 ... 690	0,4 ... 0,9	rot	red
VQA 23	5	50	$< 3,0$		20	555 ... 570	0,6	grün	green
VQA 23 A ... D	5	50	$< 3,0$		20	555 ... 570	0,6 ... 4,0	grün	green
VQA 23-13 ³⁾	5	50	$< 3,0$		20	555 ... 570	0,6	grün	green
VQA 23 1 A ... D ³⁾	5	50	$< 3,0$		20	555 ... 570	0,6 ... 4,0	grün	green
VQA 25	5	30	$< 3,0$		20	555 ... 570	0,4	grün	green
VQA 25 A ... F	5	30	$< 3,0$		20	555 ... 570	0,4 ... 3,0	grün	green
VQA 33	5	50	$< 2,5$		20	580 ... 600	0,6	gelb	yellow
VQA 33 A ... D	5	50	$< 2,5$		20	580 ... 600	0,6 ... 4,0	gelb	yellow
VQA 35	5	30	$< 2,5$		20	580 ... 600	0,4	gelb	yellow
VQA 35 A ... F	5	30	$< 2,5$		20	580 ... 600	0,4 ... 3,0	gelb	yellow

- ¹⁾ Farblose Verkappung
²⁾ Roteingefärbte Verkappung
³⁾ Glasklare Verkappung

- ¹⁾ colourless encapsulation
²⁾ red-inked encapsulation
³⁾ Pellucid seal

Lichtemitteranzeigen Light-emitting displays

Typ	Grenzdaten max. ratings				Kenndaten characteristics	bei at	$\vartheta_a = 25^\circ\text{C}$				
	P_{tot}	$I_F^{1)}$	$I_{\text{FRM}}^{1)}$	$U_R^{1)2)}$	U_F	bei at I_F	λ_{max}	I_v	bei at I_F	Anzeige- art display typ	h
	mW	mA	mA	V	V	mA	nm	μcd	mA		mm
VQB 37	80	5	50	<3	<1,9 ¹⁾	7	630 ... 690	25	7	7 Segment	3
VQB 71	410	15	100	<4	<3,6 ³⁾	10	630 ... 690	150	10	7 Segment	7
VQB 73	220	15	100	<4	<3,6 ³⁾	10	630 ... 690	150	10	+, ., —	7

1) je Segment und je Dezimalpunkt

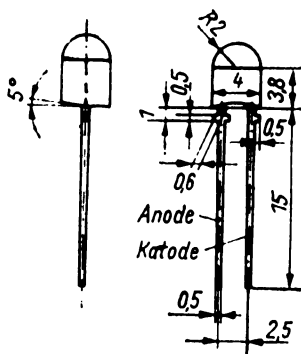
1) each segment and each decimal point

2) bei $\vartheta_a = 25 \dots 70^\circ\text{C}$

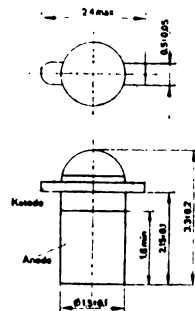
2) at $\vartheta_a = 25 \dots 70^\circ\text{C}$

3) je Segment

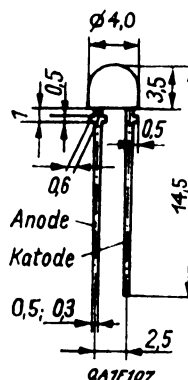
3) each segment



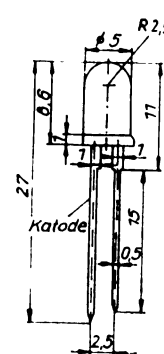
VQ 110



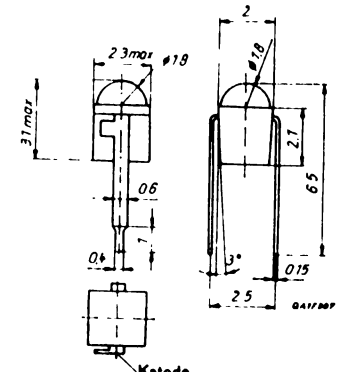
VQ 120



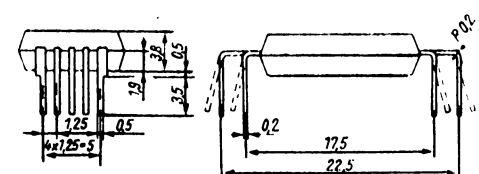
VQA 12



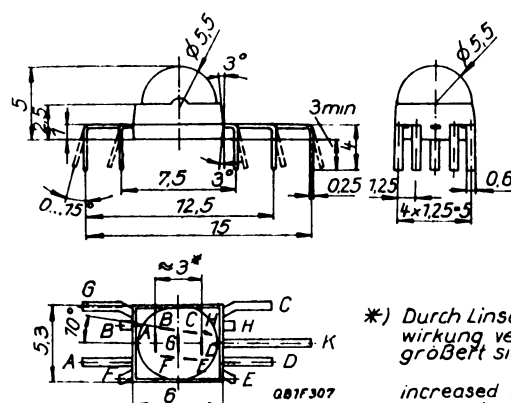
VQA 13
VQA 13-1
VQA 23
VQA 23-1
VQA 33



VQA 15
VQA 25
VQA 35

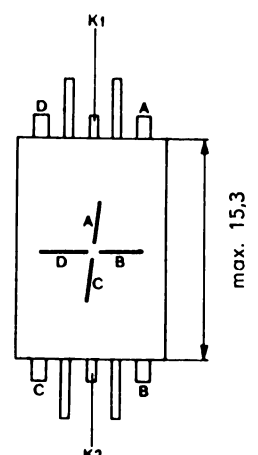
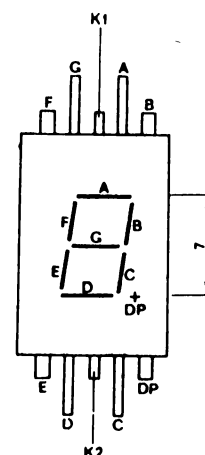


VQB 71/A



VQB 37

*) Durch Lin-
sen-
wirkung ver-
größert sichtbar
increased by
lens design



VQB 73

Si-npn-NF-Transistoren

n-p-n AF Si-transistors

Typ	Grenzdaten max. ratings					bei $\vartheta_a = 25^\circ\text{C}$ at $\vartheta_a = 45^\circ\text{C}^{**}$					elektr. Kenndaten electrical characteristics					bei $\vartheta_a = 25^\circ\text{C}$ at				
	P_{tot}	U_{CBO}	U_{CEO}	U_{EBO}	I_C		$h_{21E}^{(2)}$	bei at U_{CE}	I_C	$f_T^{(3)}$	F	bei at U_{CE}	I_C	f		R_g	I_{CBO}	bei at U_{CB}		
	mW	V	V	V	mA			V	mA	MHz	dB	V	mA	kHz		k Ω	μA	V		
SC 236	200	30	20	5	100		56 ... 560	6	2	170 ¹⁾							<0,1	30		
SC 237	200	50	45	6	100		56 ... 560	6	2	170 ¹⁾	<8	6	0,2	1		2	<0,1	50		
SC 238	200	30	20	5	100		56 ... 1120	6	2	170 ¹⁾	<8	6	0,2	1		2	<0,1	30		
SC 239	200	30	20	5	100		112 ... 1120	6	2	170 ¹⁾	<4	6	0,2	0,03 ... 15		2	<0,1	30		
SC 239 s	200	30	20	5	100		112 ... 1120	6	2	170 ¹⁾	<4 ^{*)}	6	0,2	0,03 ... 15		2	<0,1	30		
SCE 237**	150 ⁴⁾	50	45	5	100		112 ... 560	6	2	>50	≤ 10	6	0,2	1		2	<0,3	50		
SCE 238**	150 ⁴⁾	30	20	5	100		112 ... 1120	6	2	>50	≤ 10	6	0,2	1		2	<0,1	30		
SCE 239**	150 ⁴⁾	30	20	5	100		112 ... 1120	6	2	>50	≤ 4	6	0,2	0,03 ... 15		2	<0,1	30		

*) Zusätzliche Garantie eines Rauschfaktors im Frequenzbereich von 15 ... 50 Hz $U_n = 0,135 \mu\text{V}$
(Rauschspannung am Eingang des Transistors)

*) Guaranteed noise factor at frequency range 15 ... 50 Hz $U_n = 0,135 \mu\text{V}$
(noise voltage at the transistor input)

Typ	Grenzdaten max. ratings					bei $\vartheta_a = 25^\circ\text{C}$ at					elektr. Kenndaten electrical characteristics					bei $\vartheta_a = 25^\circ\text{C}$ at				
	P_{tot}	U_{CBO}	U_{CEO}	U_{EBO}	I_C	I_C	$h_{21E}^{(2)}$	bei at U_{CE}	I_C	$f_T^{(3)}$	F	bei at U_{CE}	I_C	f		R_g	I_{CBO}	bei at U_{CB}		
	mW	V	V	V	mA	mA		V	mA	MHz	dB	V	mA	kHz		k Ω	μA	V		
SC 307	250	50	45	6	100	200	56 ... 560	6	2	300 ³⁾	<8	6	0,2	1		2	0,1	45		
SC 308	250	30	25	5	100	200	56 ... 1120	6	2	300 ³⁾	<8	6	0,2	1		2	0,1	30		
SC 309	250	30	25	5	100	200	112 ... 1120	6	2	300 ³⁾	<4	6	0,2	0,03 ... 15		2	0,1	30		

1) $R_{BE} = 1 \text{ k}\Omega$

3) typischer Wert

2) selektiert nach Stromverstärkungsgruppen
selected by current-gain groups
 h_{12E} bei/at $f = 1 \text{ kHz}$

4) $\vartheta_a = 45^\circ\text{C}$

Si-npn-HF-Transistoren für Videoendstufen

n-p-n RF Si-transistors for video output stages

Typ	Grenzdaten max. ratings					bei $\vartheta_a = 25^\circ\text{C}$ at					elektr. Kenndaten electrical characteristics					bei $\vartheta_a = 25^\circ\text{C}$ at				
	P_{tot}	U_{CBO}	U_{CEO}	U_{EBO}	I_C	R_{thJE}	h_{21E}	bei/at U_{CE}	f_T	U_{CEsat}	bei/at I_B	C_{22E}	I_{CBO}	bei/at U_{CB}						
	W	V	V	V	mA	K/W		V	mA	MHz	V	mA	pF	nA	V					
SF 357	6 ¹⁾	160	160	5	100	<10	>25	10	30	>60	<1	30	6	4,5	<50	100				
SF 358	6 ¹⁾	250	250	5	100	<10	>25	10	30	>60	<1	30	6	4,5	<50	200				
SF 359	6 ¹⁾	300	300	5	100	<10	>25	10	30	>60	<1	30	6	4,5	<50	250				
SF 369	2 ²⁾	250	250	5	30	<20	>50	10	30	>60	1	30	6	4,5	<50	200				

1) $\vartheta_C = 90^\circ\text{C}$

2) $\vartheta_C = 110^\circ\text{C}$

Si-npn-HF-Transistoren

n-p-n RF Si-transistors

Typ	Grenzdaten max. ratings					bei $\vartheta_a = 25^\circ\text{C}$ at $\vartheta_a = 45^\circ\text{C}^{**}$					elektr. Kenndaten electrical characteristics					bei $\vartheta_a = 25^\circ\text{C}$ at $\vartheta_a = 25^\circ\text{C}$				
	P_{tot}	U_{CBO}	U_{CEO}	U_{EBO}	I_C	$h_{21E}^{(6)}$	bei at U_{CE}	I_C	f_T	U_{CEsat}	bei at I_C	I_B	F	bei at I_C	f	I_{CBO}	bei at U_{CB}			
	mW	V	V	V	mA		V	mA	MHz	V	mA	mA	dB	mA	kHz MHz*	μA	V			
SF 126	600	33	20	7	500	18...560	2	50	$>60^5)$	$<0,5$	150	15	4,5	0,2	1	$<0,1$	33			
SF 127	600	66	30	7	500	18...560	2	50	$>60^5)$	$<0,5$	150	15	4,5	0,2	1	$<0,1$	66			
SF 128	600	100	60	7	500	18...560	2	50	$>60^5)$	$<0,5$	150	15	4,5	0,2	1	$<0,1$	100			
SF 129	600	120	80	7	500	18...280	2	50	$>60^5)$	$<0,5$	150	15				$<0,06$	100			
SF 136	300	20	12	5	200	18...560	1	10	$>300^4)$	$<0,3$	10	1	4,8	5	36*	$<0,1$	20			
SF 137	300	40	20	5	200	18...560	1	10	$>300^4)$	$<0,3$	10	1	4,8	5	36*	$<0,1$	40			
SF 225	200	40	25	4	25	>40	10	1	500 ¹⁾				<5	1	200	$<0,5$	40			
SF 235	200	40	25	4	25	>28	10	1	400 ¹⁾				<4	1	100*	$<0,5$	40			
SF 240	160	40	30	4	25	30...150	10	4	430 ²⁾				3	4	36*	$<0,5$	40			
SF 245	200	40	25	4	25	>38	10	7	780 ³⁾				3	2	200*	$<0,5$	40			
SFE 235**	150 ⁷⁾	40	25	4	25	>28	10	1					<4	1	100	$<0,5$	40			
SFE 245**	150 ⁷⁾	40	25	4	25	>38	10	7					3	2	200	$<0,5$	40			

1) $U_{CE} = 10\text{ V}$, $I_C = 1\text{ mA}$, $f = 100\text{ MHz}$

2) $U_{CE} = 10\text{ V}$, $I_C = 4\text{ mA}$, $f = 100\text{ MHz}$

3) $U_{CE} = 10\text{ V}$, $I_C = 7\text{ mA}$, $f = 100\text{ MHz}$

4) $U_{CE} = 10\text{ V}$, $I_C = 10\text{ mA}$, $f = 100\text{ MHz}$

5) $U_{CE} = 10\text{ V}$, $I_C = 10\text{ mA}$, $f = 15\text{ MHz}$

6) selektiert nach Stromverstärkungsgruppen
selected by current-gain groups

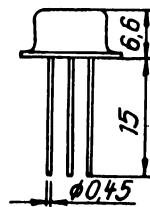
h_{12e} bei/at $f = 1\text{ kHz}$

7) $\vartheta_a = 45^\circ\text{C}$



SC 236...
SC 239
SC 307...
SC 309
SF 235

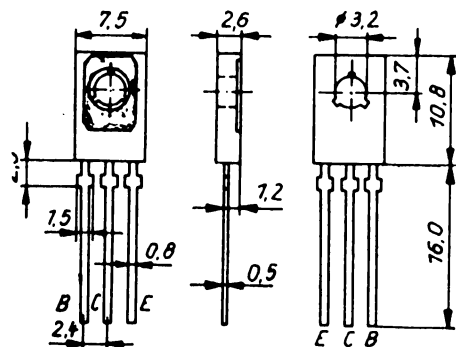
SF 225
SF 240,
SF 245



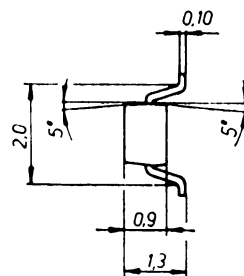
SF 126...
SF 129



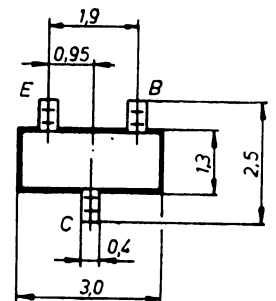
SF 136...
SF 137



SF 357... SF 359
SF 369



SCE 237... SCE 239
SFE 235... SFE 245



Si-npn-Schalttransistoren

n-p-n Si-switching transistors

Typ	Grenzdaten max. ratings					bei $\vartheta_a = 25^\circ\text{C}$ at $\vartheta_a = 45^\circ\text{C}^*$					elektr. Kenndaten electrical characteristics					bei $\vartheta_a = 25^\circ\text{C}$ at $\vartheta_a = 25^\circ\text{C}$				
	P_{tot}	U_{CBO}	U_{CEO}	U_{EB0}	I_{C}	$h_{21\text{E}}$	bei at	I_{C}	U_{CEsat}	bei at	I_{B}	t_{on}	t_{off}	bei at	I_{CBO}	bei at				
	mW	V	V	V	mA		U_{CE} V	mA	V	I_{C} mA	mA	ns	ns	I_{C} mA	μA	U_{CE} V				
SS 106	300	25	15	5	200	18...560	1	10	<0,5	10	1	<40	<75	10	<0,05	15				
SS 108	300	40	15	5	200	18...560	1	10	<0,5	10	1	<40	<75	10	<0,05	20				
SS 109	300	20	15	5	200	18...280	0,7	100	<0,5	100	10	<40	<75	10	<0,05	15				
SS 216	200	20	15	5	100	18...280	0,5	30	<0,45	30	3	22	280	10	<0,1	20				
SS 218	200	20	15	5	100	18...280	0,5	30	<0,45	30	3	<35	<60	10	<0,1	20				
SS 219	200	20	15	5	100	18...280	0,5	30	<0,45	30	3	<35	<30	10	<0,1	20				
SSE 216*	150 ¹⁾	20	15	5	100	56...280	0,5	30	<0,45	30	3	22	280	10	<0,1	20				
SSE 219*	150 ¹⁾	20	15	5	100	56...280	0,5	30	<0,45	30	3	<35	<30	10	<0,1	20				
SSY 20	700	60	40	5	600	8...71	1,3	500	<1	500	50	<50	<100	500	<0,2	50				

¹⁾ $\vartheta_a = 45^\circ\text{C}$

Si-npn-Spezialtransistoren zur Ansteuerung von Ziffernanzeigeröhren

n-p-n Si-special transistors for driving numerical display tubes

Typ	Grenzdaten bei max. ratings at $\vartheta_a = 25^\circ\text{C}$						elektr. Kenndaten electrical characteristics at $\vartheta_a = 25^\circ\text{C}$							
	P_{tot}	U_{CBO}	U_{CEV}	bei at	U_{EBO}	I_{C}	$h_{21\text{E}}$	bei at	I_{C}	U_{CEsat}	bei at	I_{B}	I_{CEV}	bei at
	mW	V	V	$-U_{\text{BE}}$ V	V	mA		U_{CE} V	mA	V	I_{C} mA	μA	μA	U_{CE} V
SS 200	150	70	70	1	5	30	≥ 32	3	10	0,6	1	31	< 1	70
SS 201	150	100	100	1	5	30	≥ 32	3	10	0,6	1	31	< 1	100
SS 202	150	120	120	1	5	30	≥ 32	3	10	0,6	1	31	< 1	120

Si-npn-Leistungstransistoren

n-p-n Si-power transistors

Typ	Grenzdaten bei $\vartheta_j = -10 \dots +120^\circ\text{C}$ max. ratings at					elektr. Kenndaten bei $\vartheta_a = 25^\circ\text{C}$ electrical characteristics at								
	P_{tot}	U_{CESM}	U_{CEO}	I_{C}	I_{BM}	$h_{21\text{E}}$	bei/at U_{CE}	I_{C}	U_{CEsat}	U_{BEsat}	bei/at I_{C}	I_{B}	I_{CES}	bei/at U_{CE}
	W	V	V	A	A		V	A	V	V	A	A	mA	V
SD 168	12,5 ²⁾		300	3,0	2,5	>7,5	5	0,2	<3,0	<1,5	1,0	0,2	<3,0 ³⁾	300
SD 600	10,0 ¹⁾	120	80	3,0	1,0	>15	10	1,0	<1,5	<1,5	1,0	0,2	<0,5	120
SD 601	10,0 ¹⁾	60	50	3,0	1,0	>20	6	1,0	<1,0	<1,0	1,0	0,1	<0,2	60
SD 602	10,0 ¹⁾	120	80	3,0	1,0	>20	6	1,0	<1,0	<1,0	1,0	0,1	<0,2	120

¹⁾ $\vartheta_c \leq 80^\circ\text{C}$

²⁾ $\vartheta_c \leq 95^\circ\text{C}$

³⁾ I_{CEO}

Si-npn-Leistungsschalttransistoren

n-p-n Si-switching power transistors

Typ	Grenzdaten bei max. ratings at $\theta_I = -10 \dots +115^\circ\text{C}$						elektr. Kenndaten bei electrical characteristics at $\theta_a = 25^\circ\text{C}$									
	P_{tot}	U_{CESM}	U_{CE0}	$I_{C(AV)}$	I_{CM}	I_{BM}	h_{21E}	bei/at U_{CE}	I_C	U_{CEsat}	U_{BEsat}	bei/at I_C	I_B	t_r	I_{CES}	bei/at U_{CE}
	W	V	V	A	A	A		V	A	V	V	A	A	μs	mA	V
SU 160	12,5 ¹⁾	1500	700	5,0	7,5	4,0	$>2,25$	5	4,5	$<5,0$	$<1,5$	4,5	2,0	$<1,0^3$	$<1,0$	1500
SU 161	10,0 ²⁾	1500	350	2,5	3,0	2,5	$>2,0$	5	2,0	$<5,0$	$<1,5$	2,0	1,0	$<1,0^4$	$<3,0$	1500
SU 165	10,0 ²⁾	900	350	2,5	3,0	2,5	$>5,0$	5	0,5	$<3,0$	$<1,5$	1,0	0,2	$<5,0^5$	$<1,0$	900

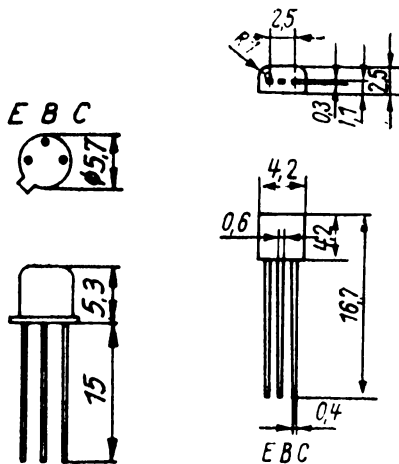
1) $\theta_c \leq 95^\circ\text{C}$

2) $\theta_c \leq 90^\circ\text{C}$

3) $I_{Cend} = 4,5\text{ A}$, $I_{Bend} = 2,0\text{ A}$, $t_s \approx 10\text{ }\mu\text{s}$

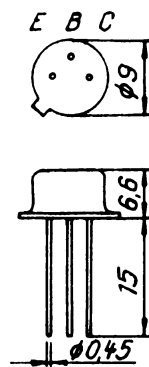
4) $I_{Cend} = 2,0\text{ A}$, $I_{Bend} = 1,0\text{ A}$, $t_s \approx 10\text{ }\mu\text{s}$

5) t_{off} $I_C = 1,0\text{ A}$, $I_B = 0,2\text{ A}$, $-I_B = 0,4\text{ A}$, $U_{CC} = 250\text{ V}$

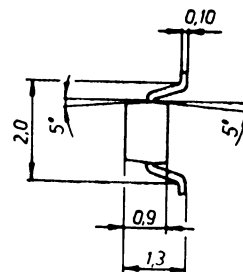


SS 106... SS 109

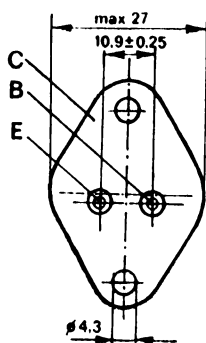
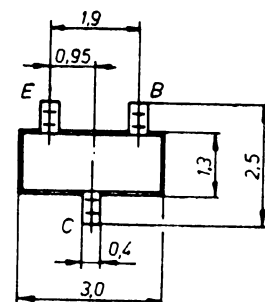
SS 216... SS 219
SS 200... SS 202



SSY 20



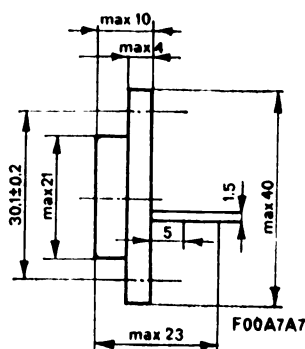
SSE 216, SSE 219



SD 168

SD 600...SD 602

SU 160...SU 165



F00A7A7

Si-MOS-Feldeffekttransistoren (n-Kanal-Verarmungstyp)

Si-MOS field-effect transistors (n-channel depletion-type)

Typ	Grenzdaten max. ratings		bei at $\vartheta_a = 25\text{ }^{\circ}\text{C}$		Informationsdaten electrical characteristics					bei at $\vartheta_a = 25\text{ }^{\circ}\text{C}$		R_s $T\Omega$
	P_{tot} mW	U_{DS} V	bei at $-U_{GS}$ V	U_{GS} V	U_{DG} V	I_D mA	I_D mA	Y_{21} mS	bei at U_{DS} V	$-U_T$ V	bei at I_D μA	
SM 103	150	20	12	$-15/+5$	32	15	3 ... 12	$>1,3$	8	<12	10	>1
SM 104	150	20	10	$-15/+5$	30	15	1,5 ... 6,5	$>1,0$	8	<8	10	>1

Si-MOS-Feldeffekttransistoren (p-Kanal-Anreicherungstyp)

Si-MOS field-effect transistors (p-channel enhancement-type)

Typ	Grenzdaten max. ratings		bei at $\vartheta_a = 25\text{ }^{\circ}\text{C}$		Informationsdaten electrical characteristics					bei at $\vartheta_a = 25\text{ }^{\circ}\text{C}$		C_{ges} pF	R_{DS} Ω
	P_{tot} mW	U_{DS} U_{DS} V	U_{GS} U_{DG} V	U_{DG} V	U_{SB} V	$-I_D$ I_{DRM}^* mA	$-I_D$ mA	Y_{21} mS	bei at $-U_{DS}$ V	$-U_T$ V	bei at $-I_D$ μA		
SMY 50	225	$-31/+0,3$	$-31/+0,3$	± 31	$-15/+0,3$	25	10	2	10	3 ... 6	10	<12	150
SMY 51 ¹⁾	240	$-31/+0,3$	$-31/+0,3$	± 31	0	20	12	2	10	3 ... 6	10	<12	150
SMY 52	300	$-31/+0,3$	$-31/+0,3$	± 31	$-15/+0,3$	60	50	12,5	10	3 ... 6	10	<38	35
SMY 60 ³⁾	240	$-25/+0,3$	$-25/+0,3$	± 25	$-15/+0,3$	20				$>2,8$	10	<10	
U 105 D ²⁾	400	$-31/+0,3$	$-31/+0,3$	± 31	0	25	>3		2	3 ... 6	10	<12	150

- ¹⁾ Doppeltransistor
- ²⁾ 6-fach-Transistor (MOS-Schaltkreis)
- ³⁾ Doppeltransistor ohne Gateschutzdioden,
getrennter Substratanschluß

- ¹⁾ dual transistor
- ²⁾ six-transistor MOS circuit
- ³⁾ dual transistor without gate protecting diodes with
isolated bulk connexion

Ge-pnp-HF-Transistoren

p-n-p RF Ge-transistors

Typ	Grenzdaten bei max. ratings at					elektr. Kenndaten electrical characteristics										
	$\vartheta_a = 25\text{ }^{\circ}\text{C}$					bei at $\vartheta_a = 25\text{ }^{\circ}\text{C}$										
	P_{tot}	$-U_{CB0}$	$-U_{CE0}$	$-U_{EB0}$	$-I_C$	h_{21E}	bei at $-U_{CE}$	$-I_C$	f_T	F	G_{pb}	bei at $-U_{CE}$	$-I_C$	f	$-I_{CBO}$	bei at $-U_{CE}$
	mW	V	V	V	mA		V	mA	MHz	dB	dB	V	mA	MHz	μA	V
GF 145	60	20	15	0,3	10	>10	12	1,5	600 ¹⁾	<9	>9	12	1,5	800	<8	20
GF 147	60	20	15	0,3	10	>10	10	2	650 ²⁾	<6	$>11,5$	10	2	800	<8	20

- ¹⁾ $-U_{CE} = 12\text{ V}$, $-I_C = 1,5\text{ mA}$, $f = 1000\text{ MHz}$
- ²⁾ $-U_{CE} = 10\text{ V}$, $-I_C = 2\text{ mA}$, $f = 1000\text{ MHz}$

Ge-pnp-Leistungstransistoren

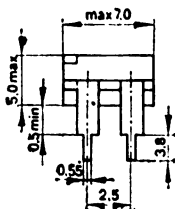
p-n-p Ge-power transistors

Typ	Grenzdaten bei $\theta_a = 25^\circ\text{C}$						elektr. Kenndaten electrical characteristics										bei $\theta_a = 25^\circ\text{C}$	
	max. ratings at																at	
	P_{Tot}	$-U_{\text{CSO}}$	$-U_{\text{CER}}$	bei at R_{BE}	$-U_{\text{ES0}}$	$-I_{\text{C}}$	$h_{21\text{E}}$	bei at $-U_{\text{CE}}$	$-I_{\text{C}}$	f_{T}	$-U_{\text{CESat}}$	bei at $-I_{\text{C}}$	$-I_{\text{B}}$	t_{on}	t_{off}	$-I_{\text{CES}}$	bei at $-U_{\text{CE}}$	
	W	V	V	Ω	V	A		V	A	kHz	V	A	A	μs	μs	mA	V	
GD 160	5,3 ¹⁾	20	18	50	10	3	18...90	2	1,5	$>180^2)$	$<0,6$	3	0,5			$<1,5$	20	
GD 170	5,3 ¹⁾	33	30	50	10	3	18...90	2	1,5	$>180^2)$	$<0,6$	3	0,5			<1	33	
GD 175	5,3 ¹⁾	50	48	50	10	3	18...90	2	1,5	$>180^2)$	$<0,6$	3	0,5			<1	48	
GD 180	5,3 ¹⁾	66	60	50	10	3	18...90	2	1,5	$>180^2)$	$<0,6$	3	0,5			<1	60	
GD 240	10 ¹⁾	30	25	50	10	3	18...140	2	2	$>250^3)$	$<0,6$	3	0,5			$<2,5$	30	
GD 241	10 ¹⁾	40	35	50	20	3	18...140	2	2	$>250^3)$	$<0,6$	3	0,5	<30	<16	$<2,5$	40	
GD 242	10 ¹⁾	50	48	50	20	3	18...140	2	2	$>250^3)$	$<0,6$	3	0,5	<40	<22	$<2,5$	50	
GD 243	10 ¹⁾	65	60	50	20	3	18...90	2	2	$>250^3)$	$<0,6$	3	0,5	<44	<24	$<2,5$	65	
GD 244	10 ¹⁾	75	70	50	20	3	18...90	2	2	$>250^3)$	$<0,6$	3	0,5	<32	<34	$<2,5$	75	

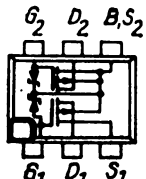
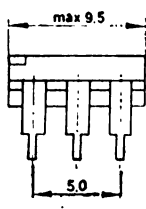
1) $\theta_c = 25^\circ\text{C}$

2) $-U_{\text{CE}} = 6\text{ V}$, $-I_{\text{C}} = 0,3\text{ A}$

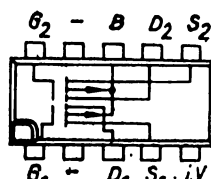
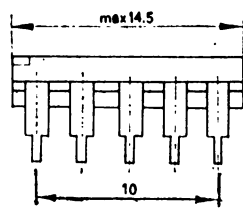
3) $-U_{\text{CE}} = 6\text{ V}$, $-I_{\text{C}} = 0,1\text{ A}$



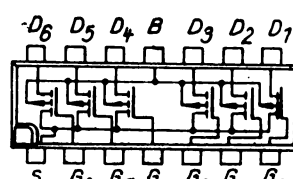
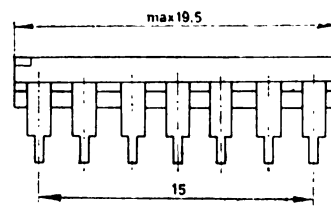
SMY 50
SMY 52



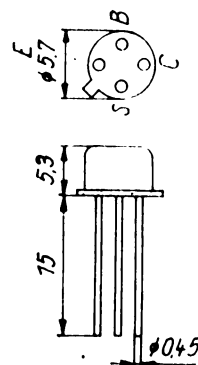
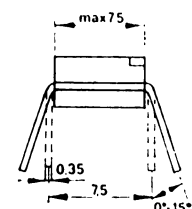
SMY 51



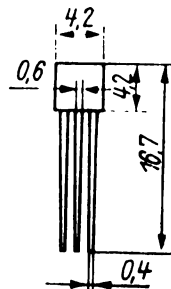
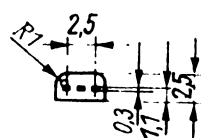
SMY 60



U 105 D

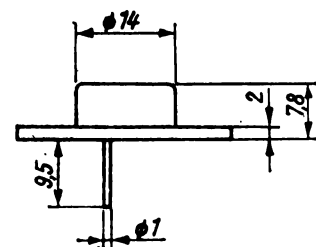
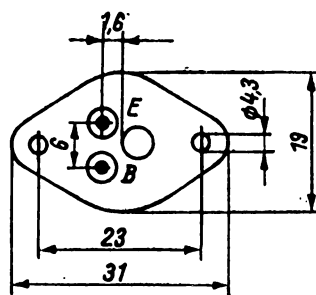


GF 145
GF 147

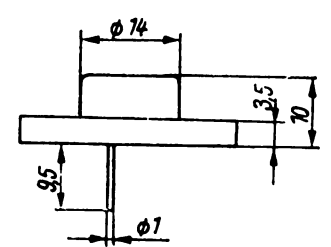
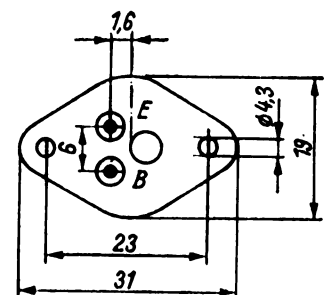


DGS

SM 103, SM 104



GD 160 ... GD 180



GD 240 ... GD 244

Si-Varaktordioden

Si-varactor diodes

Typ	Kenndaten bei $\vartheta_a = 25^\circ\text{C}$ characteristics at													
	P_{in}	U_{RRM}	I_F	$U(BR)$	bei/at	c_i	f_a	bei/at	L_s	t_s	bei/at	C_c	R_{thjc}	
	W	V	mA	V	I_R μA	pF	GHz	U_R V	nH	ns	U_R V	pF	K/W	
SAZ 54	6	90	10	>90	100	4,0...8,0	>20	6	<2	>12	6	0,6	<10	
SAZ 61	1,5	60	10	>60	10	0,5...1,0	>100	6	<1,5	>3	6	0,45	<100	
SAZ 71	1	30		>30	10	0,3...0,5	>150	6	<1,5			0,45	<200	

Si-Schaltdioden

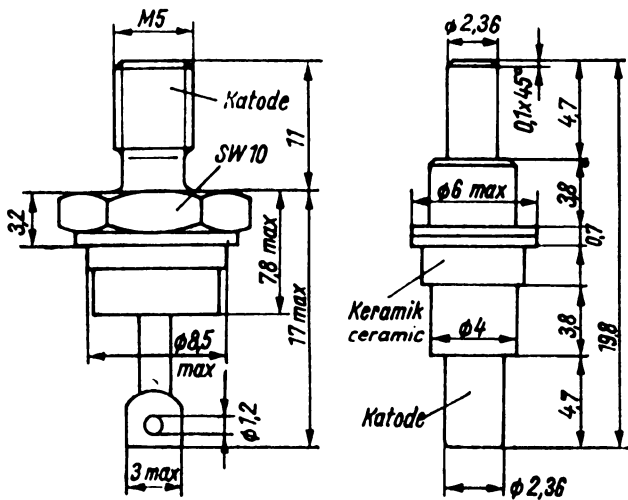
Si-switching diodes

Typ	Grenzdaten bei max. ratings at $\vartheta_a = 45^\circ\text{C}$							Informationsdaten electrical characteristics at $\vartheta_a = 25^\circ\text{C}$					
	P_{tot}	U_R	U_{RRM} U_{RM}^*	I_F	I_{FRM} I_{FM}^*	I_{FSM}	I_o	U_F	bei at I_F	I_R	bei at U_R	C_{tot}	t_{rr}
	mW	V	V	mA	mA	mA	mA	V	mA	μA	V	pF	ns
SAY 12	430	50	75	300	600	2000	200	<1	200	<0,1	50	<4 ¹⁾	<4 ²⁾
SAY 16	430	30	35	300	600	2000	200	<1	200	<0,1	30	<4 ¹⁾	<4 ²⁾
										<5	35		
SAY 17	300	50	60	175	350	2000	115	<1	100	<0,1	50	<3 ¹⁾	<2 ²⁾
										<5	60		
SAY 18	300	25	35	115	225	2000	75	<1	30	<0,07	25	<4 ¹⁾	<2 ²⁾
										<5	35		
SAY 20	300	15	20	75	150	2000	50	<1	10	<0,05	15	<4 ¹⁾	<4 ²⁾
										<5	20		
SAY 30	150 ⁴⁾	25	30*	30	60*	150		<0,81 >0,5	3 0,1	<0,04	25	<8 ³⁾	<65 ²⁾
SAY 32	150 ⁴⁾	25	30*	50	100*	250		<1	15	<0,04	25	<8 ³⁾	<65 ²⁾
SAY 40	150 ⁴⁾	15	20*	20	40*	100		<0,84 >0,5	3 0,1	<0,06	15	<8 ³⁾	<10 ²⁾
SAY 42	150 ⁴⁾	15	20*	30	60*	150		<1	10	<0,06	15	<8 ³⁾	<10 ²⁾
SAY 73 ⁵⁾	430	50	75	300	600	2000	200	<1	200	<0,1	50	<4 ¹⁾	<4 ²⁾
SA 403	100 ⁴⁾	25	30*	30	60*	150		<0,81 >0,5	3 0,1	<0,04	25	<8 ³⁾	<65 ²⁾
SA 418	100 ⁴⁾	80 ⁴⁾		100 ⁴⁾				<1,2	100	<0,5	80	<8 ³⁾	<1000 ²⁾

1) $U_R = 0\text{ V}$, $f = 1\text{ MHz}$, $U_{HF} = 50\text{ mV}$ 2) at switching from $I_F = 10\text{ mA}$ to $U_R = 6\text{ V}$
measured at $I_R = 1\text{ mA}$, $R_L = 50\ \Omega$ 3) beim Schalten von $I_F = 10\text{ mA}$ auf $U_R = 6\text{ V}$
gemessen bei $I_R = 1\text{ mA}$, $R_L = 50\ \Omega$ 3) $U_R = 0\text{ V}$, $f = 0,5\text{ MHz}$ 4) $\vartheta_a = 25^\circ\text{C}$ 4) $\vartheta_a = 25^\circ\text{C}$

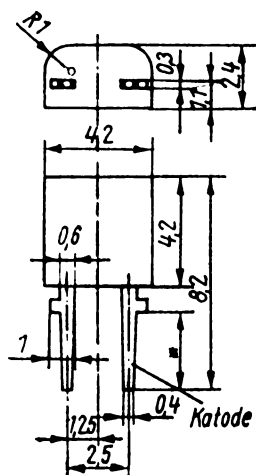
5) Speziell für Rechentechnik, hohe Stabilität der Durchlaßspannung

5) specifically for computing technique, high stability of forward voltage

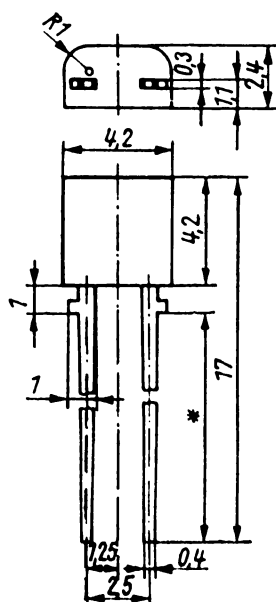


SAZ 54

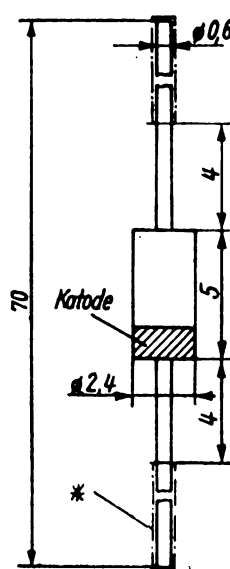
SAZ 61, SAZ 71



SAY 30 ... SAY 42



SAY 16 L 2 ... 20 L 2
SAY 12 L 2, SAY 73 L 2
Farbkennzeichnung
auf Stirnfläche
wie Bauform B
SAY 73 L 2 weiß
Colour coding on
face as B design
SAY 73 L 2 white

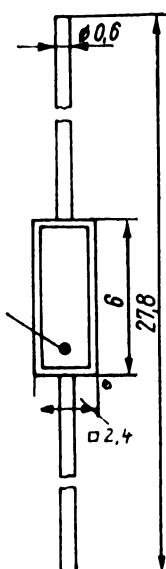


SAY 16 B ... 20 B
SAY 12 B

lötbar
solderable

Farbring
Katode:
SAY 12 orange
SAY 16 grün
SAY 17 rot
SAY 18 gelb
SAY 20 schwarz

colour ring
cathode:
SAY 12 orange
SAY 16 green
SAY 17 red
SAY 18 yellow
SAY 20 black



SA 403,
SA 418

Farbpunkt
Katode:
SA 403 rot
SA 412 gelb
SA 418 grün

colour point
cathode:
SA 403 red
SA 412 yellow
SA 418 green

Si-Mehrfachdioden

Si-diode arrays

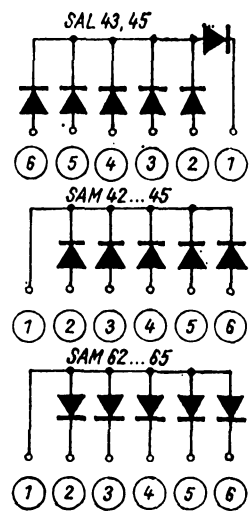
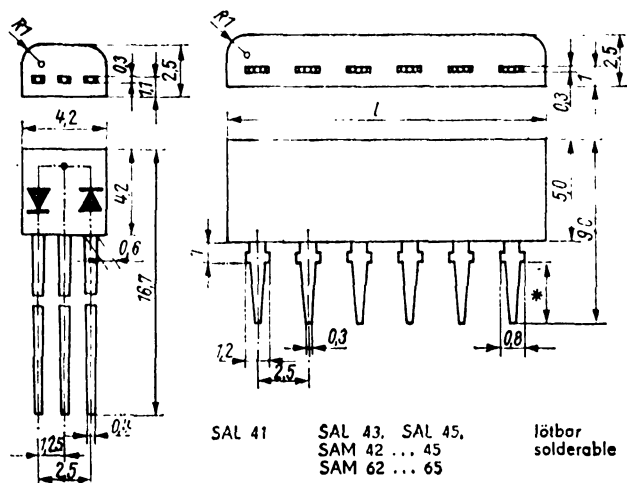
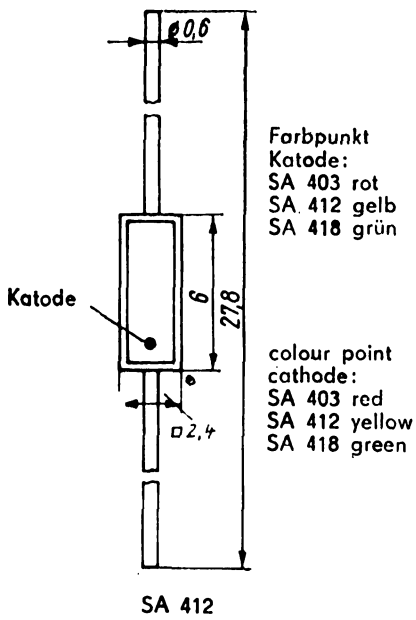
Typ	Grenzdaten max. ratings		bei at $\vartheta_a = 25^\circ\text{C}$			Informationsdaten electrical characteristics			bei at $\vartheta_a = 25^\circ\text{C}$			l mm
	P_{tot} mW	U_R V	U_{RM} V	I_F mA	I_{FM} mA	U_F V	bei/at I_F mA	I_R nA	bei/at U_R V	C_{tot} pF	t_{rr} ns	
SAL 41	150	15		20								4,2
SAL 43	200	15		20		$<1,7$	3	<60	15	$<6^1)$	$<10^2)$	10,1
SAL 45	300	15		20								15,1
SAM 42	150											9
SAM 43	200					$<0,84$	3					11,5
		15	20	20	40	$>0,5$	0,1	<60	15	$<8^1)$	$<10^2)$	14
SAM 44	250											16,5
SAM 45	300											
SAM 62	150											9
SAM 63	200					$<0,84$	3					11,5
		15	20	20	40	$>0,5$	0,1	<60	15	$<8^1)$	$<10^2)$	14
SAM 64	250											16,5
SAM 65	300											

¹⁾ $U_R = 0\text{ V}$, $f = 500\text{ kHz}$ ²⁾ beim Schalten von $I_F = 10\text{ mA}$ auf $U_R = 6\text{ V}$
gemessen bei $i_R = 1\text{ mA}$, $R_L = 50\ \Omega$
at switching from $I_F = 10\text{ mA}$ to $U_R = 6\text{ V}$
measured at $i_R = 1\text{ mA}$, $R_L = 50\ \Omega$

Si-Schalterdioden

Si-diode switches

Typ	Grenzdaten max. ratings		bei at $\vartheta_a = 25^\circ\text{C}$			Informationsdaten electrical characteristics			bei at $\vartheta_a = 25^\circ\text{C}$			bei at U_R V
	P_{tot} mW	U_R V	I_F mA	U_F V	bei at I_F mA	I_R nA	bei at U_R V	r_f Ω	bei at I_F mA	f MHz	c_j pF	
SA 412	120	20	100	$<1,2$	100	<100	20	<1	10	30 ... 300	$<3,1$	10



Si-Z-Dioden

Si-Z diodes

Typ	Kenn- daten characteristics	bei at	$\vartheta_a = 25^\circ\text{C}$					
	P_{tot}		U_z bei $I_z = 5\text{ mA}$	r_z	TK_{Uz}	U_F	bei at I_F mA	U_R V
	mW		V	Ω	$\% \text{ k}$	V		bei at I_R μA
SZX 18/1			0,65 ... 0,85	<8	-0,26 ... -0,23			
SZX 18/5,6			5,0 ... 6,3	<65	-0,03 ... +0,05			>1
SZX 18/6,8			6,0 ... 7,5	<10	-0,01 ... +0,07			>2
SZX 18/8,2			7,3 ... 9,2	<8	+0,02 ... +0,07			>3,5
SZX 18/10			8,8 ... 11,9	<17	+0,05 ... +0,08			>5
SZX 18/12	500		10,7 ... 13,4	<30	+0,06 ... +0,09	<1,1	50	>7
SZX 18/15			13,0 ... 16,5	<40	+0,07 ... +0,09			>10
SZX 18/18			16,0 ... 20,0	<55	+0,08 ... +0,095			>10
SZX 18/22			19,6 ... 24,4	<90	+0,08 ... +0,1			>12
SZX 18/27			24,1 ... 30,0	<100	+0,08 ... +0,1			>14
SZX 18/33			29,6 ... 36,5	<100	+0,08 ... +0,1			>17
SZX 19/5,1			4,8 ... 5,4	<75	-0,05 ... +0,03			>1
SZX 19/5,6			5,2 ... 6,0	<60	-0,03 ... +0,05			>1
SZX 19/6,2			5,8 ... 6,6	<35	-0,02 ... +0,06			>1
SZX 19/6,8			6,4 ... 7,2	<8	-0,01 ... +0,07			>2
SZX 19/7,5			7,0 ... 7,9	<7	+0,02 ... +0,07			>2
SZX 19/8,2			7,7 ... 8,7	<7	+0,03 ... +0,07			>3,5
SZX 19/9,1			8,5 ... 9,6	<10	+0,04 ... +0,08			>3,5
SZX 19/10			9,4 ... 10,6	<15	+0,05 ... +0,085			>5
SZX 19/11			10,4 ... 11,6	<20	+0,05 ... +0,09			>5
SZX 19/12	500		11,4 ... 12,8	<20	+0,06 ... +0,09	<1,1	50	>7
SZX 19/13			12,5 ... 14,0	<25	+0,07 ... +0,09			>7
SZX 19/15			13,8 ... 15,5	<30	+0,07 ... +0,095			>10
SZX 19/16			15,3 ... 17,0	<40	+0,08 ... +0,095			>10
SZX 19/18			16,8 ... 19,0	<50	+0,08 ... +0,095			>10
SZX 19/20			18,8 ... 21,0	<55	+0,08 ... +0,1			>10
SZX 19/22			20,8 ... 23,0	<55	+0,08 ... +0,1			>12
SZX 19/24			22,8 ... 25,6	<80	+0,08 ... +0,1			>12
SZX 19/27			25,1 ... 28,9	<80	+0,08 ... +0,1			>14
SZX 19/30			28,0 ... 32,0	<80	+0,08 ... +0,1			>14
SZX 19/33			31,0 ... 35,0	<80	+0,08 ... +0,1			>17
SZX 21/1			0,73 ... 0,83	<8	-0,18 ... -0,22			
SZX 21/5,1			4,8 ... 5,4	<60	-0,05 ... +0,03			
SZX 21/5,6			5,2 ... 6,0	<40	-0,02 ... +0,05			>1
SZX 21/6,2			5,8 ... 6,6	<10	-0,01 ... +0,06			>1
SZX 21/6,8			6,4 ... 7,2	<8	-0,00 ... +0,07			>2
SZX 21/7,5			7,0 ... 7,9	<7	+0,02 ... +0,07			>2
SZX 21/8,2			7,7 ... 8,7	<7	+0,03 ... +0,07			>3,5
SZX 21/9,1			8,5 ... 9,6	<10	+0,04 ... +0,08			>3,5
SZX 21/10	250		9,4 ... 10,6	<15	+0,05 ... +0,08			>5
SZX 21/11	400 ¹⁾		10,4 ... 11,6	<20	+0,05 ... +0,08	<1,0	50	>5
SZX 21/12			11,4 ... 12,8	<20	+0,06 ... +0,09			>7
SZX 21/13			12,6 ... 14,0	<25	+0,065 ... +0,09			>7
SZX 21/15			13,8 ... 15,5	<30	+0,07 ... +0,09			>10
SZX 21/16			15,3 ... 17,0	<40	+0,07 ... +0,09			>10
SZX 21/18			16,8 ... 19,0	<55	+0,07 ... +0,09			>10
SZX 21/20			18,8 ... 21,0	<55	+0,07 ... +0,09			>10
SZX 21/22			20,8 ... 23,0	<55	+0,07 ... +0,09			>12
SZX 21/24			22,8 ... 25,6	<80	+0,075 ... +0,095			>12

¹⁾ $\vartheta_c = 25^\circ\text{C}$

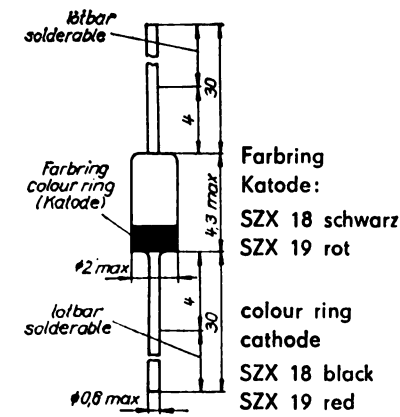
Si-Leistungs-Z-Dioden
Si-power-Z-diodes

Typ	Kenndaten characteristics		bei at $\vartheta_{at} = 25\text{ }^{\circ}\text{C}$							
	P_{tot}	I_z	$I_{z(2)}$	I_F	U_z	r_{zd}	bei/at	$TK_{uz}^{(3)}$	R_{thjc} R_{thja}^*	
	W	mA	mA	mA	V	Ω	I_z mA	$10^{-4}/K$		
SZ 600/0,75 ¹⁾		1000	3000		0,65 ... 0,85	1,5	100	—		
SZ 600/5,1		185	1450		4,8 ... 5,4	5	100	—1		
SZ 600/5,6		165	1330		5,2 ... 6,0	2	100	+2		
SZ 600/6,2		150	1210		5,8 ... 6,6	2	100	+3		
SZ 600/6,8		139	1100		6,4 ... 7,2	2	100	+3		
SZ 600/7,5		126	1010		7,0 ... 7,9	2	100	+4		
SZ 600/8,2		113	910		7,7 ... 8,8	2	100	+5		
SZ 600/9,1	1	104	830	100	8,5 ... 9,6	4	50	+6	<8	
SZ 600/10	8 ²⁾	94	750		9,4 ... 10,6	4	50	+6	<100*	
SZ 600/11		86	690		10,4 ... 11,6	7	50	+7		
SZ 600/12		78	630		11,4 ... 12,7	7	50	+7		
SZ 600/13		71	570		12,4 ... 14,1	11	50	+7		
SZ 600/15		63	500		13,8 ... 15,7	11	50	+7		
SZ 600/16		58	470		15,2 ... 17,1	15	25	+7		
SZ 600/18		52	420		16,8 ... 19,1	15	25	+7		
SZ 600/20		47	380		18,8 ... 21,2	15	25	+8		
SZ 600/22		43	350		20,8 ... 23,3	15	25	+8		

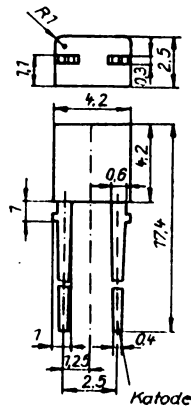
1) in Flußrichtung gepolte Diode
forward-biased diode

2) mit Kühlblech 200×200×3mm³
with heat sink 200×200×3mm³

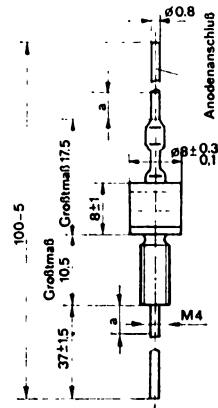
3) typischer Wert
typical value



SZX 18, SZX 19



SZX 21



SZ 600

Si-Referenzelemente

Si-reference diodes

Typ	Kenndaten bei $\vartheta_a = 25^\circ\text{C}$ characteristics at $\vartheta_a = 25^\circ\text{C}$								
	P_{tot}	U_Z	r_Z	I_Z	TK_{U_Z}	ΔU_Z	bei/at	ΔI_Z	bei/at
	mW	V	Ω	mA	$10^{-5}/\text{K}$	mV	ϑ_a $^\circ\text{C}$	μA	$\Delta\vartheta$ K
SZY 20	100	$8,4 \pm 0,4$	<25	5	<10	$<6,6$	0 ... 75	<32	1
SZY 21					<5	$<3,3$		<16	
SZY 22					<2	$<13,2$		$<6,4$	
SZY 23					<1	$<6,6$		$<3,2$	
								<250	75

Si-Gleichrichterioden

Si-rectifier diodes

Typ	elektrische Kenndaten electrical characteristics									
	U_{RWM}	U_{RRM}	U_{RSM}	$I_{\text{F(AV)}}^{5)}$	$I_{\text{F(AV)}}^{6)}$	$I_{\text{F(RMS)}}$	I_{FRM}	U_{F}	$I_{\text{R}}^{7)}$	R_{thjc} R_{thja}^*
	V	V	V	A	A	A	A	V	mA	K/W
SY 170/1	100								≤ 8	
SY 170/2	200			18*					≤ 6	
SY 171/1	100			17**	25	39	100	≤ 1	≤ 8	$\leq 1,2$
SY 171/2	200								≤ 6	
SY 180/1	70	100	100							
SY 180/2	140	200	200							
SY 180/4	280	400	400							
SY 180/6	420	600	600	16 ²⁾	30	47	250	$\leq 1,3$	≤ 5	$\leq 1,1$
SY 180/8	560	800	800							$\leq 5,9^2)$
SY 180/10	700	1000	1000							
SY 180/12	840	1200	1200							
SY 180/14	980	1400	1400							
SY 320/0,75	75	100	110							
SY 320/1	100	130	150							
SY 320/2	200	260	300							
SY 320/3	300	390	450							
SY 320/4	400	520	600	0,95 ³⁾						$\leq 100^3)^*$
SY 320/5	500	650	750	0,9 ⁴⁾		3,1	10	$\leq 1,2$	$\leq 0,15$	
SY 320/6	600	780	900							
SY 320/7	700	910	1050							
SY 320/8	800	1040	1200							
SY 320/10	1000	1300	1500							

1) bei R-Last

2) mit Kühlkörper K 10

3) volle Länge

4) Anschlußdrähte auf 10 mm gekürzt

5) $\vartheta_a = 45^\circ\text{C}$ 6) $\vartheta_c = 100^\circ\text{C}$ 7) bei 120°C 8) bei 150°C

* direkt eingepreßt in Kühlkörper K 10

** mit Gewintheadapter und Kühlkörper K 10

1) with resistive load

2) with heat sink K 10

3) with all length

4) wires shorted to 10 mm

5) $\vartheta_a = 45^\circ\text{C}$ 6) $\vartheta_c = 100^\circ\text{C}$ 7) at 120°C 8) at 150°C

* directly pressed into heat sink K 10

** with thread adapter and heat sink K 10

Si-Gleichrichterdioden

Si-rectifier diodes

Typ	elektrische Kenndaten electrical characteristics									
	U_{RWM}	U_{RRM}	U_{RSM}	$I_F(AV)^{5)}$	$I_F(AV)^{6)}$	$I_F(RMS)$	I_{FRM}	U_F	$I_R^{7)}$	R_{thjc} R_{thja}^* K/W
	V	V	V	A	A	A	A	V	mA	
SY 360/0,5	35	50	50	0,9 ⁴⁾						
SY 360/1	70	100	100							
SY 360/2	140	200	200							
SY 360/3	210	300	300							
SY 360/4	280	400	400							
SY 360/5	350	500	500							
SY 360/6	420	600	600							
SY 360/7	490	700	700			3,1	8	$\leq 1,2$	$\leq 0,3^8)$	$\leq 115^*$
SY 360/8	560	800	800							
SY 360/9	630	900	900							
SY 360/10	700	1000	1000							

4) Anschlußdrähte auf 10 mm gekürzt

5) $\theta_a = 45^\circ C$

6) $\theta_a = 100^\circ C$

7) bei $120^\circ C$

8) bei $150^\circ C$

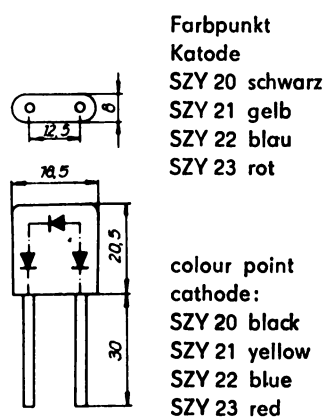
4) wires shorted to 10 mm

5) $\theta_a = 45^\circ C$

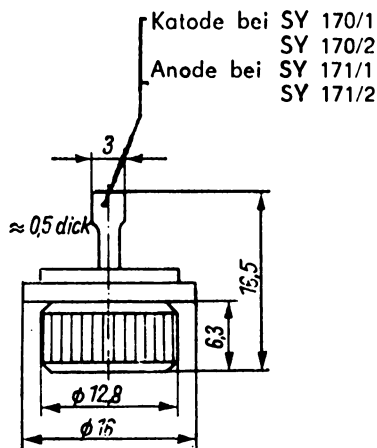
6) $\theta_c = 100^\circ C$

7) at $120^\circ C$

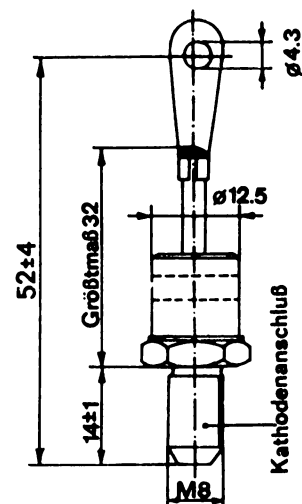
8) at $150^\circ C$



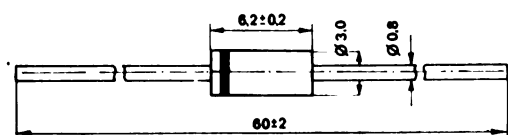
SY 20 ... SY 23



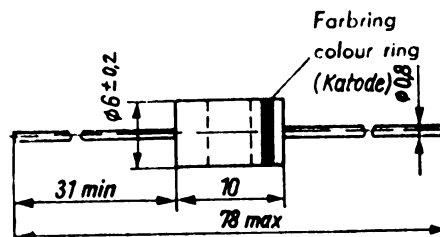
SY 170, SY 171



SY 180



SY 360



SY 320

Schnelle Si-Gleichrichterdioden
Fast recovery Si-diodes

Typ	elektrische Kenndaten electric characteristics							
	U _{RRM} V	U _{RWM} [*] V	I _{F(AV)} A	I _{F(RMS)} A	U _{FM} V	I _{RRM} mA	t _{rr} μs	R _{thja} K/W
SY 335/05 K	50	35	1,4					
SY 335/1 K	100	70	1,4	3	≤1,2	≤0,3 ¹⁾	≤0,5	≤60
SY 335/2 K	200	140	1,4					
SY 335/4 K	400	280	1,2					
SY 335/05 L	50	35	1,4					
SY 335/1 L	100	70	1,4					
SY 335/2 L	200	140	1,4	3	≤1,2	≤0,3 ¹⁾	≤1	≤60
SY 335/4 L	400	280	1,2					
SY 335/6 L	600	420	1,1					
SY 335/8 L	800	560	1,0					
SY 330/1	100	70	0,46					
SY 330/2	200	140	0,43					
SY 330/4	400	280	0,37					
SY 330/6	600	420	0,32					
SY 330/8	800	560	0,29		≤2,4	≤15 ²⁾	≤0,5	≤115 ³⁾
SY 330/10	1000	700	0,27					
SY 330/12	1200	840	0,24					
SY 330/15	1500	1050	0,21					
SY 330/18	1800	1260	0,17					
SY 330/20	2000	1400	0,16					
SY 185/1	100	70						
SY 185/2	200	140						
SY 185/4	400	280	25	39	≤1,5	≤7	0,3 ⁴⁾ 0,6 ⁵⁾	6 ⁶⁾
SY 185/6	600	420						

1) bei 120 °C

2) bei 100 °C

3) volle Länge

* empfohlener Wert

4) Gruppe K

5) Gruppe L

6) mit Kühlkörper

1) at 120 °C

2) at 100 °C

3) full length

4) group K

5) group L

6) with heat sink

* reommended value

Si-Avelanche-Dioden
Si-avalanche diodes

Typ	Kenndaten characteristics									
	U _{RWM} V	U _{RRM} V	U _(BR) V	I _{F(AV)} ¹⁾ A	I _{F(AV)} ²⁾ A	I _{F(RMS)} A	I _{FRM} A	P _{RRM} kW	I _R mA	R _{thjc} K/W
SY 180/6A	420	600	>800							
SY 180/8A	560	800	>1100							
SY 180/10A	700	1000	>1400	16 ³⁾	30	47	250	10	<5	<1,1
SY 180/12A	840	1200	>1600							
SY 180/14A	980	1400	>1800							

1) θ_a = 45 °C

2) θ_c = 100 °C

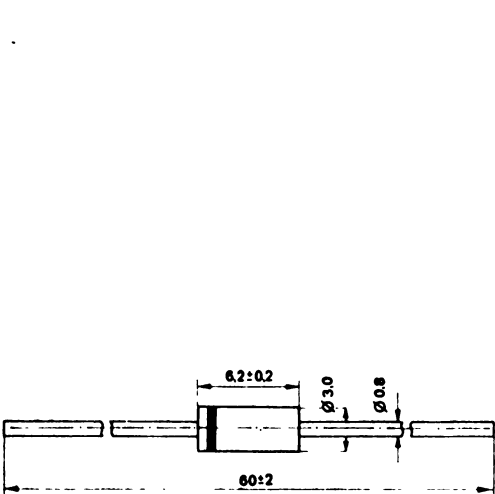
3) mit Kühlkörper K 10

3) with heat sink K 10

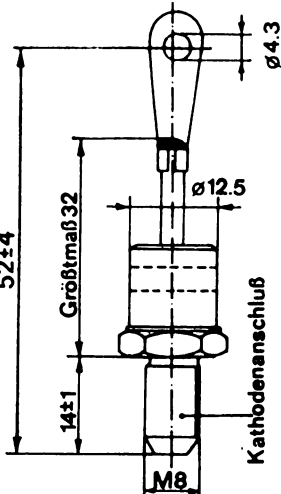
Si-Thyristoren
Si-thyristors

Typ	Kenndaten characteristics		bei at $\vartheta_a = 25^\circ\text{C}$								
	U_{RRM}	$I_T(AV)$	$I_{T(MRS)}$	I_{TRM}	U_{GT}	I_{GT}	I_H	U_T	t_{gt}	t_q	R_{thjc}
	U_{DRM} V	A	A	A	V	mA	mA	V	μs	μs	K/W
ST 103/1	100										
ST 103/2	200										
ST 103/3	300	3	4,5	15	<3	<20	<20	<1,8 ¹⁾	<10	<100	<6
ST 103/4	400										
ST 103/5	500										
ST 103/6	600										

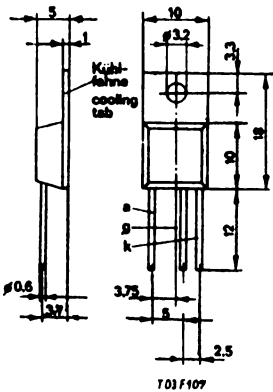
¹⁾ $I_T = 10\text{ A}$



SY 330, SY 335



SY 180/A
SY 185



ST 103

Silizium-Gleichrichter in Freiflächenbauart (TGL 29 270)

Silicon rectifier in free-area construction

Schaltung circuit	Kenn­daten characteristics $\vartheta_a = -40 \dots +45^\circ\text{C}$	bei at	Kühl­platten­zahl number of cooling disks	Plattengröße disks size	Ein­bau­länge mounting length	Bolzen­zahl stud number	Bolzen­durch­messer stud diameter
	U_{AN}	U_{GN}	I_{GN} n		$o^1)$ $g^2)$	n_B	d_B
	V	V	A St	mm ²	mm	St	mm
M	30, 60, 90	12,25,37	25 1		48		
			50 2		61		
			100 4	100×220	101	2	8
			150 6		142		
			10 2	58 ×58	77	1	
B	30, 60, 90	25, 50, 75	17 ³⁾ 2	100×100	77	1	
			25 2	100×220	60	2	
			30 ³⁾ 4	100×100	99	1	8
			50 4	100×220	99	2	
			100 8	100×220	184	2	
			150 12	100×220	265	2	
			15 3	58 ×58	89	1	
			25 ³⁾ 3	100×100	89	1	
DB	30, 60, 90	40, 80, 120	35 3	100×220	82	2	
			45 ³⁾ 6	100×100	154	1	8
			70 6	100×220	154	2	
			140 12	100×220	279	2	
			200 18	100×220	411	2	

¹⁾ o = offene Ausführung

²⁾ g = geschlossene Ausführung

³⁾ in Vorbereitung

¹⁾ o = open form

²⁾ g = enclosed form

³⁾ under way

Plattensortiment für Selengleichrichter in Freiflächenbauart (TGL 12 221)

Disk assortment for selenium rectifiers in free-area construction

Plattengröße disks size	Elektrische Kenn­daten electrical characteristics				max. Platten­zahl max. number of disks	Abstand distance	Bolzen­zahl stud number	Bolzen­durch­messer stud diameter
	U_{AN}	$I_{GN}^{(2)}$ W-Reihe W-series	$I_{GN}^{(2)}$ X-Reihe X-series	$I_{GN}^{(2)}$ Y-Reihe Y-series	n_{max}	d_p	n_B	d_B
	V	A	A	A	St	mm	St	mm
16,6×16,6		0,2	0,13	0,08	32	2,5	1	4
20×25		0,5	—	—	28	5,5	1	4
20×25		—	0,3	0,18	28	3,4	1	4
25×33		—	0,5	—	28	5,5	1	5
25×33		—	—	0,3	28	3,4	1	5
33×33		1,1	0,85 ¹⁾	0,5 ¹⁾	24	5,5	1	5
33×50		1,6	1,0	0,8	24	5,5	1	5
50×50		—	1,6	1,3	40	5,5	1	8
50×62		3,0	2,5 ¹⁾	—	36	7	1	8
50×62		—	—	1,6 ¹⁾	36	5,5	1	8
50×83	20	—	3,0	2,5	36	7	1	8
50×100	25	5,0	4,2 ¹⁾	—	30	12	1	8
50×100	30 ¹⁾	—	—	3,0 ¹⁾	30	7	1	8
71×100		7,0	5,0	4,2	30	12	1	8

¹⁾ Lieferung nach Vereinbarung

²⁾ E-Schaltung; für M- und B-Schaltung × 2,
für DB-Schaltung × 3

¹⁾ available on agreement

²⁾ one way circuit for 2-way configurations × 2,
at 3-phase bridge circuit × 3

Plattensortiment für Selengleichrichter in Freiﬂächenbauart (TGL 12 221)

Disk assortment for selenium rectifiers in free-area construction

Plattengröße disks size	Elektrische Kenndaten electrical characteristics				max. Plattenzahl max. number of disks	Abstand distance	Bolzenzahl stud number	Bolzendurchmesser stud diameter
	U_{AN}	$I_{GN}^{(2)}$ W-Reihe W-series	$I_{GN}^{(2)}$ X-Reihe X-series	$I_{GN}^{(2)}$ Y-Reihe Y-series	n_{max}	d_p	n_s	d_s
	V	A	A	A	St	mm	St	mm
100×100		9,0	7,0 ¹⁾	5,0	30	12	1	8
100×100		10	—	—	24	15	1	8
100×200		18	15 ¹⁾	10	24	15	2	8
100×300		27	20 ¹⁾	15	24	15	3	8
100×300		30	—	—	24	18	3	8
100×400		36	27 ¹⁾	20 ¹⁾	24	15	4	8
100×500		45	36 ¹⁾	27 ¹⁾	24	15	5	8
200×300		—	—	30	24	18	6	8

¹⁾ Lieferung nach Vereinbarung

²⁾ E-Schaltung; für M- und B-Schaltung × 2,
für DB-Schaltung × 3

¹⁾ available on agreement

²⁾ one way circuit for 2-way configurations × 2,
at 3-phase bridge circuit × 3

Selenüberspannungsbegrenzer

Selenium transient voltage suppressor

Parameter	Plattengröße disks size		
	mm 25×33	33×50	71×100
Nennanschlußspannung /V (sinusförmige 50 Hz-Wechselspannung) rated connected voltage /V (sinusoidal 50 Hz a. c. voltage)	25	25	25
Anschlußspannung bei 50 Hz-Dreiphasenschaltung /V connected voltage for 50 Hz- 3-phase circuit	22	22	22
Anschlußspannung bei Gleichspannung /V connected voltage with d. c. voltage /V	20	20	20
Nennsperrstrom /mA rated limiting current /A	10	23	115
Nennbegrenzungsstrom /A rated reverse current /mA	10	20	110
Höchst zulässiger Begrenzungsstrom /A maximum allowable limiting current /A	25	60	280
Nennbegrenzungsspannung /V rated limiting voltage /V	55	55	55
Höchste Begrenzungsspannung /V maximum limiting voltage /V	74	74	74
Plattenabstand a/mm disk distance a/mm	3,5	4,4	8,0
Bolzendurchmesser d stud diameter d	M 5	M 5	M 8
Einbaulänge l_1 /mm mounting length l_1 /mm	$a(n-1)+28$	$a(n-1)+28$	$a(n-1)+45$
Bolzenlänge l_2 /mm stud length l_2 /mm	l_1+20	l_1+20	l_1+30
n = Plattenanzahl n = number of disks			

Selenkleinstgleichrichter (TGL 24 927)

Selenium subminiature rectifiers

Typ	Kenn- daten characteristics	bei at $\vartheta_a = -40 \dots +40^\circ\text{C}$	Gehäuse- abmessungen case size
	U_{AN} V	I_{GN} mA	mm
E 20 C 60	20	60	5 × 11 × 12,5
E 25 C 60	25	60	5 × 11 × 12,5
E 50 C 100	50	100	8 × 12 × 13
E 50 C 200	50	200	9,5 × 20 × 21,5
E 60 C 70	60	70	8 × 12 × 13
E 75 C 70	75	70	8 × 12 × 13
E 80 C 125	80	125	9,5 × 20 × 21,5
E 100 C 40	100	40	9 × 11 × 12,5
E 125 C 40	125	40	9 × 11 × 12,5
M 20 C 120	20	120	5 × 11 × 12,5
M 25 C 120	25	120	5 × 11 × 12,5
M 60 C 140	60	140	8 × 12 × 13
M 75 C 140	75	140	8 × 12 × 13
M 80 C 80	80	80	9 × 11 × 12,5
M 100 C 80	100	80	9 × 11 × 12,5
V 10 C 60	10	60	5 × 11 × 12,5
V 12,5 C 60	12,5	60	5 × 11 × 12,5
V 30 C 70	30	70	8 × 12 × 13
V 37 C 70	37	70	8 × 12 × 13
V 40 C 40	40	40	9 × 11 × 12,5
V 50 C 40	50	40	9 × 11 × 12,5
B 20 C 25	20	25	7 × 7 × 8
B 20 C 120	20	120	7 × 11 × 12,5
B 20 C 400	20	400	9,5 × 20 × 21,5
B 25 C 25	25	25	7 × 7 × 8
B 25 C 120	25	120	7 × 11 × 12,5
B 25 C 400	25	400	9,5 × 20 × 21,5
B 20 C 200	20	200	8 × 12 × 13
B 25 C 200	25	200	8 × 12 × 13
B 40 C 80	40	80	9 × 11 × 12,5
B 40 C 250	40	250	9,5 × 20 × 21,5
B 50 C 80	50	80	9 × 11 × 12,5
B 50 C 250	50	250	9,5 × 20 × 21,5

Selenblockgleichrichter im Metallgehäuse (TGL 24 926)

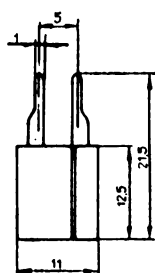
Selenium rectifier blocks in metal casing

Typ	Kenn- daten characteristics	bei at $\vartheta_a = -40 \dots +40^\circ\text{C}$	Gehäuse- abmessungen case size
	U_{AN} V	I_{GN} mA	mm
B 250 C 90	250	90	10 × 15 × 32

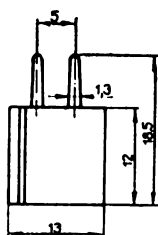
Selenblockgleichrichter im Plastikgehäuse (TGL 26 154)

Selenium rectifier blocks in plastic casing

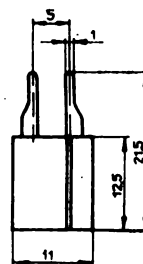
Typ	Kenndaten characteristics	bei at $\vartheta_a = -40 \dots +40^\circ\text{C}$	Gehäuse- abmessungen case size
	U_{AN} V	I_{GN} mA	mm
E 500 C 15	500	15	10×10×23
E 625 C 15	625	15	10×10×23
M 500 C 30	500	30	10×10×23
M 625 C 30	625	30	10×10×23
V 250 C 15	250	15	10×10×23
V 300 C 15	300	15	10×10×23
B 250 C 30	250	30	10×10×23
B 300 C 30	300	30	10×10×23



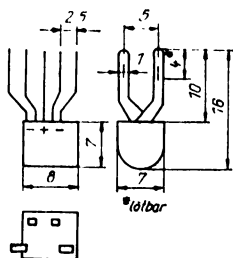
E 20 C 60
E 25 C 60
M 20 C 120
M 25 C 120
V 10 C 60
V 12,5 C 60



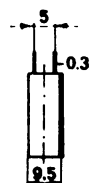
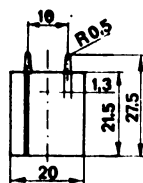
E 50 C 100
E 60 C 70
E 75 C 70
V 30 C 70
V 37 C 70
M 60 C 140
M 75 C 140
B 20 C 200
B 25 C 200



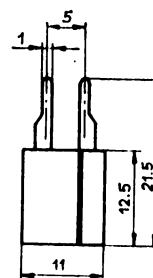
E 100 C 40
E 125 C 40
M 80 C 80
M 100 C 80
V 40 C 40
V 50 C 40
B 40 C 80
B 50 C 80



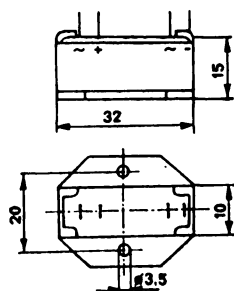
B 20 C 25
B 25 C 25



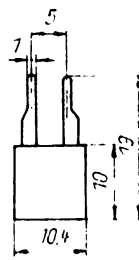
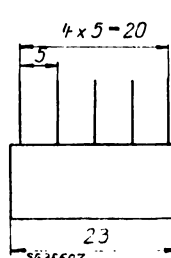
E 50 C 200
E 80 C 125
B 20 C 400
B 25 C 400
B 40 C 250
B 50 C 250



B 20 C 120
B 25 C 120



B 250 C 90



E 500 C 15
E 625 C 15
M 500 C 30
M 625 C 30
V 250 C 15
V 300 C 15
B 250 C 30
B 300 C 30

Selenklammergleichrichter (TGL 24 925)

Bracket-shaped selenium rectifiers

Typ	Kenndaten characteristics	bei at $\vartheta_a = -40 \dots +40^\circ\text{C}$	Gehäuse- abmessungen case size
	U_{AN} V	I_G ¹⁾ mA	mm
B 20 C 500/300—1	20	500	6×17×20
B 20 C 500/300—2	20	500	6×17×20
B 25 C 500/300—1	25	500	6×17×20
B 25 C 500/300—2	25	500	6×17×20
B 20 C 750/500—1	20	750	6×20×29
B 20 C 750/500—2	20	750	6×20×29
B 25 C 750/500—1	25	750	6×20×29
B 25 C 750/500—2	25	750	6×20×29
B 20 C 1000/650—1	20	1000	6×33×29
B 20 C 1000/650—2	20	1000	6×33×29
B 25 C 1000/650—1	25	1000	6×33×29
B 25 C 1000/650—2	25	1000	6×33×29

¹⁾ mit Kühlblech 200 cm², 2 mm Al
with heat sink 200 cm², 2 mm Al

Selenhochspannungsgleichrichter im Keramikrohr (TGL 24 928/01)

High-voltage rod-type selenium rectifiers

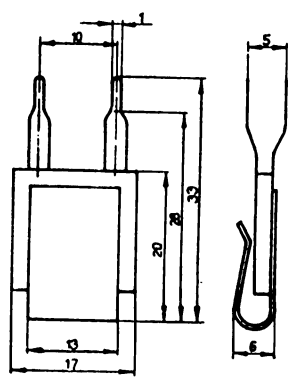
Typ	Kenndaten characteristics	bei at $\vartheta_a = -40 \dots +40^\circ\text{C}$			
	U_{AN} V	U_{RSH} kV	I_{GN} mA	I_{FRM} mA	l mm
E 2250 C 2,5	2250	9	2,5	200	50
E 3000 C 2	3000	10,7	2	150	60
E 3750 C 2	3750	14	2	150	70
F 4500 C 1,7	4500	17,5	1,7	100	85
E 6000 C 1,5	6000	22,6	1,5	100	110

Selenhochspannungsstabgleichrichter im Kunststoffrahmen

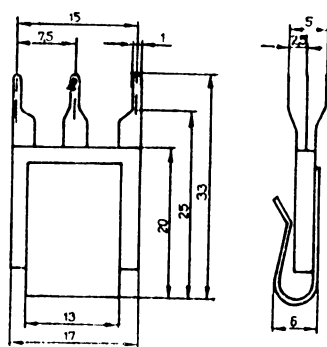
(TGL 24 928/02)

High-voltage rod-type selenium rectifiers in plastics frame

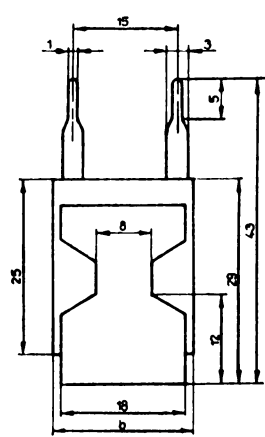
Typ	Kenndaten characteristics $\vartheta_a = -40 \dots +40^\circ\text{C}$	bei at $\vartheta_a = -40 \dots +40^\circ\text{C}$	Gehäuse- abmessungen case size
	U_{AN} V	U_{RR} V	mm
E 3500 C 15	3500	14600	15
			14×17×153



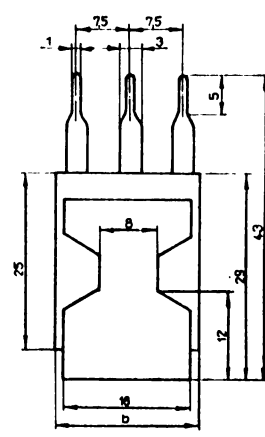
B 20...25
C 500/300—1



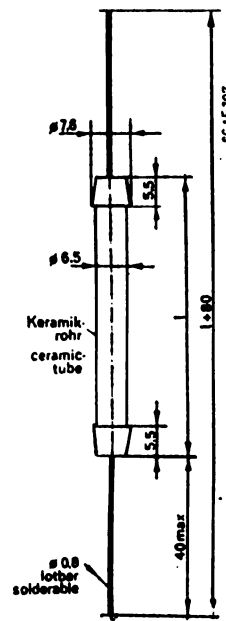
B 20...25
C 500/300—2



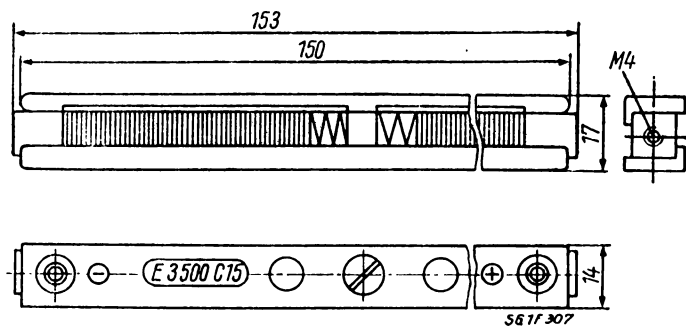
B 20...25
C 750/500—1
b = 20
B 20...25
C 1000/650—1
b = 33



B 20...25
C 750/500—2
b = 20
B 20...25
C 1000/650—2
b = 33



E 2250 C 2,5...
E 6000 C 1,5



E 3500 C 15

Selenstabgleichrichter im HP-Rohr (TGL 200-8302)

Rod-type selenium rectifiers in HP tube

Typ	Kenndaten characteristics	bei at $\vartheta_a = -40 \dots +40^\circ\text{C}$	
		U_{AN} V	I_{GN} mA
E 12,5 C 5	12,5	5	
E 25 C 5	25	5	
E 37,5 C 5	37,5	5	
in gleicher Stufung bis in constant intervals to			
E 1500 C 5	1500	5	
E 12,5 C 10	12,5	10	
E 25 C 10	25	10	
E 37,5 C 10	37,5	10	
in gleicher Stufung bis in constant intervals to			
E 500 C 10	500	10	

Selenstabilisatoren (TGL 24931)

Selenium stabilizers

Typ	Kenn- zeichnung identi- fication	Kenndaten characteristics	bei at $\vartheta_a = -40 \dots +40^\circ\text{C}$		Gehäuse- abmessungen case size	
			U_F V	I_G mA	R mm	mm
0,5 St 1	S 1	0,5 ... 0,6				
1,0 St 1	S 2	1,0 ... 1,2		0,5 ... 2,0	5,0	7×7×8
1,5 St 1	S 3	1,5 ... 1,8				
2,0 St 1	S 4	2,0 ... 2,4				
2,5 St 1	S 5	2,5 ... 3,0				
3,0 St 1	S 6	3,0 ... 3,6		0,5 ... 2,0	7,5	7×7×8
3,5 St 1	S 7	3,5 ... 4,2				
4,0 St 1	S 8	4,0 ... 4,8				
0,5 St 10	1 S 1	0,5 ... 0,6				
1,0 St 10	1 S 2	1,0 ... 1,2		2,0 ... 20	—	6×11×12,5
1,5 St 10	1 S 3	1,5 ... 1,8				
2,0 St 10	1 S 4	2,0 ... 2,4				
2,5 St 10	1 S 5	2,5 ... 3,0		2,0 ... 20	—	6×11×12,5
3,0 St 10	1 S 6	3,0 ... 3,6				

Selenschaltdioden

Selenium switching diodes

Typ	Kenndaten characteristics					Gehäuse- abmessungen case size	
	U_R V	U_{Rp} V	I_G mA	$I_G^{(1)}$ mA	W_p mW _s	bei/at	f Hz mm ²)
D 06 A	60	250	75	50	6		5 11,6×10,5×5,5

¹⁾ bei Gruppenmontage von mehr als 4 Dioden
at group mounting of more than 4 diodes¹⁾

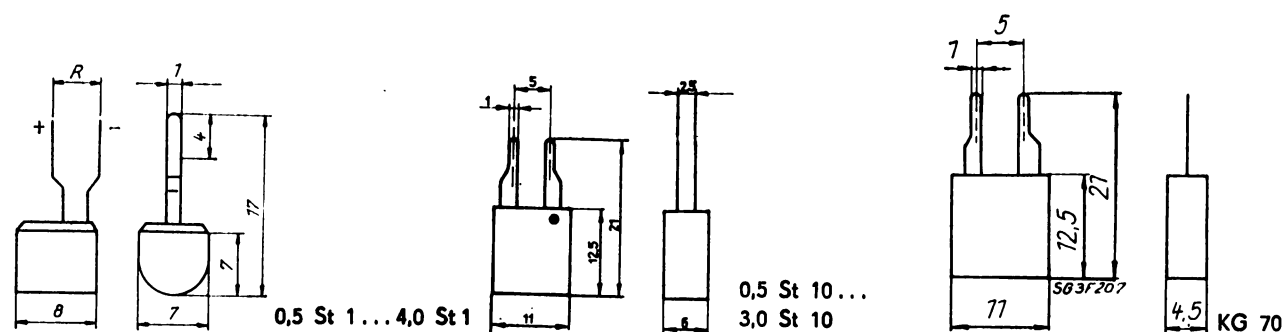
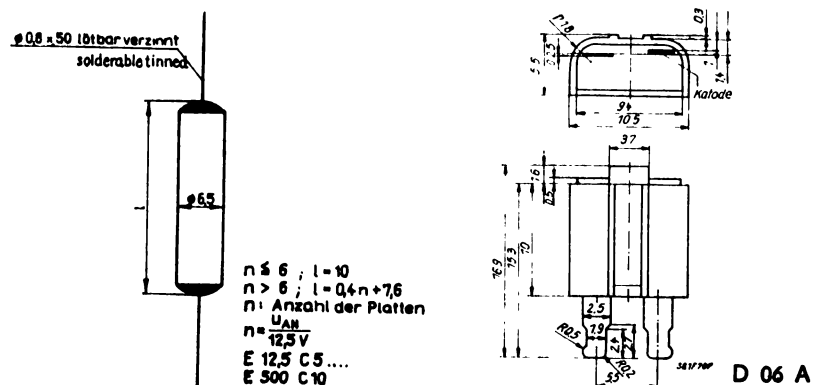
Weitere Varianten der Anschlußfahnen-
gestaltung auf Anfrage beim Hersteller
möglich.

Other terminal configurations are available

Selenamplitudenbegrenzer (TGL 200-8139)

Selenium amplitude limiter

Typ	KG 70						
Pegel der Eingangsspannung bezogen auf 0,775 V							
input voltage pegel related for 0,775 V	Np:	-2	-1	0	+1	+2	+3
Einfügungsdämpfung bei 800 Hz							
insertion attenuation at 800 Hz	Np:	<0,05	<0,05	≤0,3	>0,5	>1,1	>1,7





elektronik
export-import

Volkseigener Außenhandelsbetrieb
der Deutschen Demokratischen Republik

DDR - 1026 Berlin, Alexanderplatz 6



VEB HALBLEITERWERK FRANKFURT (ODER)

Leitbetrieb im VEB Kombinat Mikroelektronik
DDR 1200 Frankfurt (Oder), Postfach 379
Telefon 4 60 · Telex 016 252



VEB FUNKWERK ERFURT

im VEB Kombinat Mikroelektronik
DDR 5010 Erfurt, Rudolfstraße 47
Telefon 5 80 · Telex 061 306

VEB GLEICHRICHTERWERK STAHNSDORF

im VEB Kombinat Mikroelektronik
DDR 1533 Stahnsdorf, Ruhlsdorfer Weg
Telefon 6 80 · Telex 015 220



VEB RÖHRENWERK MÜHLHAUSEN

im VEB Kombinat Mikroelektronik
DDR 5700 Mühlhausen, Eisenacher Straße 40
Telefon 8 30 · Telex 061 8722



VEB RÖHRENWERK „ANNA SEGHERS“ NEUHAUS

im VEB Kombinat Mikroelektronik
DDR 6420 Neuhaus am Rennweg, Thomas-Mann-Straße 2
Telefon 50 · Telex 628 332



VEB WERK FÜR FERNSEHELEKTRONIK

im VEB Kombinat Mikroelektronik
DDR 1160 Berlin-Oberschöneweide, Ostendstraße 1-5
Telefon 6 35 27 41 · Telex 112 007



VEB GLEICHRICHTERWERK GROSSRÄSCHEN

im VEB Kombinat Mikroelektronik
DDR 7805 Grossräschen, Karl-Liebknecht-Straße 1
Telefon 60 01 · Telex 017 8849

**VEB ZENTRUM FÜR
FORSCHUNG UND TECHNOLOGIE
MIKROELEKTRONIK**

im VEB Kombinat Mikroelektronik
DDR 8080 Dresden, Karl-Marx-Straße
Telefon 59 30 · Telex 022 90